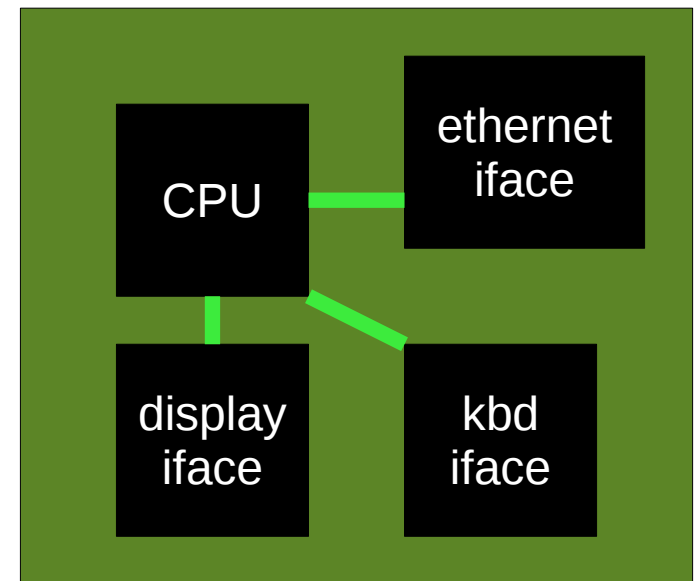
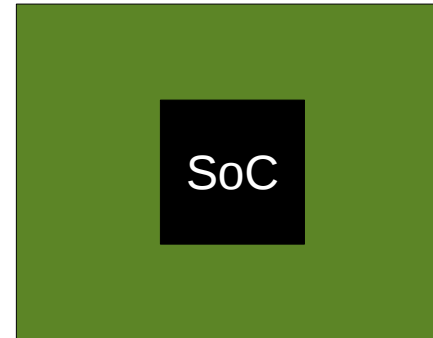


Sisteme cu FPGA și Soft Processors

System On a Chip

- număr componente
- spațiu pe placă
- interconexiuni
 - latență
 - complexitate placă
 - consum electric
- realizare:
 - Off-the-shelf: AP7000
 - ASIC
 - FPGA

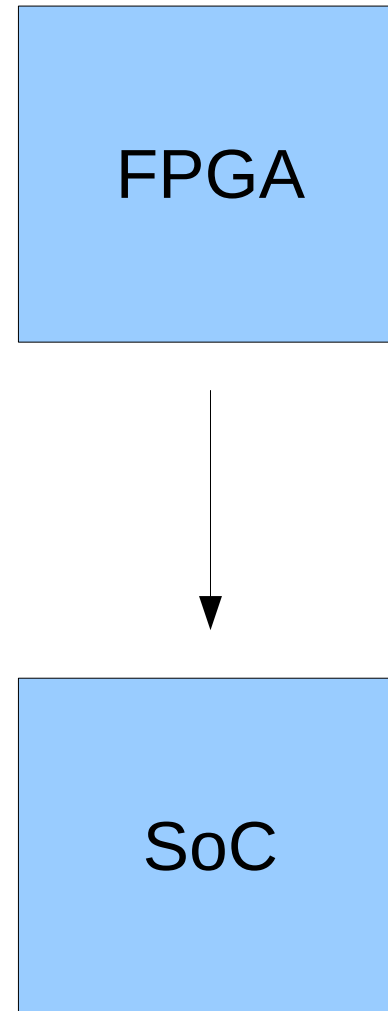


FPGA

- flexibil
 - logică
 - I/O
- paralel
- reconfigurabil
- ieftin
- putere statică mare
- alimentare complicată
- cunoștințe HDL, RTL

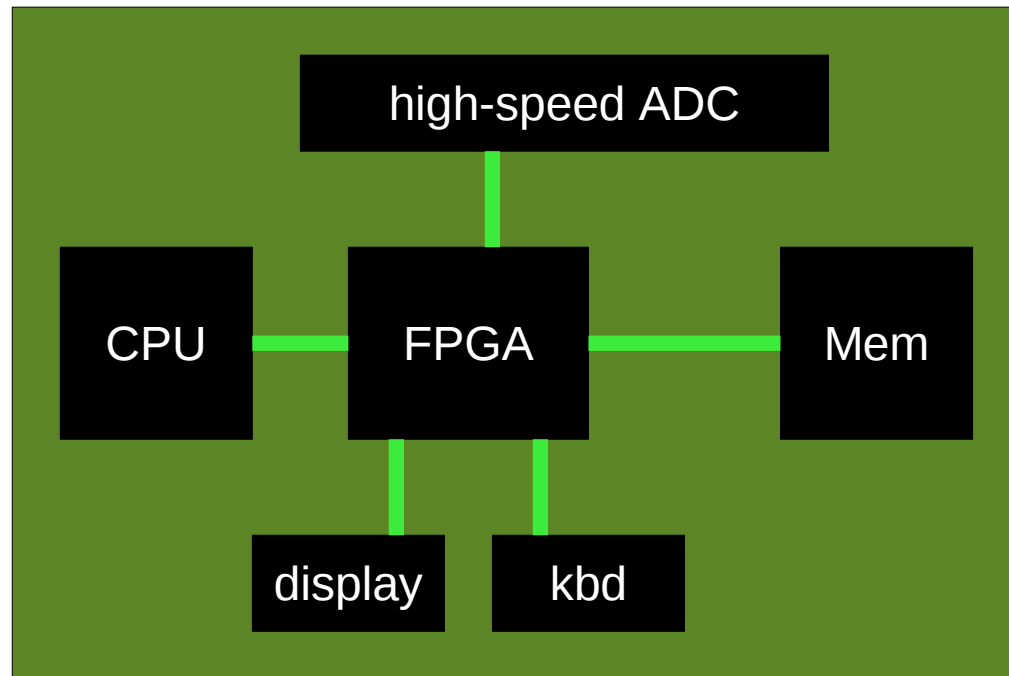
Configurare FPGA

- implementarea funcționalității
- JTAG - dezvoltare
- FPGA volatil
 - Flash extern
 - Flash intern
- FPGA nevolatil
 - tehnologie Flash
 - antifuse etc.



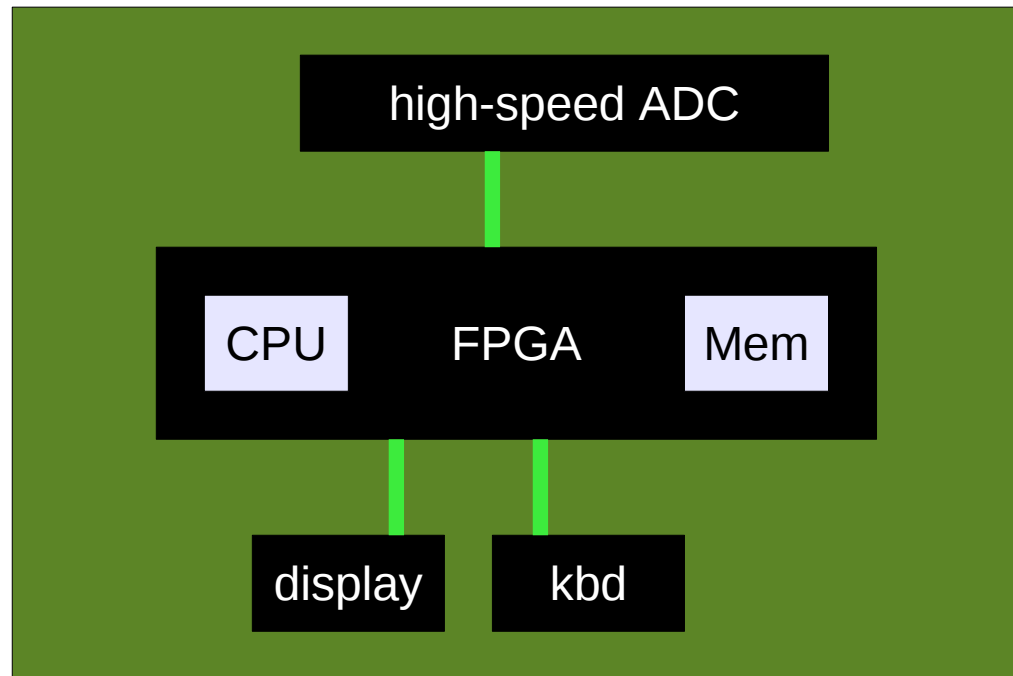
Utilizări ale FPGA

- Logică de legătură - glue logic
- Interfețe speciale



Soft Processors

- Microprocessor în FPGA

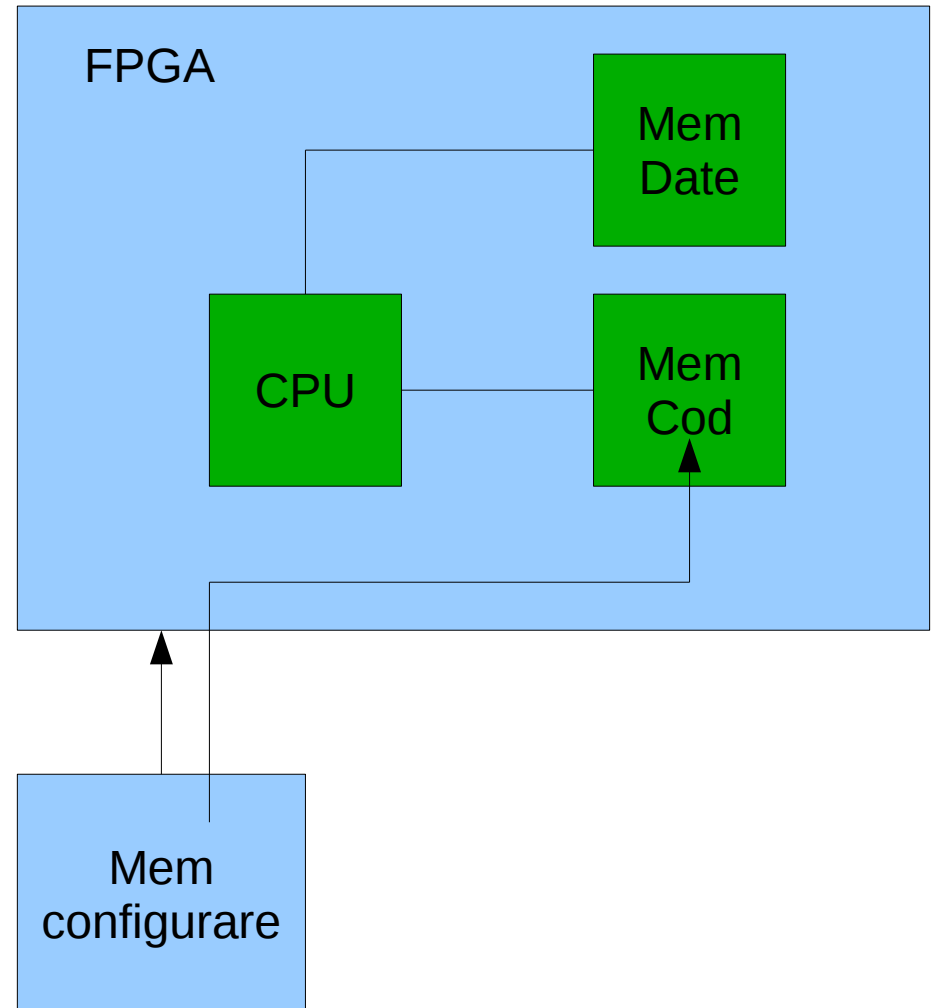


Memoria SoftProc

- Memorie RAM internă
- Memorie RAM externă
- Memorie Flash externă pentru cod
 - RAM intern sau extern pentru date
- Probleme
 - inițializarea memoriei cu programul de executat
 - dezvoltare software

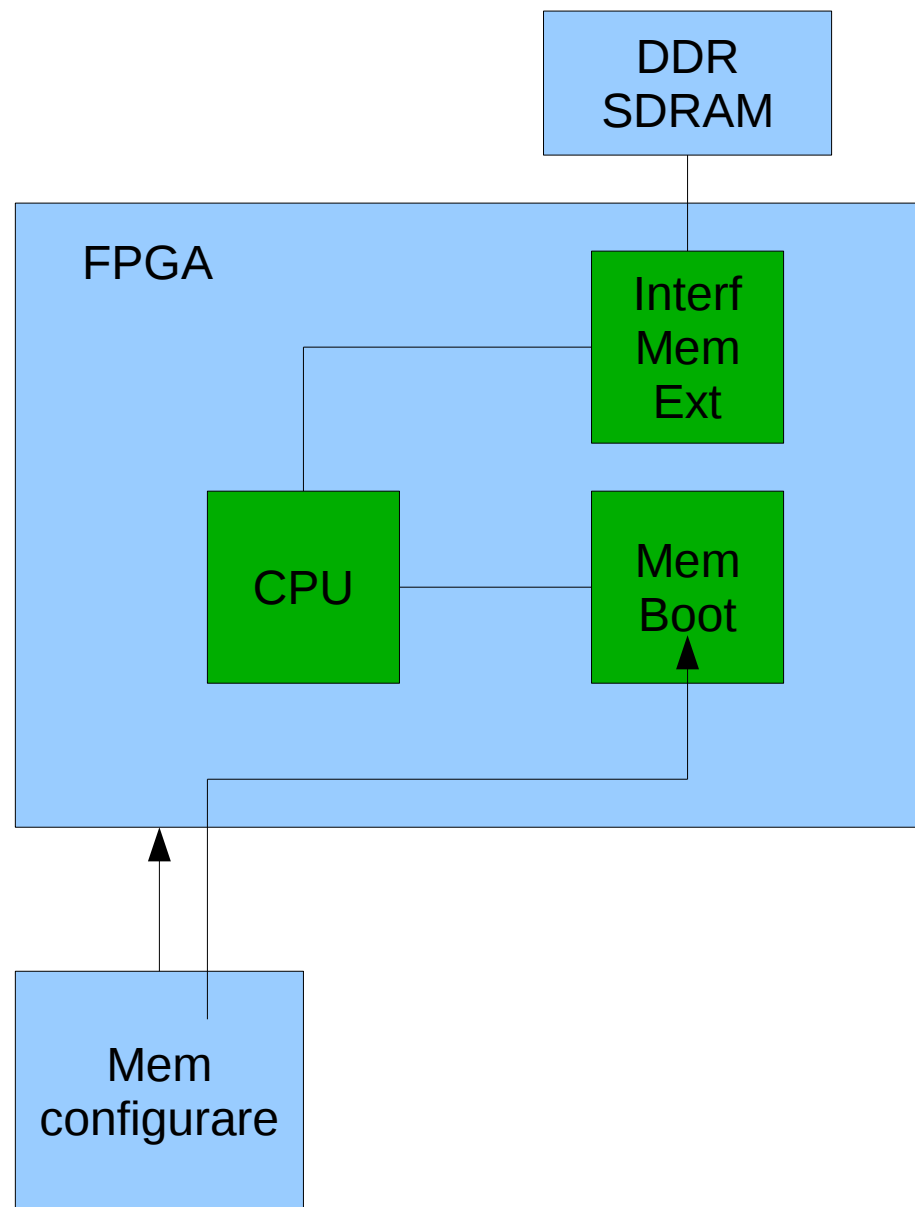
Memorie RAM internă

- arh. von Neumann
 - cod+date
- arh. Harvard
 - cod; date
- conținut inițializat la pornire din memoria de configurare a FPGA-ului



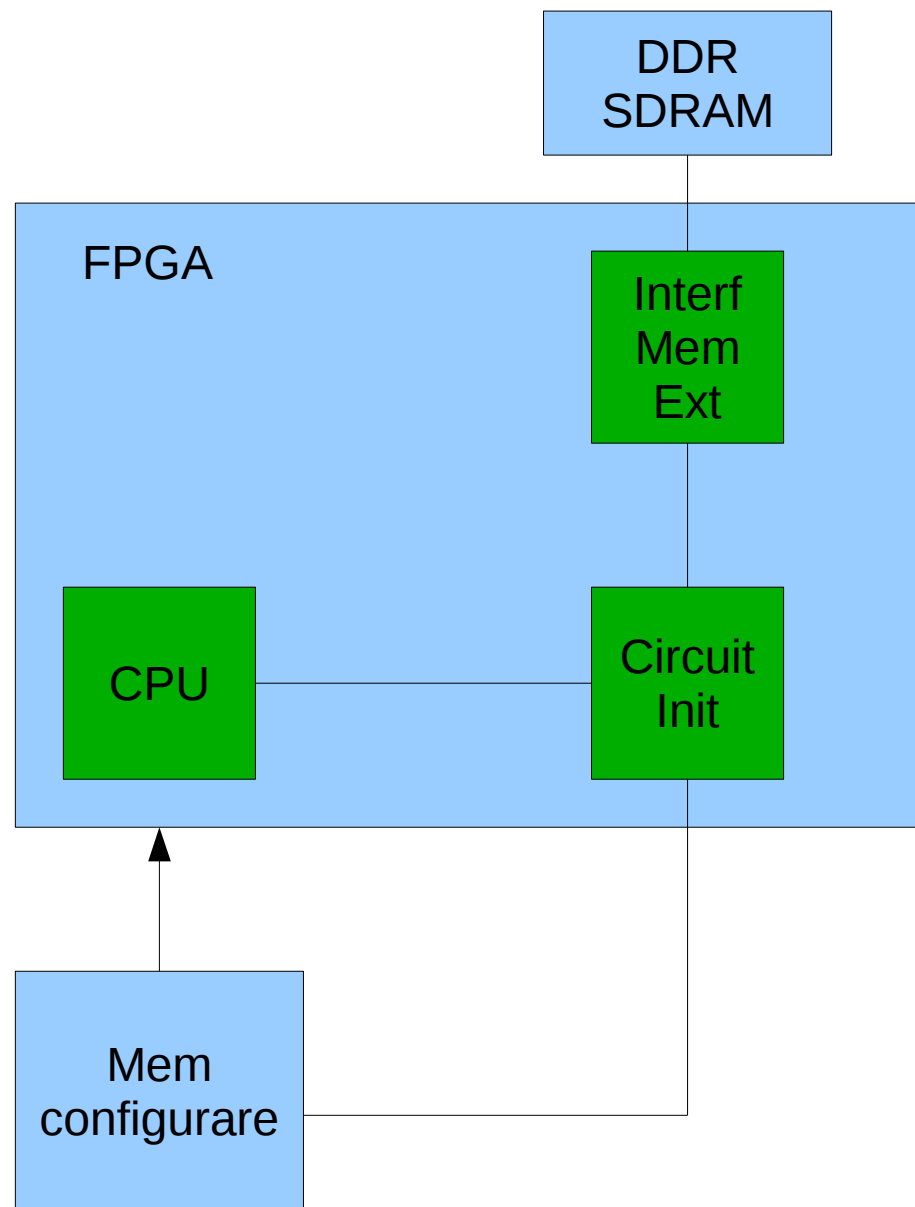
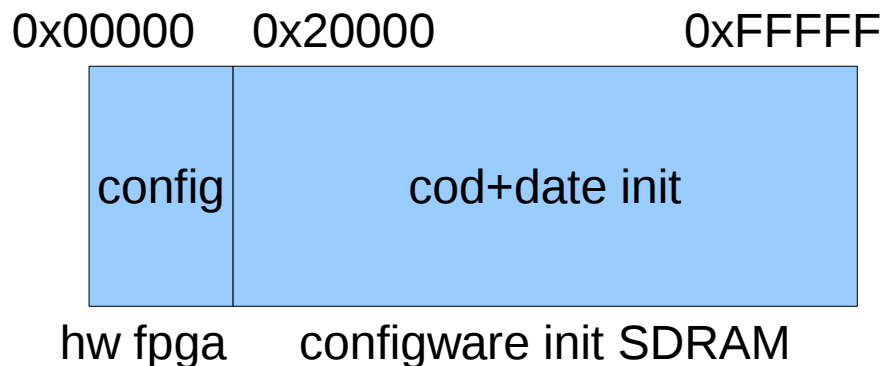
Memore RAM externă

- capacitate mare
- consum putere crescut
- von Neumann
- inițializare
 - memorie boot
 - hardware inițializare



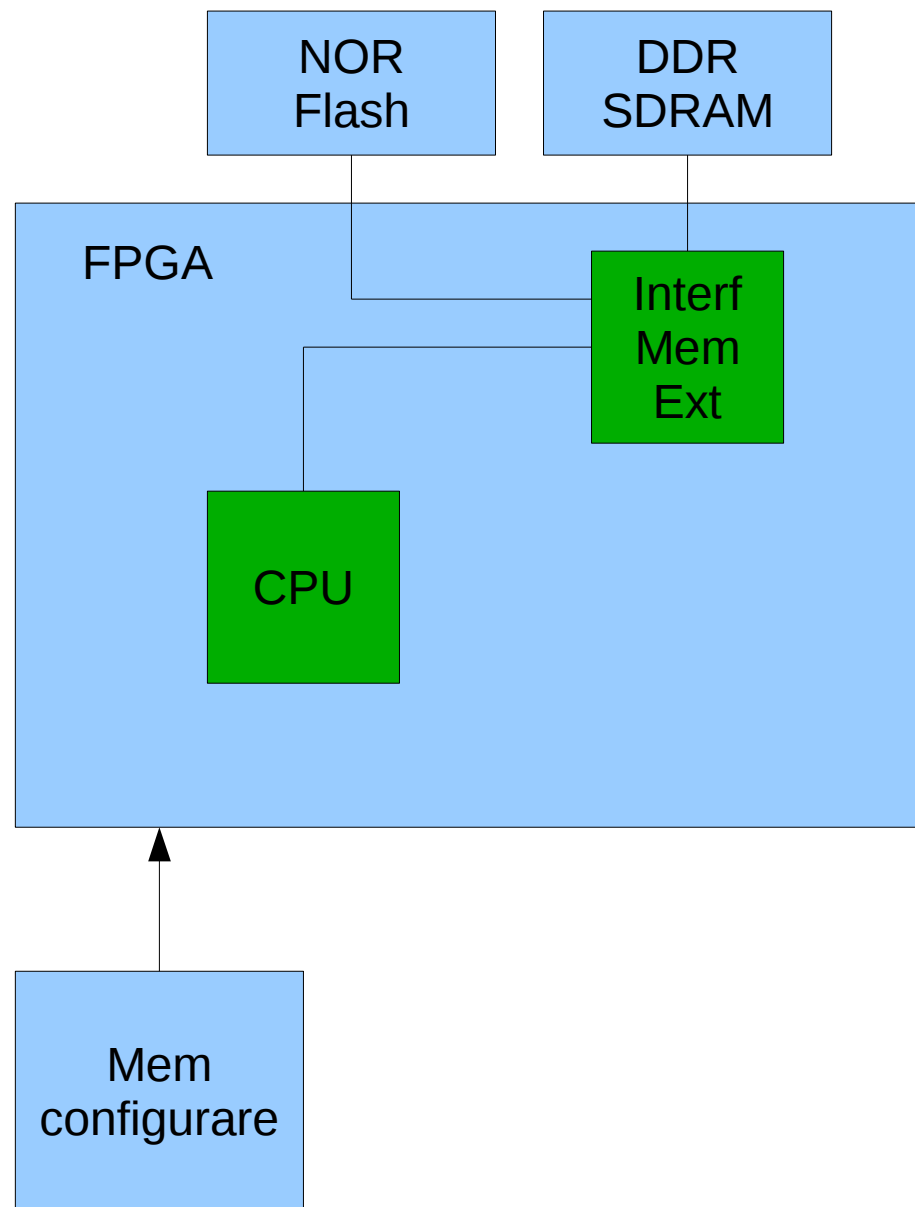
Memorie RAM externă

- Configurare FPGA din memorie Flash serială sau paralelă
- Date de configurare FPGA (bitstream) + cod executabil



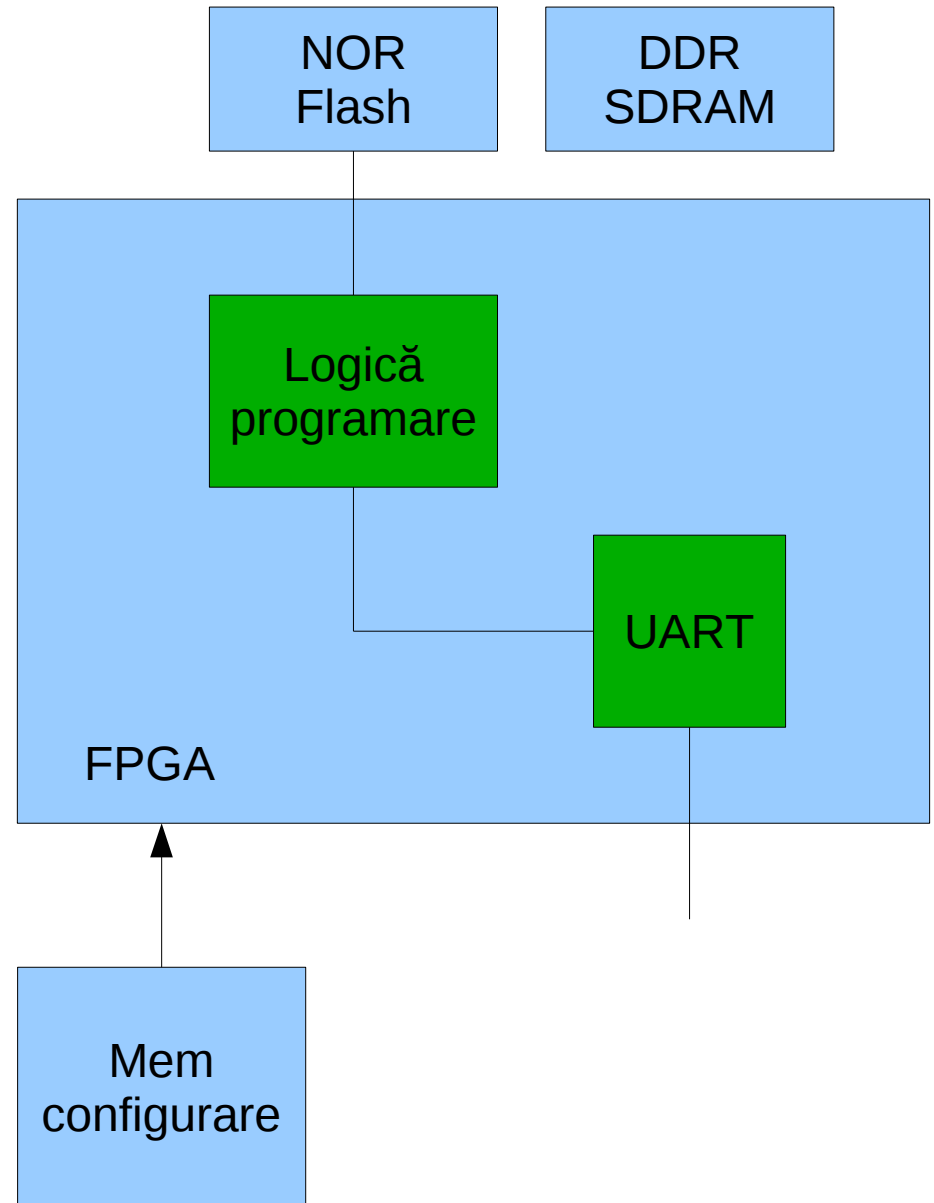
Memorie Flash externă

- Harvard
- Autoprogramabilă
 - funcție a SO
 - funcție a boot loader
- Configurația inițială
 - cum scriem boot-ul prima dată?



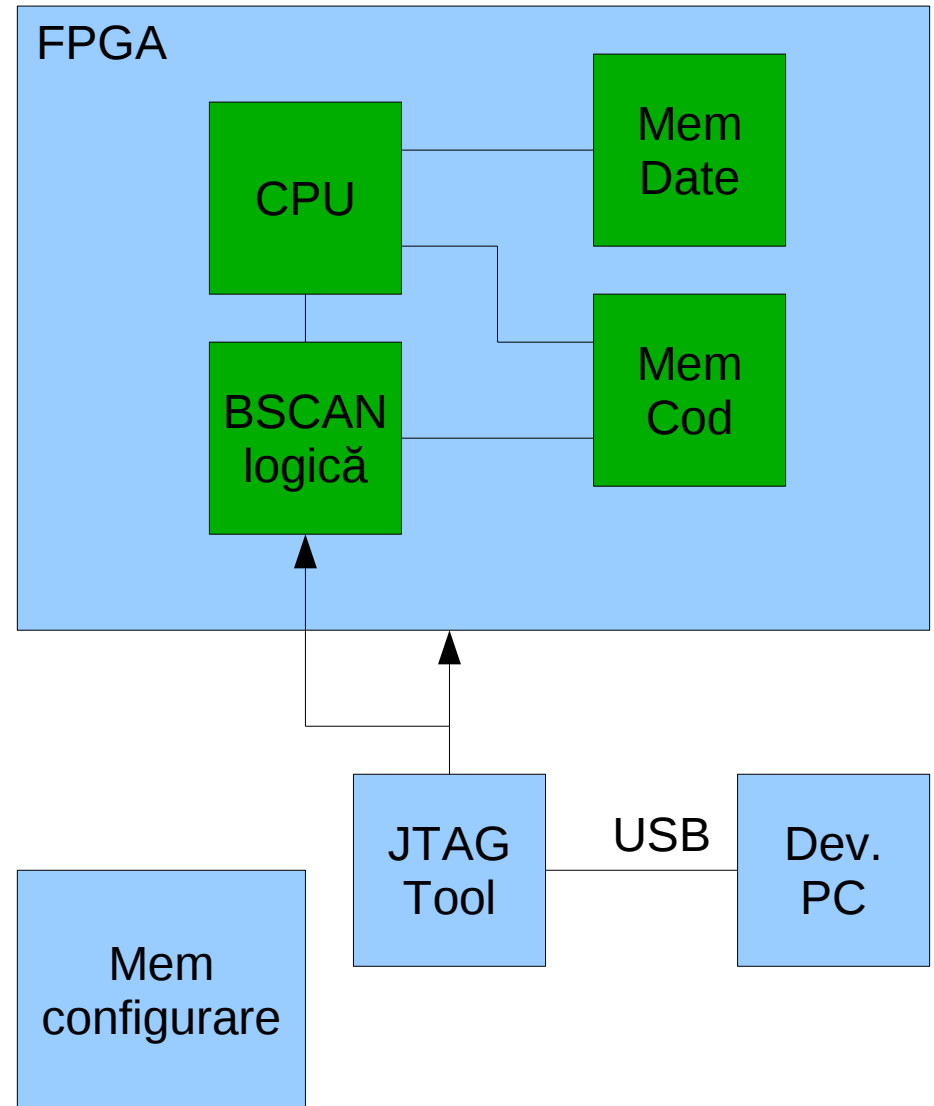
Memorie Flash externă

- Configurație inițială
 - JTAG
 - unelte acces JTAG
 - serial vector format
 - ELF -> SVF -> JTAG
 - Logică de programare a memoriei



Dezvoltare software

- Modificare configware prin JTAG
 - timp mare pentru generare bitstream
- Modificare software prin boot loader
- Modificare software tot prin JTAG
 - Xilinx: BSCAN - acces configware la JTAG



Avantaje ale SoftProc

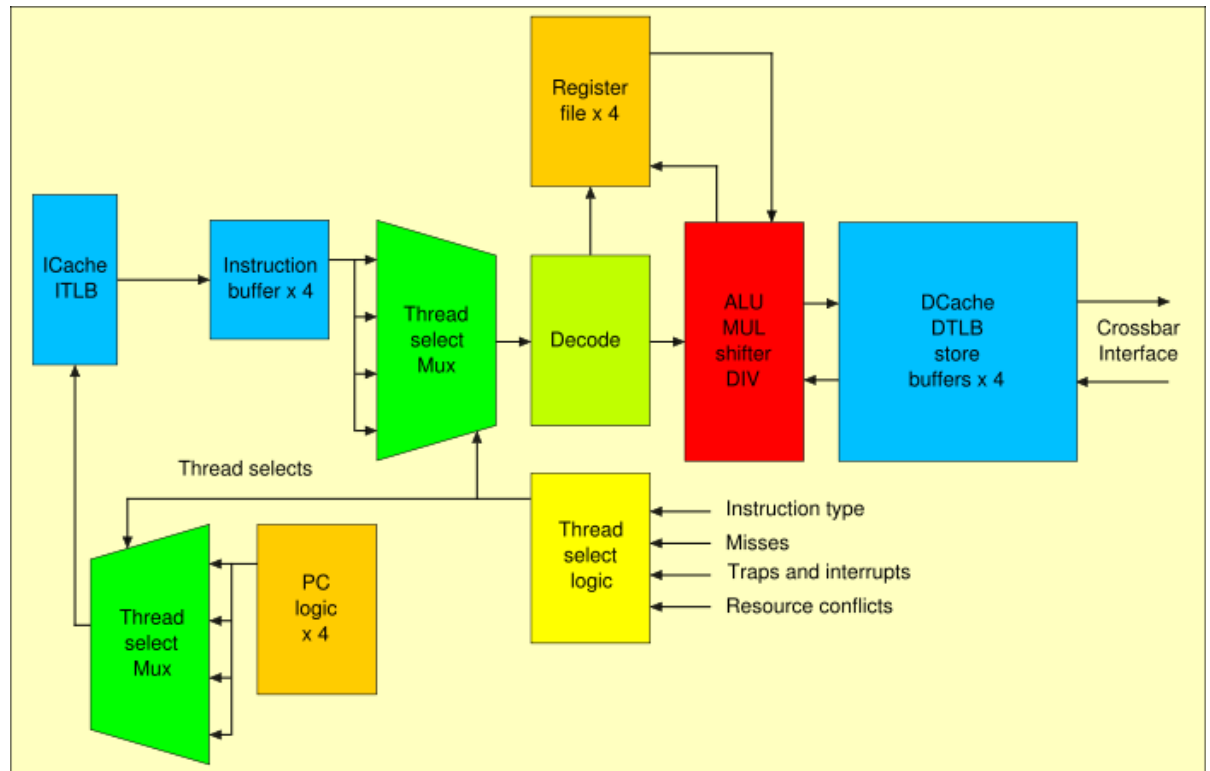
- configurabile
 - GUI 'generator de sistem'
 - minimizare spațiu ocupat, putere
 - maximizare performanță
 - selectare periferice
- integrabile
 - spor viteză comunicație, reducere consum electric
 - sisteme multinucleu, multiprocesor
- ușor interfațabile
- actualizabile - 'configware, firmware upgrade'

Dezavantaje ale SoftProc

- performanțe mai slabe ca ASIC
- suprafață ocupată mai mare
- putere consumată mai mare

OpenSPARC T1

- Sun
- 64 biți
- 8 nuclee barrel
- 32 fire execuție
- virtualizare
- 1,4GHz 72W Si
- Verilog
- GNU GPL
- Virtex 5



Microblaze, Nios II

- Xilinx
- RISC 32 biți
- pipeline 3/5 nivele
- IBM CoreConnect
- coprocesoare
- 210 MHz Virtex 5
- nu are MMU
- OpenFire - Virginia Tech
- Altera
- RISC 32 biți
- pipeline 5/6 nivele
- Avalon switch fabric
- coprocesoare
- instrucțiuni configurabile
- MMU

LatticeMico32

- Lattice Semiconductor
- RISC 32 biți
- pipeline 6 nivele
- Wishbone bus
- instrucțiuni configurabile
- memory-mapped I/O
- liber, deschis

LEON3-FT

- European Space Agency
- 32 biți, SPARC V8
- tolerant la defecte
- protecție Single Event Upset - 4 din 32 biți
- VHDL
- GNU GPL

ARM Cortex-M1

- ARM
- RISC 32 biți
- instrucțiuni Thumb-2
- AMBA - AHB
- DMA

OpenRISC 1200

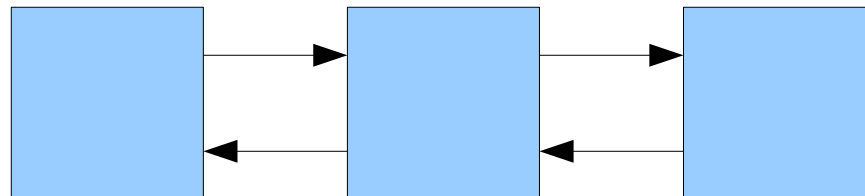
- OpenCores.org
- 32 biği, CPU/DSP
- Wishbone
- power management interface
- MMU

Altele

- PicoBlaze - Xilinx, 8b
- OpenCores.org
 - zeci de proiecte, 1-64 biți
 - arhitecturi clasice (6502, 68HC, 8051, 8080, Z80, AVR, PIC, Alpha EV4, C54 etc.)
 - arhitecturi noi
 - JVM

Wishbone

- Magistrală open-source
 - proiectele conforme se prezintă cu datasheet
- 8-64 biți
- sincronă
- master-slave, multi-master, multi-slave
- topologie variabilă
 - magistrală
 - pipeline
 - crossbar



Wishbone

- Semnale
 - rst - reset
 - clk - clock
 - adr - adrese
 - dat - date
 - cyc - ciclu transfer
 - stb - strobe - validare
 - we - write enable
 - ack - acknowledge
 - tag - definit de utilizator
- Sufix semnal
 - _o - output
 - _i - input
- master-slave
- handshaking

Facilități posibile

- semafoare hardware
- performance counters
- interfețe de depanare
- memorie dual-port, FIFO
- interfață GPIO