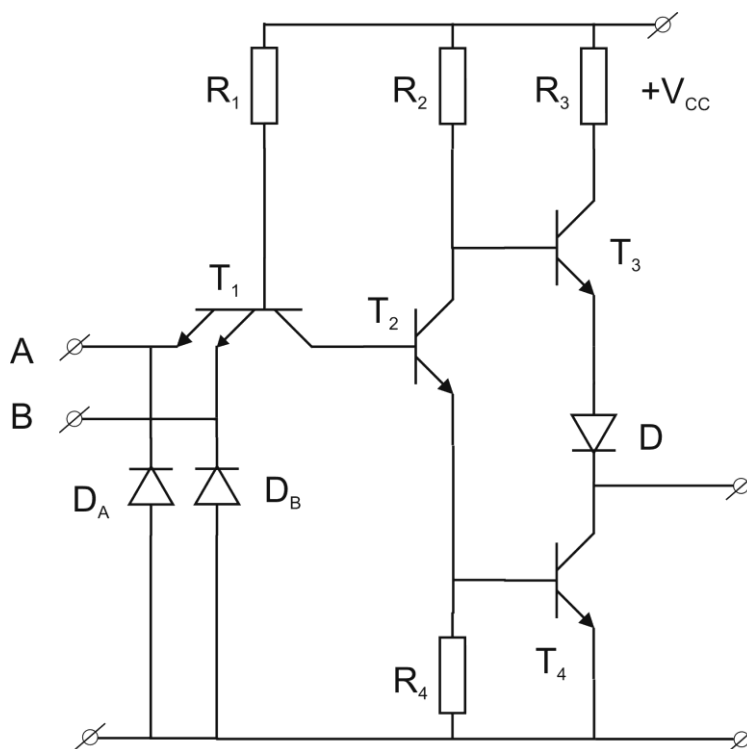


## LUCRAREA NR. 4

## POARTA LOGICĂ TTL

**Scopul lucrării** constă în cunoașterea funcționării porții TTL și în însușirea metodelor de măsurare a principalilor parametrii statici și dinamici ai acesteia.

1. Circuitele logice din familia TTL au ca schemă de bază poarta ȘI-NU cu două intrări reprezentată în figura 4.1.



**Fig. 4.1** Poarta logică TTL standard

Circuitul integrat ȘI-NU este caracterizat prin folosirea unui tranzistor multiemitor la intrare (tranzistorul  $T_1$ ) cu diode de limitare a reflexiilor ( $D_A$ ,  $D_B$ ) și a unui etaj de tip stâlp totemic (tranzistoarele  $T_3$ ,  $T_4$ ) capabil să asigure curent de ieșire în ambele sensuri, tranzistorul  $T_2$  având funcția de separator de fază pentru comanda stâlpului totemic.

Funcționarea electrică a porții TTL standard poate fi rezumată în felul următor:

- când la ambele intrări, A și B, se aplică o tensiune mare (nivel logic "1"), joncțiunile bază-emitor ale tranzistorului multiemitor sunt blocate, iar tranzistoarele  $T_2$  și  $T_4$  conduc la saturație datorită curentului furnizat de sursa de alimentare  $V_{CC}$  prin rezistența  $R_1$  și prin joncțiunea colector bază a tranzistorului  $T_1$ . Tranzistorul  $T_3$  este blocat deoarece baza lui se află la un potențial mai mic decât potențialul emitorului său, datorită decalajului de tensiune introdus de dioda D. Rezultă că tensiunea de ieșire este tensiunea de saturație a tranzistorului  $T_4$ , deci foarte mică, asigurând nivel logic "0" la ieșire,  $V_{OL}$ .

- când tensiunea la cel puțin o intrare este scăzută (nivel logic "0"), joncțiunea emitor-bază se deschide și, datorită saturării tranzistorului  $T_1$ , tranzistorul  $T_2$  se blochează (scade potențialul bazei lui față de masă). Blocarea lui atrage după sine blocarea tranzistorului  $T_4$  și deschiderea tranzistorului  $T_3$  în regiunea activă normală sau în saturație, în funcție de sarcina conectată. Ca urmare, tensiunea de ieșire va avea o valoare mare, adică nivel logic "1",  $V_{oH}$ .

2. Parametrii statici ai porții logice TTL standard pot fi puși în evidență prin măsurarea caracteristicilor statice.

2.1 **Caracteristica de transfer**,  $v_o(v_i)$  este reprezentată în figura 4.2.a, iar schema folosită pentru măsurare în figura 4.2.b.

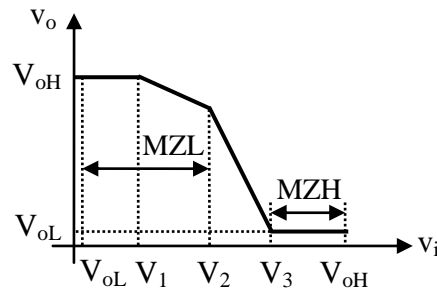


Fig. 4.2 a) Caracteristica de transfer (CT) a porții TTL ȘI-NU

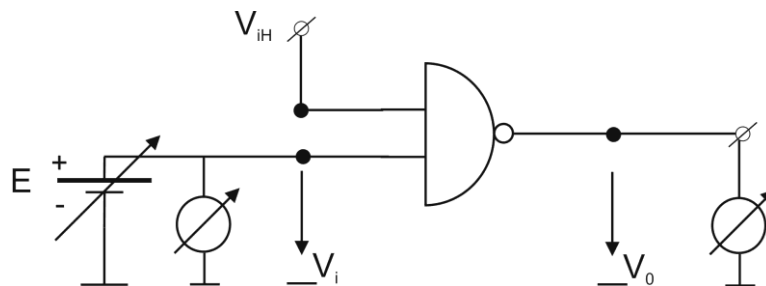


Fig. 4.2 b) Schema montajului pentru efectuarea măsurătorilor CT

Mărimile caracteristice, precizate în figura 4.2.a, se deduc cu relațiile:

$$V_{oH} = V_{CC} - V_D - V_{BE3} - R_2 I_{B3} \cong 3,8V \quad (4.1)$$

$$V_{oL} = V_{CEsat4} + r_{Csat4} I_{C4} = V_{CEsat4} \cong 0,1V \quad (4.2)$$

$$V_1 = -V_{CEsat1} + V_{BEo2} \cong 0,6V \quad (4.3)$$

$$V_2 = -V_{CEsat1} + V_{BE2} + V_{BEo4} \cong 1,3V \quad (4.4)$$

$$V_3 = V_2 + \Delta V_{BE2} + V_{BE4} \cong 1,5V \quad (4.5)$$

Marginile de zgomot static vor fi, conform graficului din figura 4.2.a:

$$MZL = V_2 - V_{oL} = 1,2V \quad (4.6)$$

$$MZH = V_{oH} - V_3 = 2,3V \quad (4.7)$$

Caracteristica de transfer și parametrii deduși din aceasta sunt dependenți de sarcină, de temperatură și de tensiunea de alimentare.

2.2 **Caracteristica de intrare**,  $i_i(v_i)$  este reprezentată în figura 4.3.a și schema folosită pentru măsurare în figura 4.3.b.

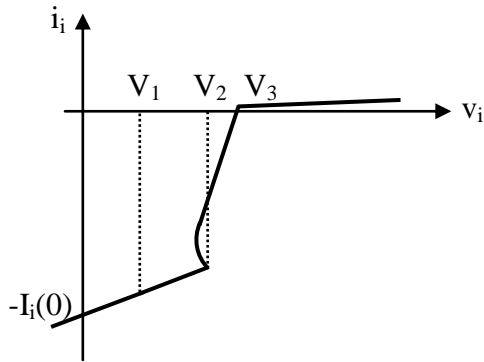


Fig.4.3 a) Caracteristica de intrare (CI)

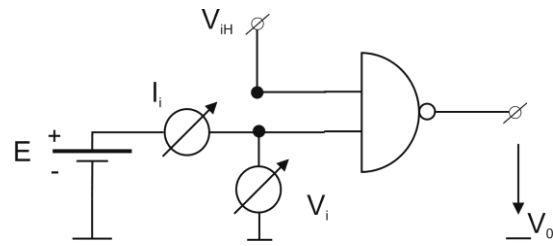


Fig.4.3 b) Montajul pentru efectuarea măsurătorilor CI

Curentul de intrare, pentru  $v_i = 0$ , va fi:

$$i_i(0) = \frac{V_{CC} - V_{BE1}}{R_1} + I_{Csat1} \cong \frac{V_{CC} - V_{BE1}}{R_1} = 1,1mA \tag{4.8}$$

Curentul de intrare în starea logică "1" la intrare, pentru  $v_i = v_{iH}$ , va avea mai multe componente:

- curentul tranzistorului  $T_1$  ce funcționează în regiunea activă inversă:

$$I'_{iH} = \frac{V_{CC} - V_{BC1} - V_{BE2} - V_{BE4}}{R_1} \beta_i \tag{4.9}$$

- curentul tranzistoarelor laterale formate din emitorul ce constituie intrarea în discuție (în calitate de colector) și emitoarele tranzistorului multiemitor ce se pot găsi la tensiuni scăzute corespunzătoare nivelului logic "0" (ca emitoare), baza fiind baza tranzistorului multiemitor,  $T_1$ .

$$I''_{iH} = \frac{V_{CC} - V_{BC1} - V_{BE2} - V_{BE4}}{R_1} \beta_1 \tag{4.9'}$$

- curentul rezidual al diodelor de limitare a reflexiilor ( $D_A$ , și  $D_B$ ), dacă există, de obicei, este neglijabil;

**2.3 Caracteristicile de ieșire (CI)**, pentru cele două stări ale circuitului sunt reprezentate în figura 4.4.a (pentru starea logică "1" la ieșire) și figura 4.4.b (pentru starea logică "0" la ieșire), iar în figura 4.4.c este desenată schema utilizată pentru măsurare.

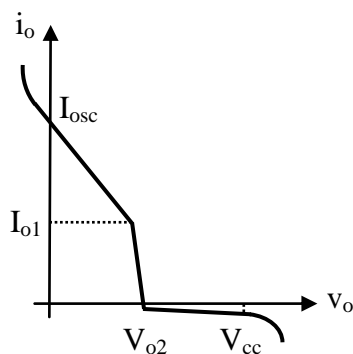


Fig. 4.4 a) CI pentru  $V_{oH}$

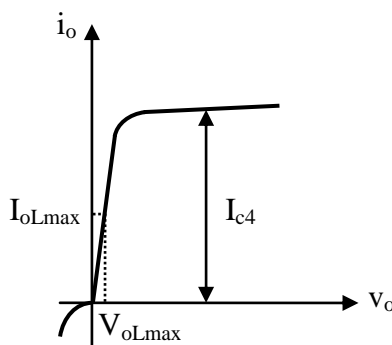


Fig. 4.4 b) CI pentru  $V_{oL}$

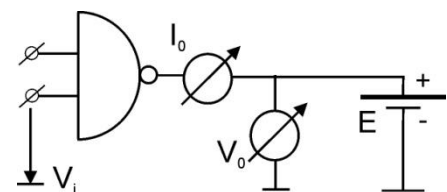


Fig. 4.4 c) Montajul utilizat pentru CI

În cazul în care la cel puțin una din intrări se aplică nivel logic "0", se obține caracteristica din figura 4.4.a, tranzistorul  $T_4$  fiind blocat. Schimbarea pantei caracteristicii de ieșire (adică intrarea tranzistorului  $T_3$  în saturație) se produce pentru curentul:

$$I_{o1} = (\beta_3 + 1) \frac{V_{BE3} - V_{CEsat3}}{\beta_3 R_3 - R_2} \tag{4.10}$$

Curentul de scurt-circuit este dat de relația:

$$I_{osc} = \frac{V_{CC} - V_{CEsat\ 3} - V_D}{R_3} + \frac{V_{CC} - V_{BE\ 3} - V_D}{R_2} \quad (4.11)$$

Blocarea tranzistorului  $T_3$  se produce pentru tensiunea:

$$V_{o2} = V_{CC} - V_{BEo3} - V_{D0} \quad (4.12)$$

În cazul în care la toate intrările porții se aplică nivel logic "1", se obține caracteristica din *figura 4.4.b*. Curentul maxim ce se poate obține, prin scoaterea din saturație a tranzistorului  $T_4$ , este:

$$I_{C4} = \beta_4 \left( \frac{V_{CC} - V_{BC\ 1} - V_{BE\ 2} - V_{BE\ 4}}{R_1} + \frac{V_{CC} - V_{CEsat\ 2} - V_{BE\ 4}}{R_2} - \frac{V_{BE\ 4}}{R_4} \right) \quad (4.13)$$

Atenție! Acest curent are o natură pur teoretică!

Curentul maxim ce poate fi absorbit la ieșire este dat de tensiunea de ieșire, care nu trebuie să depășească  $V_{oLmax} = 0,4\text{ V}$ .

**2.4 Curenții absorbiți** de la sursa de alimentare în cele două stări sunt:

$$I_{cCL} = \frac{V_{CC} - V_{BC\ 1} - V_{BE\ 2} - V_{BE\ 4}}{R_1} + \frac{V_{CC} - V_{CEsat\ 2} - V_{BE\ 4}}{R_2} \quad (4.14)$$

$$I_{cCH} = \frac{V_{CC} - V_{BE\ 1} - V_{iL}}{R_1} \quad (4.15)$$

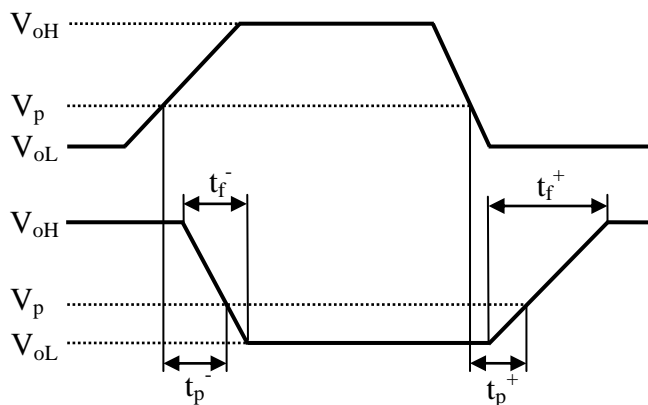
În cazul în care ambele tranzistoare din etajul de ieșire,  $T_3$  și  $T_4$ , sunt în conducție la saturație, apare un vârf de curent pe alimentare a cărui valoare se calculează cu relația:

$$I_{ccv} \cong \frac{V_{CC} - V_D - V_{CEsat\ 3} - V_{CEsat\ 4}}{R_3} \quad (4.16)$$

**3.** Din punct de vedere dinamic, trecerea de la o stare cu nivel logic "0" la ieșire la starea cu nivel logic "1" este favorizată de faptul că, până la blocarea lui, tranzistorul  $T_2$  menține un potențial de circa 1,4 V pe baza lui, ceea ce asigură funcționarea tranzistorului  $T_1$  în regiunea activă normală. Ca urmare, curentul de colector al acestui tranzistor constituie curentul de bază invers pentru tranzistorul  $T_2$ , care va avea un timp de comutare inversă foarte mic. Timpul de stocare al tranzistorului  $T_4$  are o valoare mare, fiind determinat, printre altele, de rezistența  $R_4$  conectată între baza lui și masă.

La comutarea inversă, tranzistorul  $T_3$  se blochează repede ca urmare a comenzii puternice din colectorul tranzistorului  $T_2$ .

Parametrii dinamici ai porții TTL standard sunt definiți ca în *figura 4.5*, în care este reprezentat răspunsul unui circuit de tipul celui din *figura 4.1* la un impuls de intrare obținut de la un circuit identic, impuls reprezentat și el în *figura 4.5*.



**Fig. 4.5** Parametrii dinamici ai porții TTL

-timpul de propagare ( $t_p^+$ ,  $t_p^-$ ), respectiv timpul de propagare mediu :  $t_p = 0.5(t_p^+ + t_p^-)$ ;

-duratele fronturilor impulsurilor de la ieșire ( $t_f^+$ ,  $t_f^-$ );

-factorul de merit  $M = P * t_d$

## DESFĂȘURAREA LUCRĂRII

1. Se fac măsurători asupra unei porți NOT TTL Schottky de tipul 74LS04, a cărei schemă este similară celei din *figura 4.1*. Valorile tipice ale rezistențelor sunt:  $R_1 = 4 \text{ k}\Omega$ ;  $R_2 = 1,6 \text{ k}\Omega$ ;  $R_3 = 130 \Omega$ ;  $R_4 = 1 \text{ k}\Omega$ .

Conexiunile la pini sunt date în anexă. Măsurătorile se fac cu poarta în gol ( $N = 0$ ) și cu poarta încărcată cu o sarcină echivalentă cu  $N = 8$  porți TTL de același tip, realizată cu circuitul din *figura 4.6*. Din punct de vedere dinamic, în paralel cu capacitatea de sarcină,  $C_s$ , apare și capacitatea de intrare a osciloscopului, fiind recomandată utilizarea unei sonde divizoare de impulsuri la intrare. Tensiunea de alimentare este  $V_{cc} = 5 \text{ V}$  (pentru montajul din laborator, se va utiliza o tensiune de alimentare de  $12 \text{ V}$ , diferența de tensiune fiind pierdută pe protecțiile circuitului).

2. Se determină caracteristica de transfer a circuitului,  $v_o = v_o(v_i)$  cu  $0 \leq v_i \leq 5 \text{ V}$  pentru  $N=0$  și pentru  $N=8$ . Se pun în evidență nivelurile logice măsurate,  $V_{oL}$  și  $V_{oH}$ .

Se vor realiza măsurători ale nivelurile logice  $V_{oL}$  și  $V_{oH}$  pentru 10 porți distincte (de pe două circuit integrate 74LS04); primul set de măsurători se va realiza pentru  $N = 0$ , iar al doilea pentru  $N = 8$ . Se va pune în evidență dispersia valorilor măsurate.

Schema de măsurare este prezentată în *figura 4.2.b*, iar valorile măsurate pentru caracteristica de transfer se vor compara cu valorile obținute din relațiile (4.1) ÷ (4.5). Pentru mărimile caracteristice tranzistoarelor, care intervin în relațiile amintite, se vor lua valori tipice pentru un tranzistor de comutație din anexă.

Se vor determina marginile de zgomot statice ale circuitului.

3. Se trasează caracteristica de intrare  $i_i(v_i)$  conform schemei de măsură din *figura 4.3.b*, pentru  $N = 0$  și  $N = 8$ . Se măsoară curentul de intrare în starea logică "0",  $I_{iL}$ , cu schema din *figura 4.3.b*, cu  $v_i = 0$ , fără voltmetru conectat la intrare, pentru 8 porți, punând în evidență dispersia parametrului măsurat.

Se măsoară, pentru o poartă 74LS00, curentul de intrare în starea logică "1",  $I_{iH}$ , conectând cealaltă intrare succesiv în aer (rezultă  $I'_{iH}$  și se deduce  $\beta_i$  al tranzistorului  $T_1$ ), în paralel cu intrarea măsurată (rezultă  $I''_{iH} = 2 I'_{iH}$ ) și la masă (rezultă  $I'''_{iH}$  și se deduce  $\beta_1$  al tranzistorului lateral format de cele două emitoare ale tranzistorului multiemitor  $T_1$  și de baza acestuia). Se vor folosi relațiile aproximative:

$$\beta_i \cong \frac{I'_{iH} R_1}{V_{CC} - 3V_{BE}}; \quad \beta_1 \cong \frac{(I'_{iH} - I''_{iH}) R_1}{V_{CC} - V_{BE}}$$

4. Se trasează caracteristicile de ieșire pentru un inversor 74LS04 în starea "0" și în starea "1". Se va folosi circuitul din *figura 4.4.c*. în care, pentru starea logică "0" se va lua  $0 \leq v_o \leq 2,5 \text{ V}$ , iar în starea logică "1" se va lua  $0 \leq v_o \leq 5 \text{ V}$ .

Se va deduce factorul de curent al tranzistorului  $T_2(\beta_2)$  din caracteristica de ieșire trasată pentru starea logică "0", din relația (4.13), precum și  $I_{oLmax}$ , curentul maxim ce poate fi absorbit la ieșire dacă  $v_o < V_{oLmax} = 0,4 \text{ V}$ .

În starea logică "1", se măsoară curentul de scurt circuit,  $I_{osc}$ , pentru mai multe porți, evidențiind dispersia de fabricație a parametrului.

5. Se măsoară curenții de alimentare,  $I_{CCH}$  și  $I_{CCL}$ ; pentru aceasta, se măsoară curenții absorbiți de la sursa de alimentare pentru cele șase porți de pe un circuit integrat 74LS04 aduse în aceeași stare logică la ieșire.

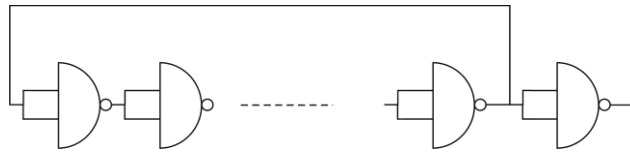
Rezultatele se compară cu valorile obținute cu relațiile (4.14) și (4.15). Se trasează caracteristica de alimentare  $I_{cc}(v_i)$  pentru o poartă integrată TTL de tipul 74LS04; tensiunea variabilă se aplică pe toate cele șase intrări ale porților, legate împreună, și se reglează între 0 și 5 V și invers.

6. Se măsoară influența tensiunii de alimentare asupra parametrilor statici ai porții TTL. Se vor măsura  $V_{OL}$  și  $V_{OH}$ , precum și curenții  $I_{iL}$  și  $I_{osc}$  pentru  $V_{cc} = 4,75$  V și  $V_{cc} = 5,25$  V, pentru o singură poartă dintr-un circuit integrat 74LS04.

7. Se măsoară timpii de propagare (timpul mediu de propagare al porții) prin două metode și se compară rezultatele:

a) se conectează 5 porți în buclă închisă formând un oscilator ca în figura 4.6.a. Va rezulta  $t_{d\ med} = \frac{1}{10f_{osc}}$ , rezultatul corespunzând unei porți TTL încărcată cu o poartă TTL;

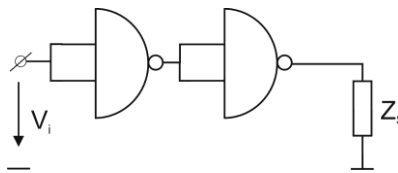
b) se conectează 7 porți în cascadă ca în figura 4.6.b și se vizualizează pe un osciloscop cu două canale formele de undă în punctele A și B ale schemei, măsurând întârzierile pe cele două fronturi, la circa 1,5 V ( $= V_p$ ); rezultat:  $t_{p\ med} = \frac{t_{pt}^+ + t_{pt}^-}{12}$ .



**Fig. 4.6 a)** Metoda 1 de măsurare a timpilor de propagare

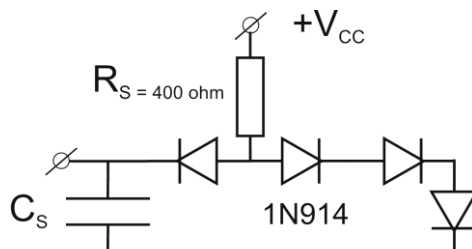


**Fig. 4.6 b)** Metoda 2 de măsurare a timpilor de propagare



**Fig. 4.6 c)** Montaj echivalent montajelor anterioare

8. Se conectează la două din porți și sarcini simulate ca în figura 4.7 și se repetă măsurătorile; din noile valori ale timpului de propagare mediu se deduce, calitativ și cantitativ, contribuția sarcinii asupra timpului de propagare al porții. Se va lua  $C_s = 68$  pF.



**Fig. 4.7** Sarcini simulate

9. Se măsoară fronturile  $t_f^+$  și  $t_f^-$  la ieșirea unei porți TTL Schottky comandate ca în figura 4.6.c, încărcate numai cu osciloscopul și apoi cu  $N = 8$  ( $C_s = 68$  pF). La intrare se aplică impulsuri de la un generator de impulsuri cu caracteristici adecvate: frecvență de câțiva MHz și factorul de umplere circa 0,5.

La ieșirea porții TTL testate, neîncărcate, se conectează o capacitate  $C = 10$  nF și se măsoară  $t_f^+$  și  $t_f^-$ , punându-se în evidență diferența față de valorile măsurate cu circuitul neîncărcat și diferența între cele două fronturi.

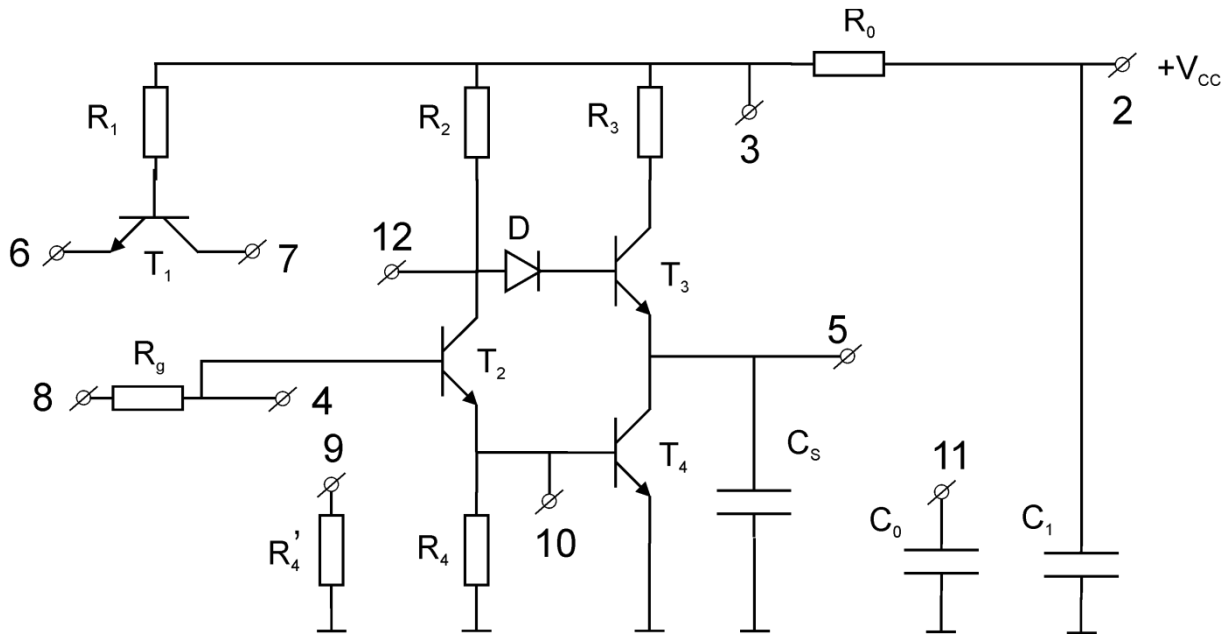
10. Se măsoară cu osciloscopul tensiunea de alimentare (numai componenta alternativă), la pinul circuitului integrat în următoarele cazuri:

- cu schema staționară (fără impulsuri aplicate);
- cu impulsuri aplicate simultan pe toate intrările porților circuitului integrat testat;
- cu o sarcină capacitivă mare ( $C = 10$  nF) pe ieșirea unei porți comandate în impulsuri. Se va introduce un grup capacitiv de filtrare suplimentar ( $C_o' = 10$   $\mu$ F și  $C_o'' = 50$  nF neinductiv) între pinii de alimentare ai circuitului integrat și se vor vizualiza aceleași forme de undă.

11. Se aplică impulsuri pe o intrare a unei porți TTL 74LS00 și se vizualizează formele de undă de pe cealaltă intrare lăsată în gol.

12. Se experimentează circuitul din figura 4.8 ce reprezintă o poartă TTL cu stâlp totemic realizată cu elemente de circuit discrete. Tranzistoarele folosite ( $T_1$ ,  $T_4$ —BC108,  $T_2$ ,  $T_3$ —2N2222) sunt astfel alese încât, prin măsurători de regim dinamic, să se pună în evidență ușor influența elementelor schemei asupra performanțelor circuitului. Valorile elementelor sunt:  $R_1 = 3,9$  k $\Omega$ ;  $R_2 = 1,6$  k $\Omega$ ;  $R_3 = 130$   $\Omega$ ;  $R_4 = 1$  k $\Omega$ ;  $R_4' = 1$  k $\Omega$ ;  $R_0 = 10$   $\Omega$ .





**Fig. 4.8** Montajul de laborator

Curentul absorbit de la sursa de alimentare se măsoară la bornele rezistenței  $R_0$ . La intrare, comanda se poate face printr-o rezistență  $R_g = 5,1 \text{ k}\Omega$  cuplată direct în baza tranzistorului  $T_2$  sau prin intermediul unui tranzistor  $T_1$ , ce simulează tranzistorul multiemitor al circuitului integrat. Tensiunea de alimentare este  $V_{cc} = 5 \text{ V}$ .

**13.** Se aplică impulsuri pozitive cu amplitudinea  $5 \text{ V}$ , de frecvență circa  $500 \text{ kHz}$  și cu factor de umplere  $0,5$ . Se vizualizează formele de undă la ieșire și pe baza, emitorul și colectorul tranzistorului  $T_2$ . Se justifică, pe baza funcționării circuitului, diferite etape ale procesului de comutare. Se vizualizează (pe AC) și forma de undă la bornele rezistenței  $R_0$ , măsurând valoarea curentului de alimentare pe durata timpului de stocare al tranzistorului  $T_4$ . Se vor explica diferențele mari dintre  $t_f^+$  și  $t_f^-$  precum și forma de undă din colectorul tranzistorului  $T_2$ .

**14.** Se înlocuiește rezistența  $R_g$  cu circuitul format de tranzistorul  $T_1$ ; se măsoară, din nou, formele de undă, urmărindu-se, în special, modificarea timpului de stocare al tranzistorului  $T_2$ .

**15.** Pentru ambele variante ale circuitului de intrare, se constată influența rezistenței  $R_4$  asupra timpului de stocare al tranzistorului  $T_4$  (deci și asupra duratei impulsului de curent de alimentare) conectând rezistența  $R_4'$  în paralel cu  $R_4$ .

**16.** Se scurtcircuitează rezistența  $R_3$  și se constată influența ei asupra timpilor de comutare și asupra amplitudinii impulsului de curent de alimentare.

**17.** Se introduce capacitatea  $C_0$  de filtraj după rezistența  $R_0$  (la borna 3) și, cu osciloscopul, se constată influența ei asupra formei de undă a tensiunii de alimentare nemijlocite a circuitului logic (fără căderea de tensiune de pe rezistența de măsurare,  $R_0$ ).

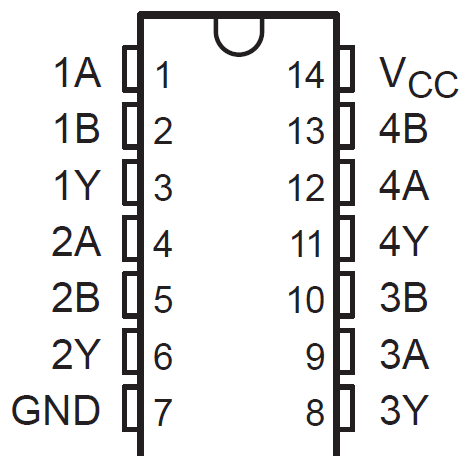
**Cerințe**

Referatul va conține:

- Scopul lucrării (1p);
- Schema circuitului pus la dispoziție în laborator (1p);
- Schema electronică aferentă fiecărui punct sau modificările aduse schemei de la punctul precedent, cu menționarea conexiunilor făcute pentru a face funcțională fiecare schemă (1p);
- Rezultatele măsurărilor aferente fiecărui punct, inclusiv forme de undă sau grafice (2p);
- Rezultatele calculelor teoretice aferente fiecărui punct (1p);
- Rezultatele simulărilor aferente fiecărui punct, inclusiv forme de undă sau grafice (1p);
- Comparații între cele trei tipuri de rezultate; observații; (1p)
- Concluzii (2p).

## ANEXA

- **SN74LS00N**



A-urile sunt intrări

B-urile sunt intrări

Y-urile sunt ieșiri

V<sub>CC</sub> – alimentare

GND – masă

- **SN74LS04N**

