

1. ELEMENTE INTRODUCTIVE REFERITOARE LA CONDUCEREA PROCESELOR INDUSTRIALE DIN PERSPECTIVA SISTEMELOR INTELIGENTE HARDWARE-SOFTWARE DE MĂSURARE ȘI CONTROL

1.1 INTRODUCERE

Sugestiv, conducerea proceselor industriale, poate fi reprezentată printr-o piramidă împărțită pe mai multe niveluri (fig. 1.1).

Supravegherea se găsește în “piramida conducerii proceselor” pe nivelul al treilea, alături de conducerea procesului, ceea ce arată că, practic, ele nu pot fi separate.

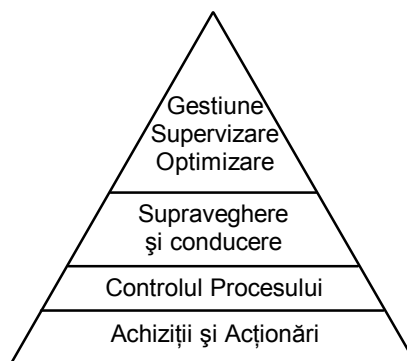


Fig. 1.1 Nivelurile de conducere a proceselor industriale.

Domeniul supravegherii proceselor industriale este destul de vast. Acesta conține aplicații începând cu simpla achiziție de date și până la prelucrări foarte complexe:

- analize statistice;
- gestiunea elaborării alarmelor;
- ghid operator;
- supravegherea acțiunilor de conducere ale operatorilor;
- identificări de parametri și simulări;
- supravegherea dinamică a răspunsului procesului, etc.

La baza “piramidei” se situează operațiunile de achiziție din proces a mărimilor de intrare și de transmitere către procesul supravegheat a comenzilor de acționare.

Funcțiile de bază ale unei aplicații de *supraveghere* a unui proces sunt:

- comunicația cu procesul;

- semnalizarea;
- comunicația cu programele utilizate pentru prelucrarea datelor;
- interfațarea om-mașină;
- gestiunea alarmelor;
- gestiunea rapoartelor.

Conceptul de *aplicație în timp real* poate fi definită astfel:

Aplicația în timp real, este acea aplicație care realizează un sistem informatic al cărui comportament este condiționat de evoluția dinamică a stării procesului la care este conectat. Acest sistem informațional este menit să urmărească sau să conducă procesul, respectând condițiile de timp stabilite. Deci, timpul real este o noțiune care marchează de fapt conceptul de timp de reacție relativ la dinamica procesului pe care sistemul informatic îl conduce (supraveghează).

Supravegherea în timp timp real a unui proces este o etapă necesară pentru trecerea la pasul următor: conducerea procesului.

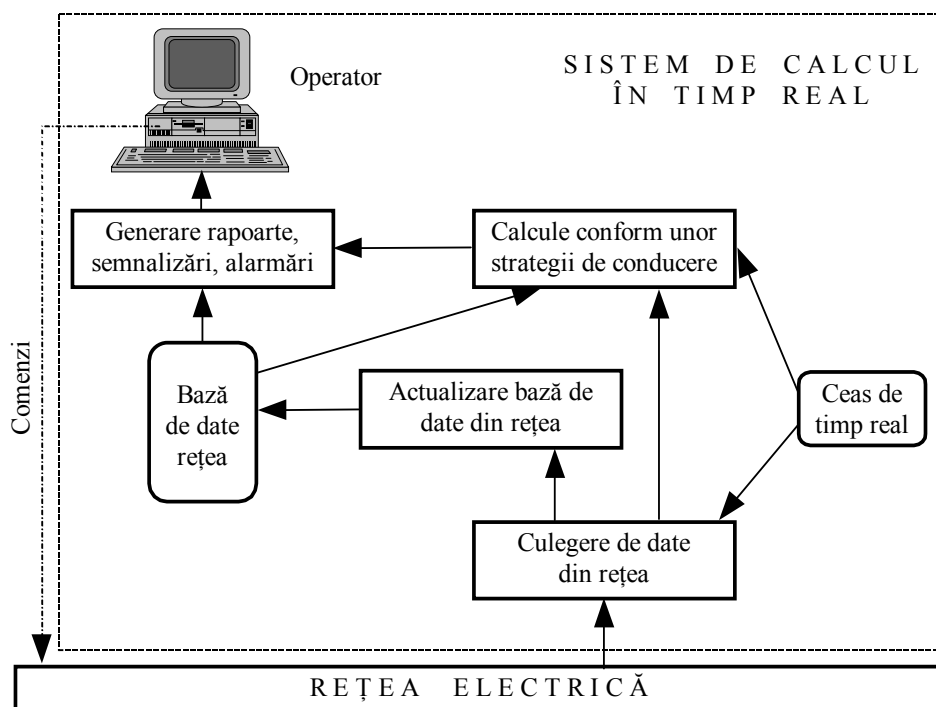


Fig. 1.2 Schema unui sistem de achiziție și calcul, în timp real, pentru supravegherea unei rețele electrice.

Un sistem în timp real este sistemul de automatizare complexă cu ajutorul calculatorului a unor probleme de decizie, mai ales cu caracter operativ, în care timpul de răspuns este suficient de redus pentru a putea influența în mod

semnificativ și pozitiv evoluția obiectivului condus.

În fig. 1.2 este prezentată schema simplificată a unui sistem de achiziție și prelucrare a datelor în timp real, destinat supravegherii proceselor dintr-o rețea electrică, care realizează:

- culegerea de date;
- actualizarea bazei de date;
- calcule conform unor strategii de conducere;
- supravegherea și corectarea *on-line* a regimului.

Un sistem de achiziție de date și control a unui proces industrial, asociat cu un microsistem de calcul, se comportă ca un sistem *intelligent* (care poate lua decizii bazate pe informații anterioare, prelucrează informația, efectuează calcule, după care, pe baza rezultatelor obținute, adoptă o decizie, din mai multe soluții posibile).

Sistemele de achiziție de date asociate cu microsystemele de calcul, în timp real, au ca principale avantaje:

- flexibilitatea și adaptabilitatea la o mare varietate de situații;
- creșterea gradului de automatizare al unor operații;
- mărirea preciziei măsurărilor;
- fiabilitate bună (număr redus de componente, posibilitatea de autotestare datorită programelor încorporate);
- miniaturizarea echipamentelor;
- posibilitatea prelucrării complexe a datelor din proces;
- simplificarea proiectării electrice și tehnologice datorită existenței familiilor de componente ce permit interconectări standard.

2. SISTEME DE ACHIZIȚIE ȘI PRELUCRARE A DATELOR

2.1 NOȚIUNI GENERALE

Ca rezultat al răspândirii pe scară largă, în ultimul timp, a calculatoarelor personale și a perfecționării lor continue, marile firme producătoare de sisteme de măsurare au căutat să realizeze echipamente care să utilizeze calculatorul personal pentru:

- achiziția de date din sistemele industriale;
- reglajul și supravegherea unor parametri sau instalații (proces);
- realizarea unor aparate de măsurare cu performanțe ridicate.

În prezent, resursele calculatorului personal sunt utilizate pentru a efectua sarcini cum ar fi: comanda, gestiunea, prelucrarea și afișarea datelor care altfel ar fi preluate de un microprocesor, plasat în interiorul instrumentului.

Instrumentul de măsurare comunică cu PC-ul prin intermediul unei interfețe care are în mod obligatoriu un convertor analog-digital. Instrumentul de măsurare poate fi redus la o simplă cartelă de achiziții de date pentru măsurători.

În momentul de față, prin intermediul tastaturii calculatorului se poate comanda instrumentul de măsurare, iar pe display pot fi vizualizate rezultatele măsurătorilor, sub formă numerică sau sub formă grafică.

Aceste rezultate apar ca urmare a prelucrării datelor brute obținute de la instrumentul de măsurare de către calculator, la cererea utilizatorului. De aici, rezultă aparate cu preț de cost mult mai scăzut.

2.2 SISTEME DE ACHIZIȚII DE DATE. ARHITECTURĂ. PRINCIPALELE TIPURI DE RESURSE UTILIZATE ÎN CADRUL SISTEMELOR DE ACHIZIȚII DE DATE

Un sistem de achiziție de date cu n canale de intrare poate fi realizat în următoarele trei configurații:

- *sistem cu multiplexare temporală;*
- *sistem cu achiziție sincronă de date;*
- *sistem rapid de achiziție de date.*

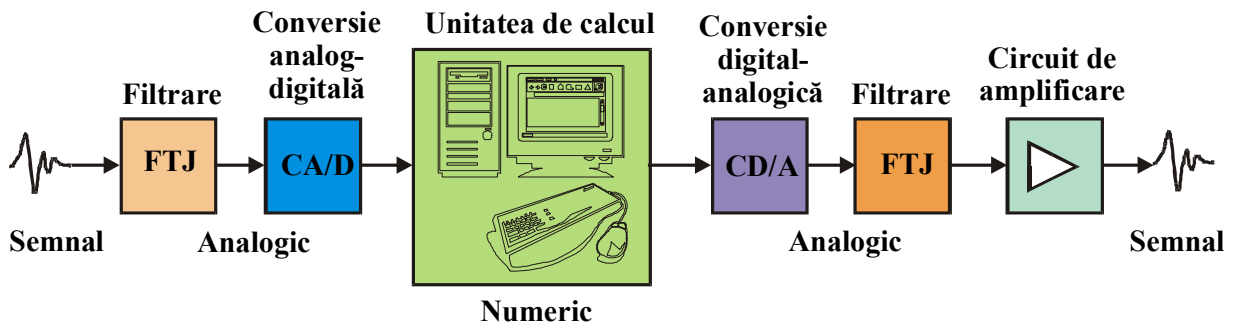


Fig. 2.0 Structura de principiu al unui sistem de achiziții de date.

Un sistem de achiziție de date utilizat pentru achiziția și prelucrarea datelor într-un sistem (fig. 2.1) este compus din următoarele module funcționale principale:

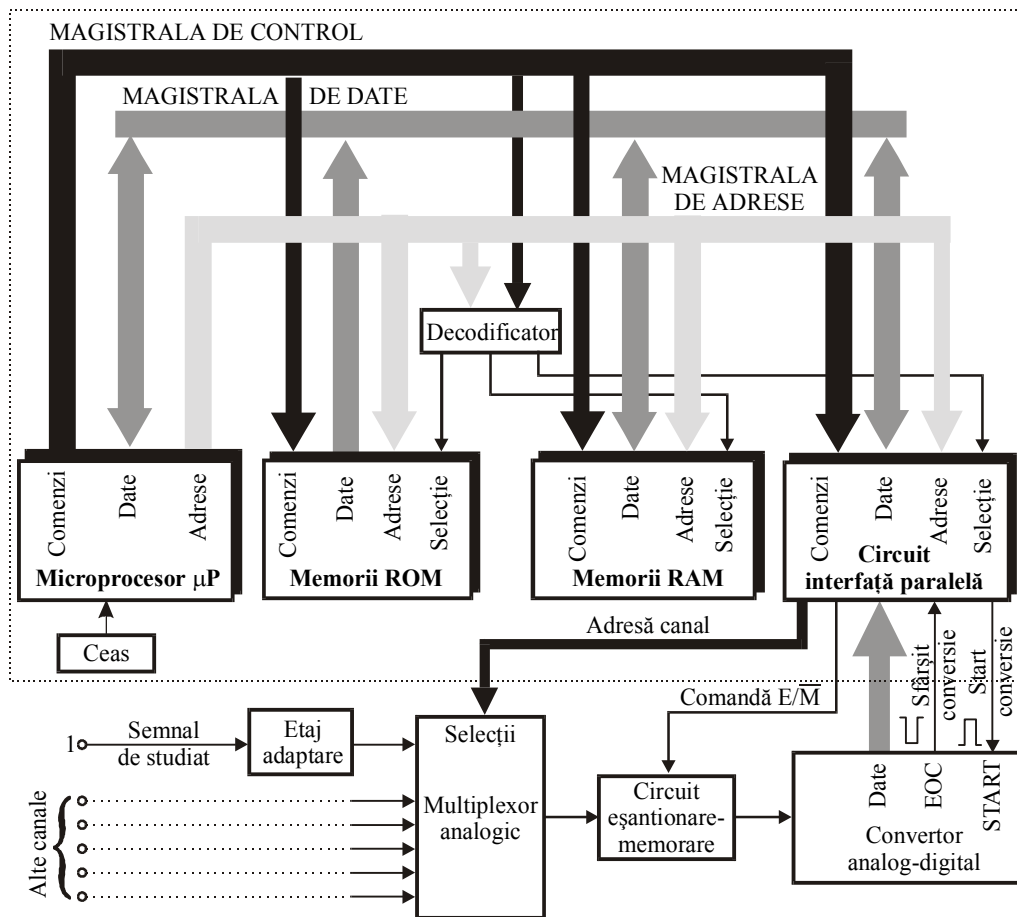


Fig. 2.1 Structura generală a unui sistem de achiziții de date.

1. convertoare de intrare;
2. circuite de multiplexare analogică;
3. circuite de eșantionare-memorare (E/M);
4. circuite pentru conversia datelor - convertoare analog-digitale (CA/D)

- și digital-analogice (CD/A);
- 5. registre tampon (buffer-e);
- 6. unitatea centrală de prelucrare (μP);
- 7. interfața de interconectare cu calculatorul personal.

În continuare vor fi prezentate aspectele esențiale, parametrii caracteristici și vor fi enumerate recomandări de proiectare ale acestor componente de bază din cadrul sistemelor de achiziții de date.

2.2.1 MULTIPLEXOARE ANALOGICE UTILIZATE ÎN SISTEME DE ACHIZIȚII DE DATE

În multe situații este necesar să fie transmise mai multe informații pe același canal; cum acest lucru nu se poate face simultan, se recurge la o partajare în timp a canalului, denumită *multiplexare*. Operația inversă se numește *demultiplexare*. Operația de multiplexare/demultiplexare analogică necesită dispozitive de comutare care să direcționeze semnalul util pe un canal dorit. În varianta sa cea mai simplă, un multiplexor analogic poate fi asimilat cu un comutator rotativ cu $k = 2^n$ poziții sau cu un ansamblu de $k = 2^n$ comutatoare, dintre care numai unul este închis, în timp ce toate celelalte sunt deschise, comandat de un sistem logic care permite cuplarea uneia din intrări la ieșire (fig. 2.2). Deoarece comutatoarele sunt bilaterale, rezultă că un multiplexor analogic poate fi utilizat și ca demultiplexor analogic, prin simpla schimbare a sensului.

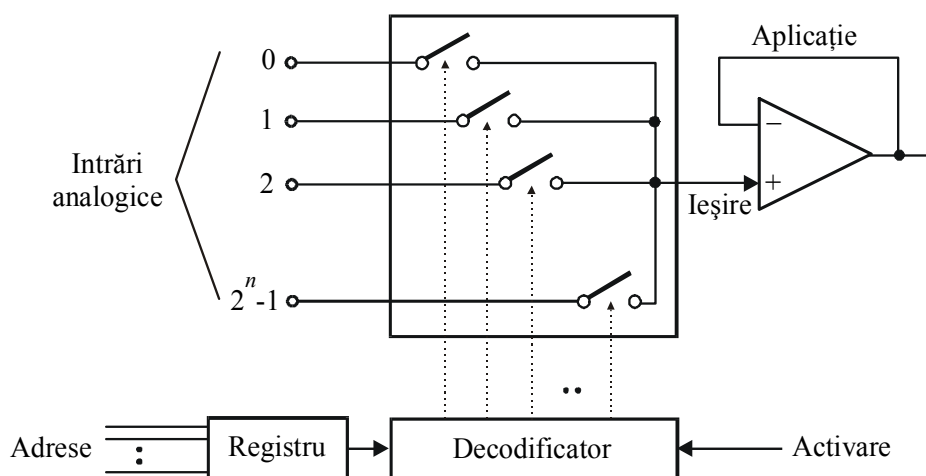


Fig. 2.2 Structura unui multiplexor analogic.

Parametrii multiplexoarelor/demultiplexoarelor analogice sunt:

- **rezistența în starea deschis (off):** R_{off} [$M\Omega$];
- **rezistența în starea închis (on):** R_{on} [Ω];
- **curentul de pierderi în starea deschis:** I_{off} [$nA, \mu A, mA$];

- **timpul de comutare directă** (închidere): t_{on} [ns, μ s]. Este definit ca intervalul de timp de la aplicarea comenzii de închidere până ce semnalul de ieșire atinge o valoare egală cu cea de la intrare (cu o precizie impusă, de exemplu 1%);
- **timpul de comutare inversă** (deschidere): t_{off} [ns, μ s]. Este definit ca intervalul de timp de la aplicarea comenzii de deschidere până la reducerea curentului la valoarea curentului de pierderi, I_{off} , la valoarea specificată în catalog;
- **banda de frecvențe** : B.

Multiplexorul analogic permite utilizarea unui singur convertor analog-digital pentru mai multe canale analogice de intrare (sisteme de achiziții de date cu multiplexare temporală). Utilizarea multiplexoarelor reprezintă o soluție economic viabilă și în cazul semnalelor de intrare de nivel redus, pentru care multiplexarea se realizează cu costuri ridicate.

Elementul principal al multiplexoarelor analogice îl constituie elementul de comutare, care poate fi realizat în mai multe variante constructive:

- cu relee obișnuite;
- cu relee cu mercur;
- cu relee *reed*;
- cu elemente semiconductoare (tranzistoare bipolare, diode Schottky, tranzistoare TEC-J, tranzistoare CMOS).

Primele trei variante constructive, utilizând elemente electromecanice, conduc la investiții inițiale reduse, compensate însă de costuri ridicate de exploatare, fiabilitate și durată de funcționare reduse. De aceea, utilizarea lor este recomandabilă doar în situațiile în care este nevoie să fie multiplexate semnale cu nivele mari.

Fiecare tip constructiv de multiplexoare analogice, realizat cu elemente semiconductoare, sunt caracterizate de unele performanțe notabile, dar și de inconveniente mai mult sau mai puțin surmontabile. Astfel:

- comutatoarele cu diode rapide au timp de comutație de valori foarte reduse (≤ 1 ns), însă rezistențele reziduale (în stare închisă, respectiv deschisă) R_{on} și R_{off} au valori neperformante, în comparație cu alte tipuri;
- comutatoarele cu tranzistoare bipolare au timpi de comutație mici și rezistențe reziduale R_{on} de valori reduse, necesită curenți de comandă importanți, dar R_{off} are o valoare relativ mică, ceea ce conduce la o “transparență” mare a comutatorului;
- comutatoarele cu tranzistoare cu efect de câmp TEC-J au rezistența R_{on} de ordinul zecilor de ohmi, timpi de comutație medii, însă necesită circuite de comandă complicate (translatoare de nivel pentru

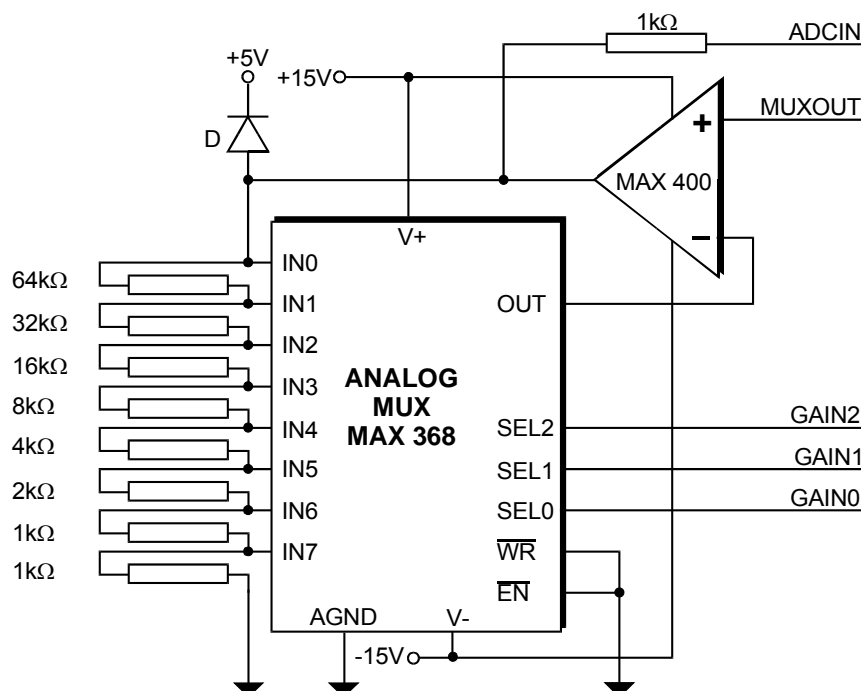
compatibilizarea comenzilor);

- comutatoarele cu tranzistoare complementare CMOS sunt cele mai avantajoase și cele mai folosite. Ele sunt caracterizate prin timpi de comutație satisfăcători, rezistența R_{on} de valoare relativ mică și R_{off} de valoare ridicată. În același timp ele pot fi comandate foarte simplu, iar “transparenta” crește doar la frecvențe înalte ($10^5 \div 10^8$ Hz).

În prezent, datorită evoluției explozive a tehnologiei dispozitivelor semiconductoare CMOS, au fost realizate multiplexoare analogice ce pot fi direct interfațate cu un microprocesor. Acestea dispun de un registru ce poate memora adresa de canal prin executarea unei instrucțiuni de scriere la adresa specifică alocată multiplexorului. De asemenea, majoritatea multiplexoarelor analogice realizate în tehnologie CMOS sunt caracterizate de protecția dispozitivului la aplicarea unor supratensiuni pe intrări, cu valori de 5-6 ori mai mari decât semnalele manipulate în funcționare normală. Protecțiile sunt active pentru canale în stare *on* sau *off* în cazul dispozitivelor în stare de funcționare (alimentate), și chiar pentru circuite nealimentate. Un canal deschis, căruia i se aplică o supratensiune, este comutat automat în stare *off*, realizând protecția etajelor electronice conectate la ieșirea multiplexorului. Un exemplu tipic de astfel de multiplexor analogic interfațabil și cu protecție la aplicarea de supratensiuni accidentale pe intrări este circuitul MAX368, produs de firma Maxim.

O variantă de a realiza *software* selectarea gamelor semnalelor analogice de intrare, constă în intercalarea între ieșirea circuitului de eșantionare-memorare și intrarea în circuitul propriu-zis de conversie analog-numerică a unui amplificator cu câștig reglabil.

Multiplexorul care comandă rezistența de pe bucla de reacție a amplificatorului operațional, folosit în configurație de amplificator neinvertor, este un multiplexor adresabil, realizat în tehnologie CMOS, fiind caracterizat de o rezistență a canalului în starea ON (în conducție) foarte mică (circa 5Ω). De asemenea, împerecherea canalelor este foarte precisă, abaterile rezistențelor canalelor în starea ON fiind sub valoarea de 0,25%. Multiplexorul folosit, de tip **MAX 368**, este caracterizat și de protecția intrărilor contra supratensiunilor accidentale: un canal, indiferent dacă este în stare de conducție sau de blocare, suportă o tensiune de intrare de maximum 45 V, chiar dacă circuitul nu este alimentat. Un canal selectat (în stare de conducție) va trece în stare OFF la aplicarea pe intrarea corespunzătoare a unei supratensiuni.



Schema electrică a amplificatorului cu câștig reglabil.

În cazul prezentat, nivelurile de amplificare rezultă de tipul 2^i , în care $i = 0 \div 7$. Recalcularea valorilor rezistențelor permite obținerea unor niveluri de amplificare diferite, conform necesităților.

2.2.2 CIRCUITE DE EȘANTIONARE-MEMORARE UTILIZATE ÎN SISTEME DE ACHIZIȚII DE DATE

Un circuit de eșantionare-memorare realizează prelevarea, la un moment dat, a valorii unui semnal analogic și memorarea analogică a acesteia (fig. 2.3a).

În modul de lucru “eșantionare” (sau *urmărire*), determinat de nivelul logic “1” al semnalului de comandă E/\overline{M} , circuitul de eșantionare-memorare funcționează ca repetor. În modul de lucru “memorare” (sau *menținere*), determinat de nivelul logic “0” al semnalului de comandă E/\overline{M} , circuitul de eșantionare-memorare funcționează ca o *memorie analogică*, memorând la bornele unei capacități semnalul de intrare eșantionat anterior (fig. 2.3b).

Circuitele de eșantionare-memorare se utilizează în sistemele de achiziție și distribuție de date. Astfel, într-un sistem de achiziții de date, ieșirea circuitului de eșantionare-memorare este conectată la intrarea convertorului analog-digital (CA/D). În intervalul corespunzător efectuării unei conversii analog-numerică, circuitul de eșantionare-memorare este comandat în stare de memorare pentru a menține constantă tensiunea la intrarea convertorului analog-digital. Se obține

astfel mărirea valorii limitei superioare a domeniului de frecvențe ale semnalului de intrare pentru care CA/D poate fi utilizat la rezoluția maximă (specificată de numărul de biți ai rezultatului conversiei). Acest deziderat este realizat dacă tensiunea de la intrarea convertorului analog-digital nu se modifică, pe durata efectuării conversiei, cu mai mult de $\pm 1/2$ LSB. În sistemele de distribuție a datelor, circuitele de eșantionare-memorare sunt utilizate pentru reconstituirea semnalelor multiplexate în timp.

Circuitele de eșantionare-memorare sunt caracterizate de o serie de parametri (fig. 2.4), grupați în mai multe caracteristici:

- **caracteristici de urmărire** (fig. 2.4a):
 - *eroarea staționară* - reprezintă abaterea de la amplificarea unitară sau de la cea specificată prin datele de catalog;

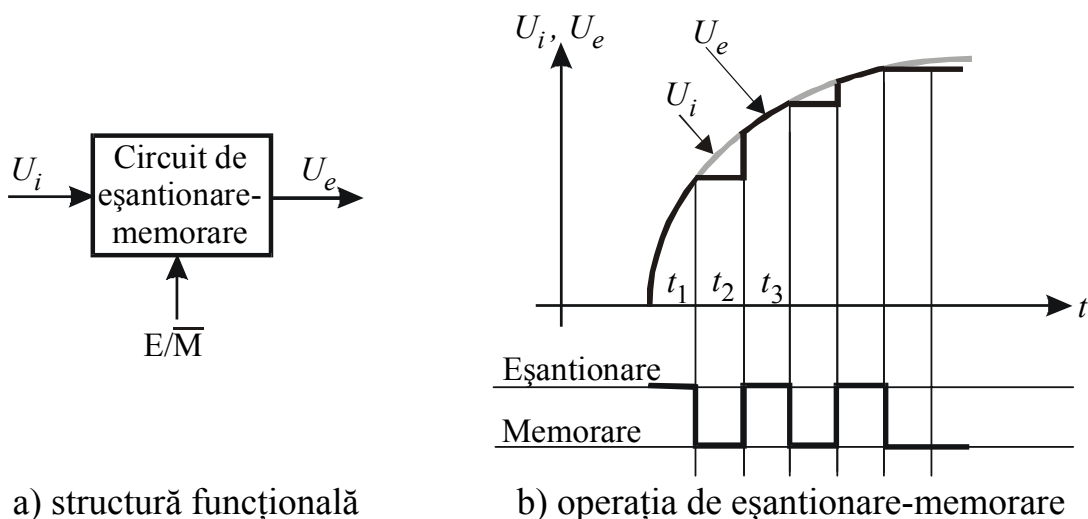
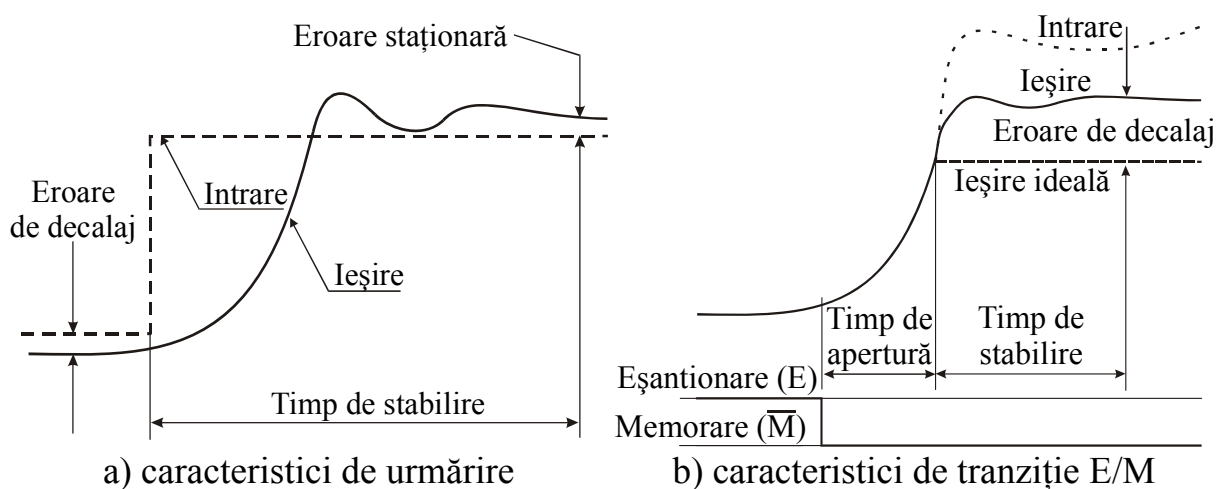


Fig. 2.3 Circuit de eșantionare-memorare.



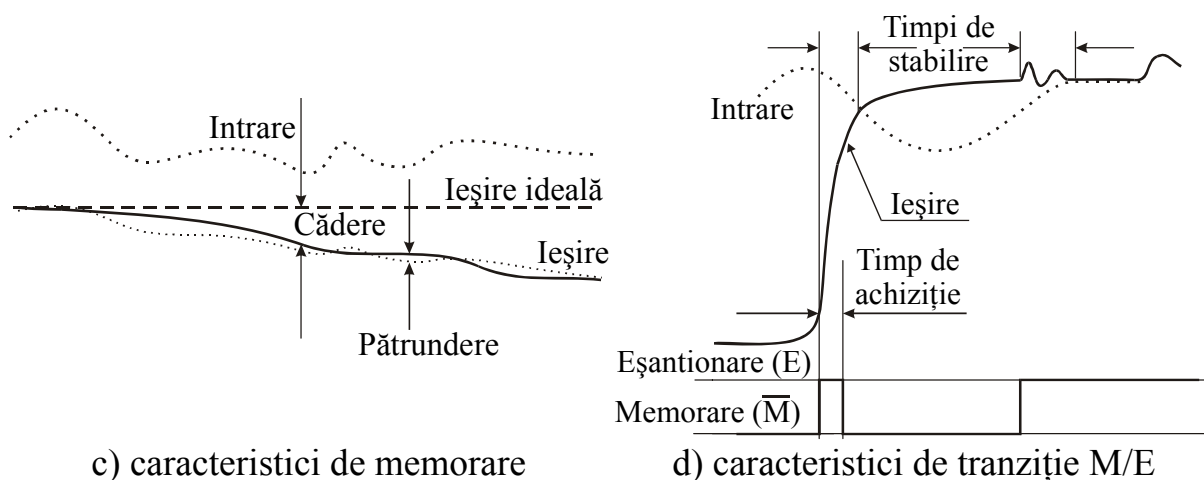


Fig. 2.4 Erori ale circuitelor de eșantionare-memorare.

- *eroarea de decalaj* - reprezintă valoarea ieșirii pentru o tensiune de intrare nulă;
- *timpul de stabilire* - reprezintă intervalul de timp necesar pentru atingerea valorii dorite a ieșirii, cu o toleranță maximă specificată;
- **caracteristici de tranziție eșantionare-memorare** (fig. 2.4b):
 - *timpul de apertură* - reprezintă intervalul de timp dintre comanda de memorare și momentul efectiv al comutării circuitului în regim de memorare;
 - *incertitudinea timpului de apertură* - reprezintă variația timpului de deschidere a comutatorului regimului de eșantionare-memorare, după primirea comenzii de memorare;
 - *eroarea de decalaj la memorare* - este determinată, în principal, de comutarea târzie a circuitului de memorare și a regimului tranzitoriu de încărcare a condensatorului de memorare;
- **caracteristici de memorare** (fig. 2.4c):
 - *căderea* - reprezintă tendința de scădere a nivelului de la ieșire față de cel ideal, datorită descărcării condensatorului de memorare;
 - *pătrunderea* - caracterizează influența intrării asupra ieșirii, datorată imperfecțiunilor circuitelor de comutare analogică;
- **caracteristici de comutare memorare-eșantionare** (fig. 2.4d):
 - *timpul de achiziție* - reprezintă intervalul minim necesar de eșantionare, pentru a se obține o tensiune de ieșire dorită, egală cu semnalul aplicat la intrare cu o toleranță dată. Acest parametru depinde aproape liniar de valoarea capacității de memorare;
 - *timpul de stabilire la tranziția memorare-eșantionare* - reprezintă intervalul de timp dintre comutarea propriu-zisă și atingerea unei valori a ieșirii corespunzătoare intrării, cu o toleranță maximă specificată.

Uzual, în cadrul sistemelor de achiziții de date sunt utilizate:

- circuite de eșantionare-memorare în buclă de reacție;
- circuite de eșantionare-memorare cu integrare.

În timpul operației de eșantionare, bucla de reacție negativă din fig. 2.5 permite eliminarea erorii de mod comun și a erorii de offset, ieșirea fiind forțată să urmărească intrarea. Ca efect, tensiunea la bornele capacității de memorare C , pe durata cât comutatorul K este închis, este egală cu:

$$U_e = U_i \cdot \frac{A}{A-1} \quad (2.1)$$

în care A reprezintă amplificarea în buclă deschisă a amplificatorului operațional $A1$ (de valoare foarte mare). Se obține astfel egalitatea între U_e și U_i .

Precizia ridicată este obținută în detrimentul rapidității, deoarece pe durata regimului de memorare amplificatorul $A1$ este saturat, întoarcerea la funcționarea liniară, pentru operația de eșantionare, determină creșterea timpului de achiziție, care poate atinge mai multe zeci de μs .

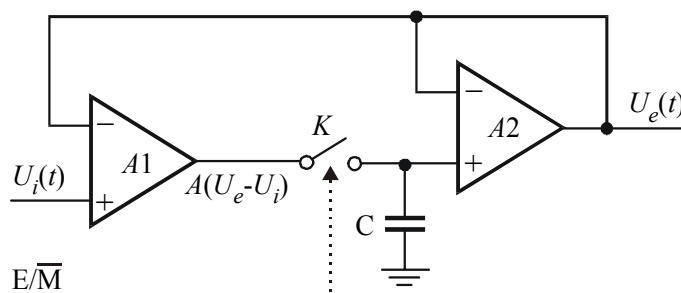


Fig. 2.5 Circuit de eșantionare-memorare cu buclă de reacție negativă.

În fig. 2.6 sunt prezentate două variante de circuit de eșantionare-memorare cu integrare. În montajul din fig. 2.6a capacitatea de memorare C este izolată în raport cu masa circuitului, iar comutatorul K funcționează în comutație de curent, comanda fiind simplificată. Ca și în cazul precedent, primul amplificator este saturat pe durata regimului de memorare. Evitarea saturării ieșirii amplificatorului $A1$ este ilustrată în schema din fig. 2.6b.

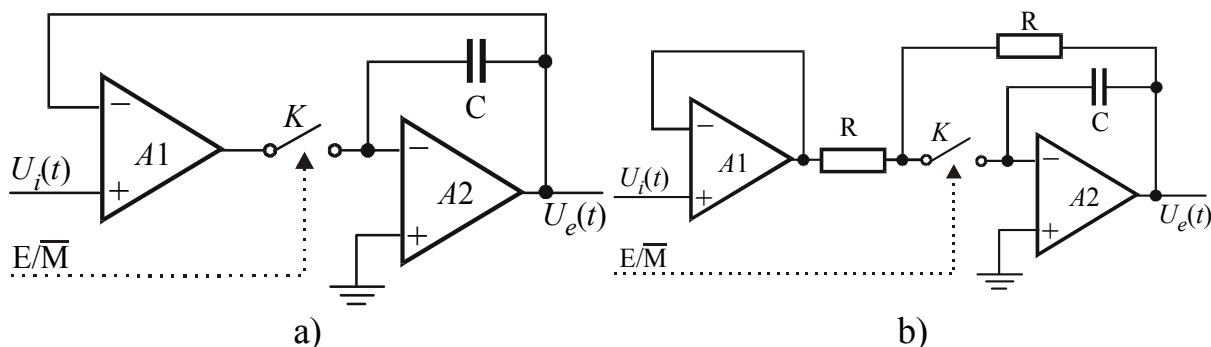


Fig. 2.6 Circuite de eșantionare-memorare cu integrare.

În tabelul 2.1 sunt prezentate câteva tipuri de circuite de eșantionare și memorare, produse de firme cum ar fi: Analog Devices, National, Burr-Brown și Datel-Intersil.

Circuitele de eșantionare-memorare disponibile la momentul actual acoperă o paletă largă și diversă din punct de vedere al performanțelor, la cele două extreme aflându-se, pe de o parte, circuitele de eșantionare-memorare rapide, dar cu o exactitate scăzută, respectiv cele lente, dar cu exactitate bună în ceea ce privește deriva, decalajul etc.

Aplicațiile ce necesită utilizarea circuitelor de eșantionare-memorare acoperă și ele o paletă largă de frecvențe și viteze de variație a semnalelor de eșantionat. În general, semnalele rapid variabile nu necesită o precizie deosebită, din această cauză, în regim tranzitoriu, viteza constituie parametrul principal, ceea ce înseamnă timpi de achiziție și de stabilire mici. O situație mai dificilă este atunci când se cere o viteză ridicată de eșantionare și, în același timp, o precizie bună.

Tabelul 2.1 Principalele caracteristici ale unor circuite de eșantionare și memorare

Tipul	Timpul de achiziție	Precizia	Timpul de apertură	Timpul de stabilire	Tehnologie; Particularități
AD582	6 μ s 25 μ s	0,10 % 0,01 %	150 ns	0,5 μ s	monolitică, uz comun
AD583	4 μ s 5 μ s	0,10 % 0,01 %	50 ns	-	monolitică, rapidă
LF398	4 μ s 6 μ s	0,10 % 0,01 %	150 ns	0,8 μ s	monolitică, uz comun
SHC298	9 μ s 10 μ s	0,10 % 0,01 %	200 ns	1,5 μ s	monolitică, uz comun
AD346	2 μ s	0,01 %	60 ns	0,5 μ s	hibridă, condensator de memorare intern
SHC85	4 μ s	0,01 %	25 ns	0,5 μ s	hibridă, condensator de memorare intern, timp ridicat de reținere a tensiunii
HTS0025	20 ns	0,01 %	20 ns	30 ns	hibridă, extrem de rapidă

Pentru semnale caracterizate printr-o viteză de variație mai scăzută, se aleg circuite de eșantionare-memorare cu performanțe satisfăcătoare de viteză, dar cu performanțe bune în ceea ce privește dispersia la deschidere, deriva de zero și rata de descărcare a condensatorului de memorare.

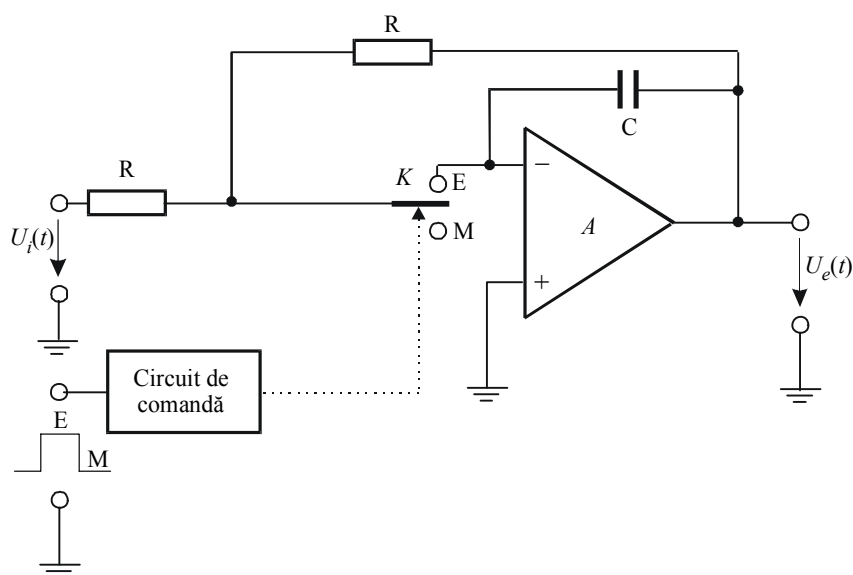


Fig. 2.7 Circuit de eșantionare memorare cu blocare.

Pentru memorarea valorilor semnalelor, în vederea conversiei analog-digitale, cea mai des utilizată metodă de eșantionare este eșantionarea prin blocare. În această metodă, valoarea semnalului este memorată din primul moment al eșantionării.

Un exemplu de circuit care utilizează această metodă de eșantionare, este circuitul de eșantionare-memorare cu integrare, varianta inversoare, a cărei schemă funcțională este prezentată în fig. 2.7.

Semnalele reale de tensiune sau de curent pot conține componente spectrale de frecvență superioară frecvenței Nyquist (corespunzătoare jumătății frecvenței de eșantionare). În aceste situații, se manifestă un efect de repliere al spectrului semnalelor, cunoscut în literatura de specialitate sub denumirea de “*alias*”, care falsifică măsurările. Cea mai simplă și eficientă soluție pentru evitarea acestui fenomen constă în filtrarea semnalelor originale, utilizând un filtru de tip trece-jos, caracterizat de o frecvență de tăiere egală cu frecvența Nyquist, adică egală cu jumătate din frecvența de eșantionare. Acest filtru se numește filtru *antialiasing* (antirepliere).

Se impune ca atenuarea filtrului *antialiasing* în afara benzii de trecere să fie mai mare de 50 dB.

Problema care se ridică în implementarea unui asemenea tip de filtru este aceea că interfața specializată de achiziții de date a sistemului permite selectarea frecvenței de eșantionare prin *software*, într-un interval larg de valori. Cu alte cuvinte, frecvența de eșantionare nefiind constantă, frecvența Nyquist este variabilă și deci frecvența de tăiere a filtrului antirepliere trebuie să se modifice pentru realizarea corectă a funcției de eliminare a frecvențelor superioare.

Având în vedere aceste considerente, implementarea filtrelor *antialiasing*

a fost realizată utilizând un filtru activ de tip trece-jos, de ordinul al doilea, având frecvența de tăiere programabilă digital (prin *software*). S-au folosit circuite de tip **MAX 271**, care conțin două astfel de filtre, programabile fie în mod independent, fie simultan, în aceeași capsulă.

Structura filtrelor antialiasing este prezentată în fig. 2.8.

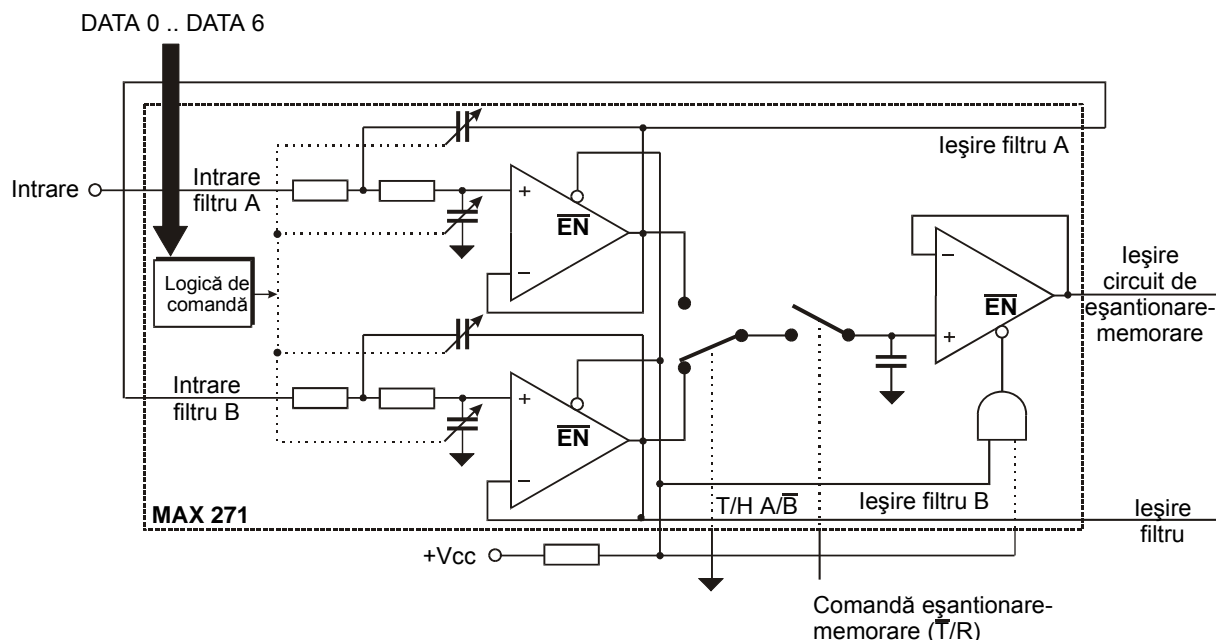


Fig. 2.8 Schema de conectare a filtrelor active, de tip trece-jos, programabile (*antialiasing*).

Aceste circuite au implementată o interfață cu un microprocesor pe 8 biți, permițând programarea frecvenței de tăiere a filtrului trece-jos în 128 de pași, prin intermediul a 7 linii de comandă. Frecvența de tăiere a filtrelor poate fi programată între limitele 1Hz și 25 kHz.

Ecuțiile care permit calcularea frecvenței de tăiere a filtrului sunt:

$$f_T = \frac{87,5}{87,5 - \text{CODE}} \cdot 1\text{kHz}; \quad \text{CODE} = (0 \div 63); f_T = (1 \div 3,75)\text{kHz} \quad (2.2)$$

$$f_T = \frac{262,5}{137,5 - \text{CODE}} \cdot 1\text{kHz}; \quad \text{CODE} = (64 \div 127); f_T = (3,75 \div 25)\text{kHz}$$

în care CODE reprezintă combinația de date aplicată terminalelor de comandă, $\text{DATA}_0 \div \text{DATA}_6$ (DATA_6 este bitul cel mai semnificativ). Intrările de date ale circuitului **MAX 271** sunt compatibile atât TTL, cât și CMOS.

Frecvența de tăiere a filtrului înregistrează erori dependente de datele de programare folosite. Astfel, eroarea frecvenței de tăiere este minimă pentru $\text{CODE}=0$, situație pentru care filtrele sunt ajustate special din fabricație, iar eroarea maximă (circa $\pm 9,5\%$) se înregistrează pentru $\text{CODE}=127$. În această situație, frecvența de tăiere a filtrului se încadrează în intervalul $22,63 \div 27,38$

kHz.

Atenuarea în afara benzii de trecere pentru filtrele active implementate în acest circuit este de 40 dB/decadă. Pentru respectarea cerințelor de atenuare recomandate de normativele în vigoare, s-a folosit legarea în cascadă a celor două filtre din aceeași capsulă, obținându-se o atenuare de 80 dB/decadă.

În vederea reducerii efortului de programare a filtrelor active antialiasing, circuitele **MAX 271** sunt configurate în modul “*pin-programming*”. Acest mod de programare este realizat prin conectarea pinului MODE la tensiunea pozitivă de alimentare. În această configurație, ambele filtre de tip trece jos sunt caracterizate de aceeași frecvență de tăiere, specificată de combinația de date aplicată terminalelor de comandă, $DATA_0 \div DATA_6$. Astfel programarea ambelor filtre este realizată într-o singură etapă (ciclu de programare).

În acest mod de funcționare, semnalele de interfațare cu magistrala sistemului nu au nici o semnificație, însă utilizatorul are acces la comenzile de activare a circuitului de eșantionare-memorare intern, de selecție a semnalului (ieșirea filtrului A, respectiv ieșirea filtrului B) ce urmează a constitui sursa de intrare a circuitului de eșantionare-memorare și la comanda de eșantionare-memorare propriu-zisă. Legarea în cascadă a celor două filtre permite simplificarea comenzilor disponibile utilizatorului, astfel (conform fig. 2.8):

- este activată în permanență funcționarea circuitului de eșantionare-memorare ($T/H_EN=1$);
- intrarea circuitului de eșantionare-memorare este întotdeauna constituită de ieșirea filtrului B ($T/H_A/B=0$);
- comanda de eșantionare-memorare este disponibilă în exterior și este asigurată de către unitatea centrală de prelucrare locală.

Circuitul de eșantionare-memorare, implementat în circuitul **MAX 271**, este caracterizat de următorii parametri:

- timp de stabilire (pentru o eroare de 0,1%): 500ns;
- timp de achiziție (pentru o eroare de 0,1%): 1,5 μ s;
- rata de cădere a tensiunii de ieșire (în starea de memorare): 30 μ V/ μ s;
- tensiune de decalaj (incluzând și tensiunea de offset a filtrelor): ± 4 mV.

Impedanța de intrare a filtrelor nu este constantă, ci este dependentă de frecvență, fiind cuprinsă între 5M Ω în curent continuu și 100k Ω la 25kHz, fiind însă suficient de mare pentru a nu introduce erori de măsurare.

Bateria de filtre, obținută prin legarea în cascadă a celor două filtre implementate în circuitul **MAX 271**) este caracterizată prin distorsiuni armonice totale mai mici de -70dB și de atenuare în bandă de practic 0dB.

2.2.2.1 CIRCUITE DE EȘANTIONARE-MEMORARE INTEGRATE

Deoarece semnalele de intrare, în sisteme electrice, pot fi rapid variabile și se caracterizează prin prezența armonicilor superioare, sistemul de achiziții de date utilizează circuite de eșantionare-memorare. Acestea pot fi constituite fie de circuitele de eșantionare-memorare implementate în cadrul circuitelor **MAX 271**, fie de circuite suplimentare externe, de tip **LF198**, pentru a menține la intrarea convertoarelor analog-digitale semnalul de măsurat constant ($\pm 0,25\text{LSB}$) pe toată durata conversiei. De asemenea, caracterizarea unor anumite procese impune eșantionarea sincronă a semnalelor de intrare. Astfel, comanda de eșantionare-memorare poate fi comună tuturor celor 6 circuite, realizându-se astfel o achiziție sincronă, sau poate fi individualizată la nivel de câte un circuit, realizându-se un proces de achiziție asincronă sau poate fi implementată o schemă cu facilități de supraeșantionare.

Circuitele externe folosite, de tip **LF198**, sunt circuite de eșantionare-memorare, realizate monolitic, ce utilizează tehnologia **BI-FET** pentru a obține o precizie superioară atât în curent continuu, cât și pentru achiziția semnalelor rapid variabile.

Funcționând ca circuite repetoare, acestea sunt caracterizate printr-o precizie de 0,002% a amplificării și de un timp de achiziție de 5 μs , pentru o precizie de 0,01%. Folosirea tehnologiei bipolare în realizarea etajului de intrare asigură tensiuni de offset mici și o bandă largă de frecvență (1MHz), fără probleme de stabilitate. Impedanța de intrare, de $10^{10}\Omega$, permite achiziționarea semnalelor de excitație ce provin de la surse de semnal cu impedanță internă ridicată, fără a fi afectată exactitatea.

Amplificatorul de ieșire combină dispozitive bipolare și tranzistoare JFET cu canal P, pentru a putea asigura rate de cădere de 5mV/min, utilizând o capacitate de memorare de 1 μF .

Se constată că aceste circuite de eșantionare-memorare externe sunt mult mai performante decât cele implementate în structura filtrelor antialiasing, sistemul de achiziții de date putând fi echipat opțional cu acestea din urmă. Intrările în circuitele de eșantionare-memorare externe sunt constituite de ieșirile filtrelor B din cadrul fiecărui bloc de tip filtru antialiasing.

Trebuie însă remarcat faptul că, la cele două tipuri de circuite, comenzile de eșantionare-memorare sunt inversate (comanda pentru starea de eșantionare în cazul circuitelor implementate intern în structura filtrelor antirepliere este activă pe nivel coborât, în cazul circuitelor suplimentare externe fiind activă pe nivel ridicat; în mod similar pentru trecerea în starea de memorare). Acest impediment este rezolvat simplu, prin *software*, existând variante de programe, ușor diferite, pentru diferitele variante de implementare *hardware*.

Circuitul este caracterizat de un factor de rejecție a surselor de alimentare

ridicat (110dB), atât în modul eșantionare, cât și în modul memorare.

Intrările logice ale circuitului **LF198** sunt diferențiale și au curenți de intrare mici, fiind interfațabile direct cu familiile logice TTL, CMOS.

Compensarea offset-ului static (în curent continuu) se realizează prin conectarea pinului de compensare la cursorul unui semireglabil de $1k\Omega$, având unul din terminale legat la tensiunea pozitivă de alimentare, iar celălalt terminal înseriat cu o rezistență (ce trebuie să asigure un curent de aproximativ $0,6\text{ mA}$ prin pontențiomtru) la masă.

Compensarea offset-ului dinamic (anularea pasului de memorare) se realizează prin folosirea suplimentară a unui inversor cu potențiomtrul de ajustare conectat între intrare și ieșire. Un condensator de 10pF , conectat între cursor și capacitatea de memorare, va asigura ajustarea cu $\pm 4\text{mV}$ a pasului de memorare, utilizând o capacitate de memorare de $0,01\mu\text{F}$ și tensiunea de alimentare logică de $+5\text{V}$.

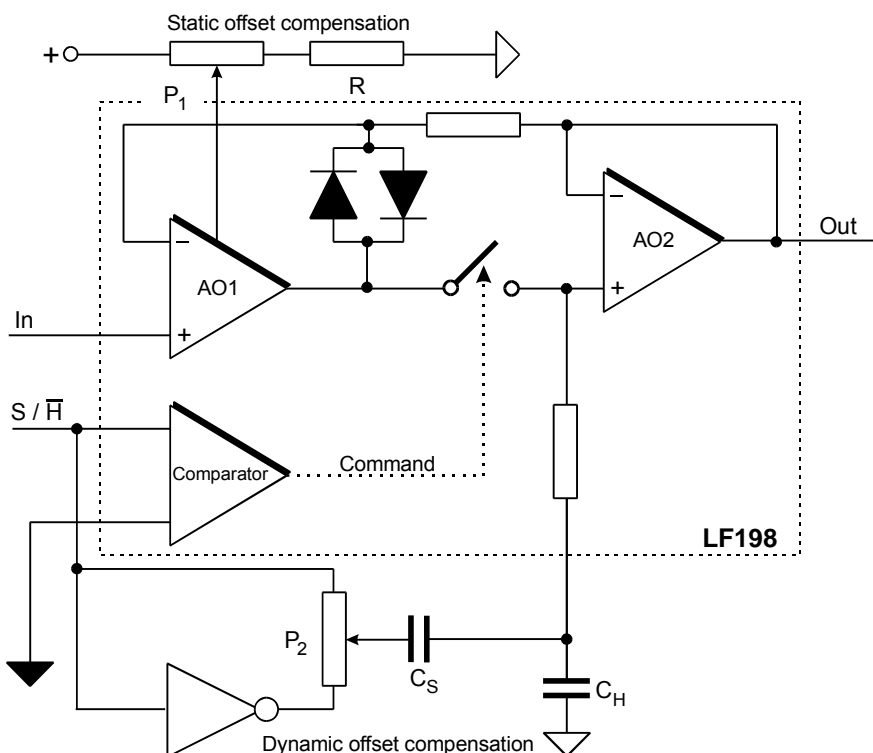


Fig. 2.9 Schema de utilizare a circuitelor de eșantionare-memorare LF 198.

În fig. 2.9 este ilustrată structura circuitelor de eșantionare-memorare, conform schemei de utilizare în sistemul de achiziții de date (incluzând opțiunile de compensare a tensiunii de decalaj - offset-ul static - și de compensare a pasului de memorare - offset-ul dinamic -).

Pentru o funcționare corectă, semnalele logice aplicate circuitului de eșantionare-memorare **LF198** trebuie să fie caracterizate de o viteză de variație mai mare decât $1\text{V}/\mu\text{s}$. Semnalele de comandă mai lente pot determina valori

sensibil crescute ale pasului de memorare. În situația concretă a sistemului proiectat, fronturile semnalelor de comandă fiind asigurate de circuite din familia TTL nu determină erori în funcționarea circuitului de eșantionare-memorare.

2.2.3 CIRCUITE PENTRU CONVERSIA DATELOR UTILIZATE ÎN SISTEME DE ACHIZIȚII DE DATE: CONVERTOARE ANALOG-DIGITALE ȘI DIGITAL-ANALOGICE

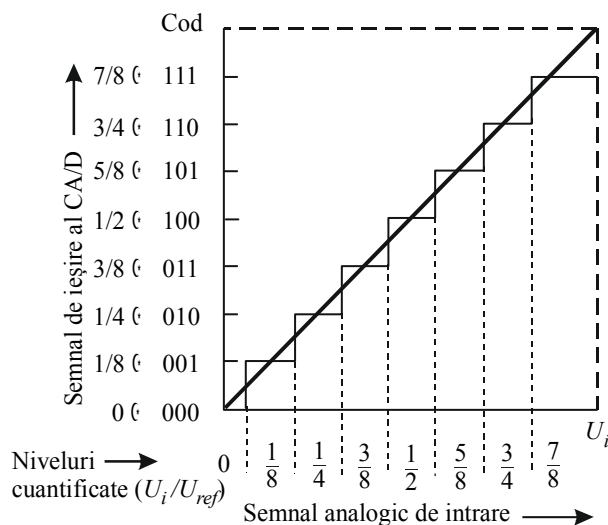
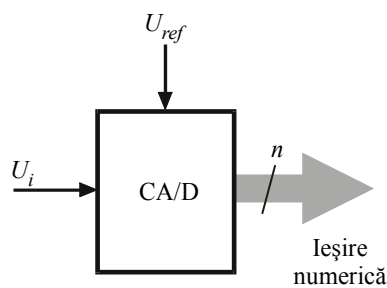
Conversia datelor reprezintă principala operație realizată în cadrul sistemelor de achiziție și reprezintă transformarea semnalelor din formă analogică în formă digitală sau invers.

Convertorul analog-digital reprezintă componenta principală a oricărui sistem de achiziții de date. Acesta realizează transformarea tensiunii analogice de la intrare într-un cod numeric binar (fig. 2.10a).

Acest rezultat reprezintă cea mai bună aproximație numerică a tensiunii de la intrare. Măsura acestei aproximații este reprezentată de numărul de biți ai rezultatului conversiei.

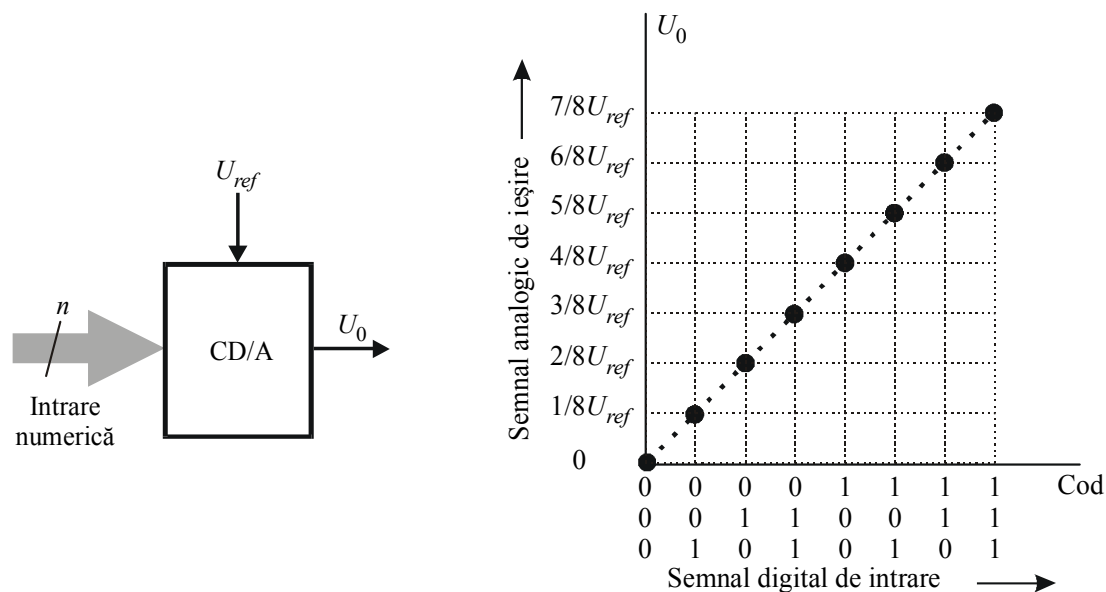
Într-un sens mai larg, procesul de conversie analog-digitală poate fi considerat ca o plasare a mărimii de intrare într-un *interval de cuantizare*, obținut prin divizarea intervalului de variație a acesteia într-un număr de clase egale.

Atunci când mărimea exprimată numeric la intrare este transformată în mărime analogică la ieșire se realizează o conversie digital-analogică (fig. 2.10c).



a) structura funcțională a CA/D

b) caracteristica de transfer ideală a CA/D



c) structura funcțională a CD/A d) caracteristica de transfer ideală a CD/A

Fig. 2.10 Conversie analog-digitală și digital analogică: reprezentare funcțională și caracteristică ideală de transfer.

Circuitele de conversie a datelor utilizate în cadrul sistemelor de achiziții de date sunt caracterizate printr-o serie de parametri, cum ar fi:

- **gama de variație a intrării** (pentru CA/D) sau **a ieșirii** (pentru CD/A) (*domeniul de lucru*), reprezentând domeniul maxim de variație a mărimii analogice (de obicei tensiune) și exprimată în unități absolute (V, mV, mA) sau relative (dB);
- **caracteristica de transfer**, reprezentând dependența mărimii de la ieșirea convertorului față de mărimea de intrare; pentru un convertor analog-digital caracteristica de transfer ideală este o funcție scară (fig. 2.8b) iar pentru un convertor digital-analogic este un set de puncte dispuse pe o dreaptă (fig. 2.10d);
- **rezoluția** reprezintă numărul total de coduri distincte de ieșire ale convertorului analog-digital, respectiv numărul total de nivele de ieșire pentru un convertor digital-analogic. Uzual, rezoluția se exprimă în biți, în procente din valoarea domeniului de lucru, sau în număr de nivele de cuantificare (CA/D) sau de ieșire (CD/A). Rezoluția teoretică a unui convertor de N biți este 2^N ; rezoluția reală poate fi însă mai mică, datorită erorilor. Acest parametru important al convertoarelor se determină ca reprezentând valoarea variației minime a mărimii de intrare ce provoacă modificarea a două coduri consecutive de ieșire (CA/D), respectiv valoarea variației minime a mărimii analogice de la ieșire (CD/A). Rezoluția poate fi prezentată ca fiind $\frac{1}{2^N}$ din domeniul de lucru.

Acest parametru nu trebuie considerat ca o performanță specifică a convertorului, ci un parametru de proiectare. Plecând de la o aplicație concretă, pentru care se impune prelevarea unei mărimi cu o precizie dată, se poate determina rezoluția minimă a convertorului ce va fi folosit;

- **timpul de stabilire** caracterizează viteza de răspuns a circuitului și reprezintă timpul scurs între aplicarea unui semnal de intrare de tip treaptă ideală și până la obținerea ieșirii dorite cu o aproximație specificată (de regulă $\pm 1/2$ LSB) (fig. 2.11). Timpul de stabilire include mai multe intervale de timp specifice, cum ar fi: *timpul de propagare* t_p (până la începerea unui efect observabil la ieșire), *timpul de creștere* t_c (până la prima atingere a nivelului de ieșire dorit), *timpul de restabilire* t_r (după supracreșterea ieșirii) și *timpul de relaxare liniară* t_a (amortizarea eventualului răspuns oscilant). Este un parametru specific convertoarelor digital-analogice și se exprimă în unități de timp, indicând și limitele intervalului de aproximație în jurul ieșirii specificate;
- **timpul de conversie** , t_{CONV} , reprezintă intervalul de timp necesar unui convertor să obțină mărimea de ieșire pornind de la o mărime de intrare dată (timpul necesar obținerii codului numeric de ieșire corespunzător mărimii analogice de intrare). Variația tensiunii de intrare, pe parcursul procesului de conversie, introduce o eroare în valoarea semnalului de ieșire. În cazul convertoarelor digital-analogice acest timp poate fi considerat a fi chiar timpul de stabilire;
- **timpul de revenire (relaxare)** , t_{rev} , reprezintă timpul necesar unui convertor pentru a putea opera din nou corect;
- **rata de conversie** este o măsură a vitezei convertorului și este definită de inversul sumei timpilor de conversie și de revenire:

$$R_{\text{CONV}} = \frac{1}{t_{\text{CONV}} + t_{\text{rev}}} \quad (2.3)$$

În majoritatea situațiilor, timpul de revenire este mult mai mic decât timpul de conversie, astfel încât rata de conversie poate fi aproximată doar ca invers al timpului de conversie. În cazul convertoarelor rapide și foarte rapide, timpul de revenire trebuie luat în calcul pentru estimarea ratei de conversie;

- **timpul de conversie pe bit** este timpul echivalent de generare a unui bit (parametru caracteristic pentru convertoare analog-digitale secvențiale);
- **viteza de variație a ieșirii (SR Slew-Rate)** a unui convertor D/A reprezintă o caracterizare a intervalului de timp necesar ieșirii să

execute excursia maximă în cadrul domeniului de variație.

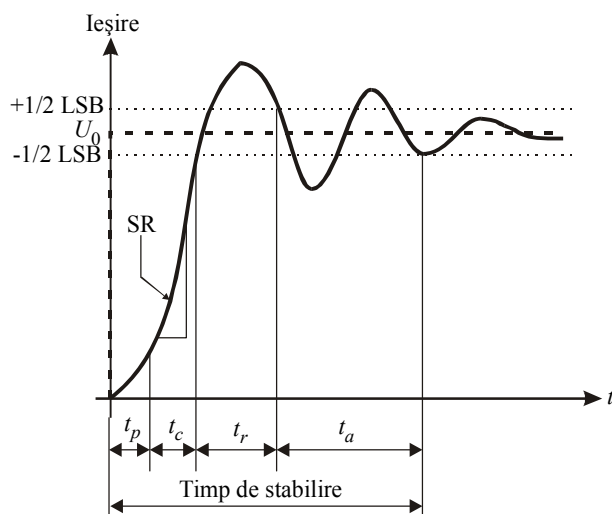


Fig. 2.11 Timpul de stabilire.

Conversia analog-digitală este caracterizată în sine prin *eroarea de cuantizare*. Datorită formei caracteristicii de transfer (în scară), a codificării unice a unui întreg interval de cuantizare, apare o incertitudine de $\pm 1/2$ LSB, nulă la mijlocul intervalului și maximă la ambele capete. Influența erorii de cuantizare poate fi diminuată prin mărirea numărului de biți ai codului de ieșire a convertorului.

Fiecare cuantă (mărime a intervalului) a unei astfel de divizări reprezintă o valoare a mărimii analogice, pe care se disting nivelurile semnalului de intrare, prezentate prin două combinații de coduri învecinate. Această cuantă poartă denumirea de bitul cel mai puțin semnificativ (LSB).

Astfel:

$$q = \text{LSB} = \frac{U_{i \max}}{2^N} \quad (2.3)$$

unde: q este cuanta, iar $U_{i \max}$ gama de variație a semnalului analogic de intrare.

Caracteristicile reale ale circuitelor de conversie a datelor pot diferi de caracteristicile sale ideale (fig. 2.12). Caracteristica de transfer a convertorului analog-digital poate fi translatată în raport cu cea ideală (fig 2.12a). Această eroare se numește *eroare de decalaj (offset)* și se poate pune în evidență aplicând la intrare o mărime nulă și măsurând ieșirea.

Eroarea determinată de modificarea pantei caracteristicii de transfer reale față de cea ideală, eroarea inițială fiind nulă, se numește *eroare de amplificare (de gamă)* (fig. 2.12b). Pentru majoritatea CA/D erorile de decalaj și de amplificare sunt mici și pot fi complet eliminate prin reglaj prealabil.

Mai dificil de eliminat sunt erorile legate de neliniaritatea caracteristicilor de transfer, care nu pot fi înlăturate prin reglare prealabilă. Convertoarele analog-digitale sunt caracterizate de două tipuri de neliniarități: cea integrală, respectiv cea diferențială:

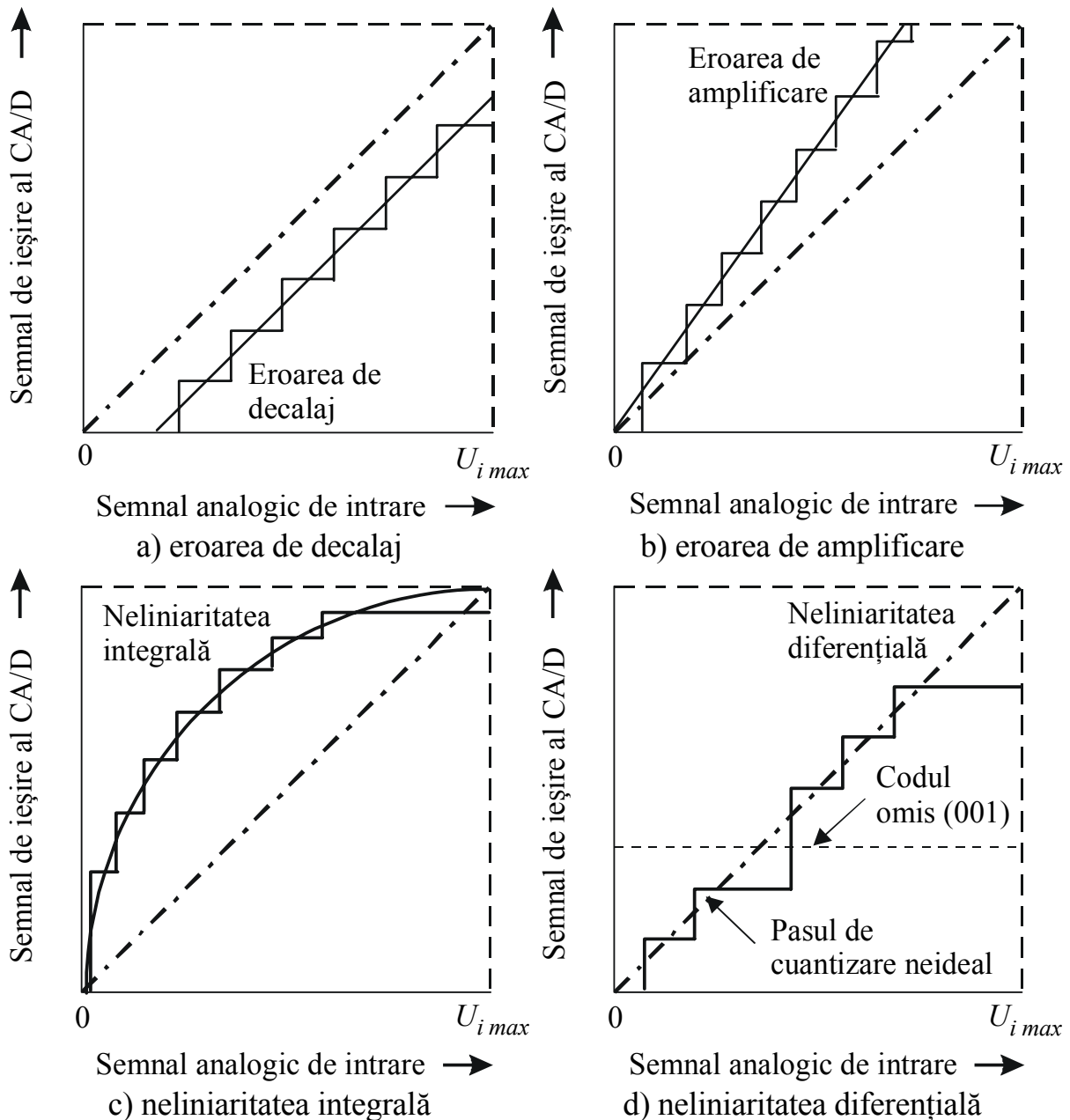


Fig. 2.12 Erorile convertoarelor analog-digitale.

- *neliniaritatea integrală* definește gradul în care caracteristica de transfer a unui convertor se abate de la forma teoretică (ideală) de dreaptă, considerând erori de decalaj și de amplificare nule (fig. 2.12c);
- *neliniaritatea diferențială* caracterizează uniformitatea intervalelor de cuantizare ale unui convertor analog-digital. Dacă neliniaritatea diferențială depășește 1 LSB, aceasta conduce la o comportare nemonotonă a caracteristicii de transfer (în semnalul numeric de ieșire poate lipsi una din combinațiile de cod - fig 2.12d). Neliniaritatea diferențială este afectată de metoda de conversie; ea tinde să fie maximă atunci când convertorul trece prin toate intervalele de

cuantizare secvențial.

Precizia reprezintă capacitatea circuitelor de conversie de a respecta cu strictețe caracteristica de transfer ideală, reflectând capacitatea convertoarelor de a nu fi afectate de erori sistematice și aleatoare. **Precizia absolută** caracterizează funcționarea unui convertor în ansamblu, reflectând orice anomalie a caracteristicii de transfer. **Precizia relativă** este influențată doar de liniaritatea caracteristicii de transfer.

Precizia totală de conversie se realizează numai în cazul când această eroare nu depășește rezoluția convertorului. Astfel, pentru un convertor cu rezoluția de N biți, caracterizat de timpul de conversie t_{CONV} , este necesară îndeplinirea următoarei condiții:

$$\left(\frac{dU_i}{dt} \right)_{\text{max}} \leq \frac{U_{i \text{ max}}}{2^N \cdot t_{\text{CONV}}} \quad (2.5)$$

2.2.3.1 CONVERTOARE DIGITAL-ANALOGICE. SCHEME DE PRINCIPIU

Conversia datelor presupune ca oricărei mărimi analogice să i se asocieze o reprezentare numerică corespunzătoare; codurile utilizate pot fi ponderate sau neponderate, prezentând avantajul unei exprimări naturale și compatibilitate cu circuitele de calcul numeric. În cazul unui cod ponderat, o cifră din cadrul unui număr are semnificația valorii sale propriu-zise, cât și a ponderii datorate poziției sale în cadrul numărului. Conversia digital-analogică presupune transformarea valorii și ponderii cifrelor numărului într-o mărime de ieșire analogică corespunzătoare (tensiune sau curent).

Considerând un număr întreg binar de N biți, de forma:

$$\overline{B_{N-1}B_{N-2}\dots B_1B_0} = \sum_{i=0}^{N-1} B_i \cdot 2^i \quad (2.6)$$

ponderea cifrei B_{i-1} (ce ocupă poziția i începând cu LSB) este 2^{i-1} ; așadar ponderea sa crește de la dreapta spre stânga de la valoarea 1 (ponderea LSB) la valoarea 2^{N-1} (ponderea MSB). Aceleași observații sunt valabile și pentru un număr subunitar de N biți, de forma:

$$\overline{B_1B_2\dots B_{N-1}B_N} = \sum_{i=1}^N B_i \cdot 2^{-i} \quad (2.7)$$

Procesul de conversie digital-analogică poate fi considerat similar cu procesul de transformare a unui număr din sistemul de numerație binar în sistemul de numerație zecimal: se asociază fiecărei cifre binare "1" o anumită valoare a unei mărimi electrice care se însumează ponderat conform rangului pe care îl ocupă în cadrul reprezentării numerice. Deoarece ponderea cifrelor

descrește cu factori de forma 2^{-i} , o soluție simplă pentru realizarea operației de ponderare ar consta în utilizarea unor rețele rezistive divizoare, cu mai multe noduri, având între noduri consecutive un raport de divizare de $1/2$. Majoritatea convertoarelor digital-analogice moderne folosesc scheme cu sumare de curenți, care sunt mai stabile, mai rapide și mai ușor de realizat. Schema bloc a unui astfel de convertor este prezentată în fig. 2.13.

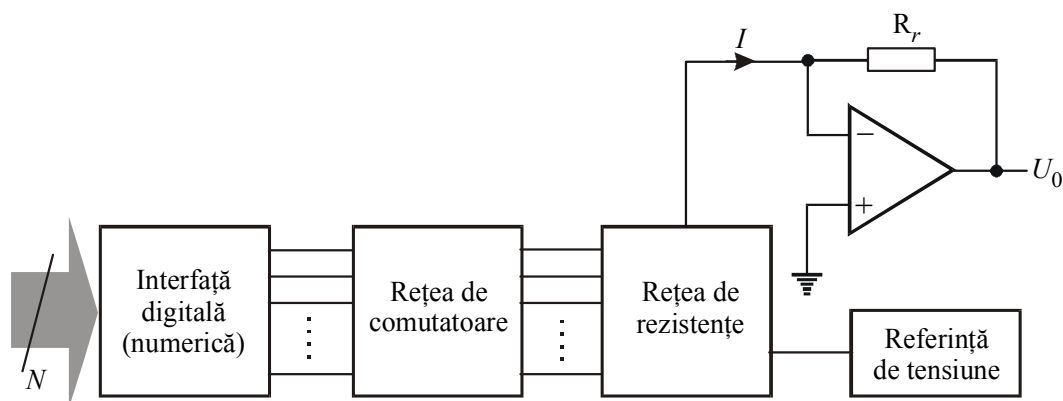


Fig. 2.13 Schema bloc simplificată a unui convertor digital-analogic.

Interfața digitală (numerică) asigură compatibilitatea convertorului cu semnale TTL/CMOS și produce semnale de comandă pentru o rețea de comutatoare analogice. Aceste comutatoare controlează curenții aplicați unei rețele rezistive de precizie, care realizează ponderarea lor, pentru a obține, prin sumare, valoarea analogică corespunzătoare. Valorile curenților care circulă prin rețea sunt determinate de valorile rezistențelor ce compun rețeaua și de mărimea (tensiune sau curent) de referință ce intră în compunerea convertorului. Ieșirea poate fi constituită chiar de suma curenților din rețea sau de o tensiune obținută prin transformarea curent-tensiune.

Convertorul prezentat anterior funcționează în permanență: la fiecare modificare a intrării, ieșirea reacționează corespunzător. Dacă se dorește menținerea valorii analogice de ieșire și în absența unei mărimi de intrare valide, se poate recurge la memorarea acesteia într-un registru încărcat adecvat, doar la momentele de timp la care se dorește modificarea ieșirii.

Pentru implementarea convertoarelor digital-analogice, așa cum a fost precizat anterior, metoda consacrată constă în utilizarea rețelelor rezistive.

Convertoarele digital-analogice cu rețele ponderate binar (fig. 2.14a) conțin un grup de rezistențe de valori $R_i = 2^i \cdot R$, $i = \overline{1, N}$, conectate împreună la una dintre extremități. Numărul rezistențelor din rețea este determinat de numărul de biți N ai cuvântului de intrare. Fiecare intrare logică, B_i , comandă câte un comutator analogic, K_i , ce conectează câte o rezistență a rețelei la sursa de tensiune de referință, U_{ref} , generând un curent I_i . Tensiunea de ieșire poate fi calculată conform relației:

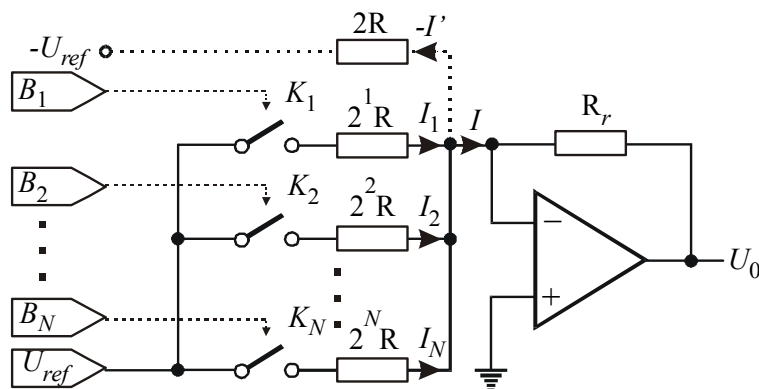
$$U_0 = R_r \cdot \sum_{i=1}^N B_i \cdot \frac{U_{ref}}{2^i \cdot R} = U_{ref} \cdot \frac{R_r}{R} \cdot \sum_{i=1}^N \frac{B_i}{2^i} = \frac{U_{ref}}{2^N} \cdot \frac{R_r}{R} \cdot \sum_{i=0}^{N-1} B_i \cdot 2^i \quad (2.8)$$

Expresia (2.8) arată că mărimea de ieșire este o fracțiune din mărimea de referință U_{ref} și proporțională cu numărul aplicat la intrare. Convertorul prezentat funcționează doar unipolar. Pentru o funcționare bipolară, schema se modifică aducând în nodul de sumare a curenților un curent egal cu jumătate din valoarea corespunzătoare capătului de gamă (fig. 2.14a cu linie punctată).

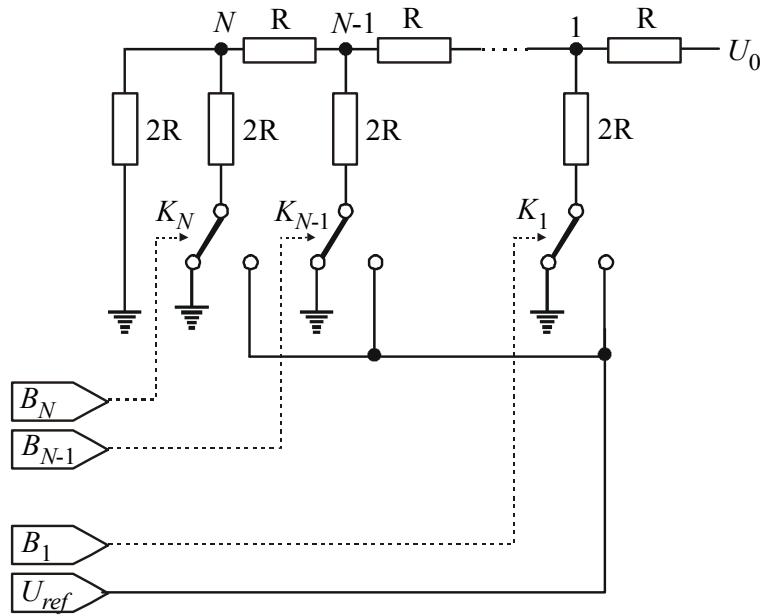
Convertoarele digital-analogice bazate pe acest principiu se numesc și *convertoare digital-analogice cu curenți ponderați*, deoarece schema utilizează sumarea unor astfel de curenți.

Simplitatea structurii prezentate în fig. 2.14a trebuie pusă în balanță cu inconvenientul major al stabilității și preciziei. Deoarece legea de variație a rezistențelor rețelei este exponențială, la un număr mare de biți, valorile lor se distribuie pe un interval foarte mare. Acest lucru face dificilă realizarea lor cu precizii ridicate și cu caracteristici de temperatură identice.

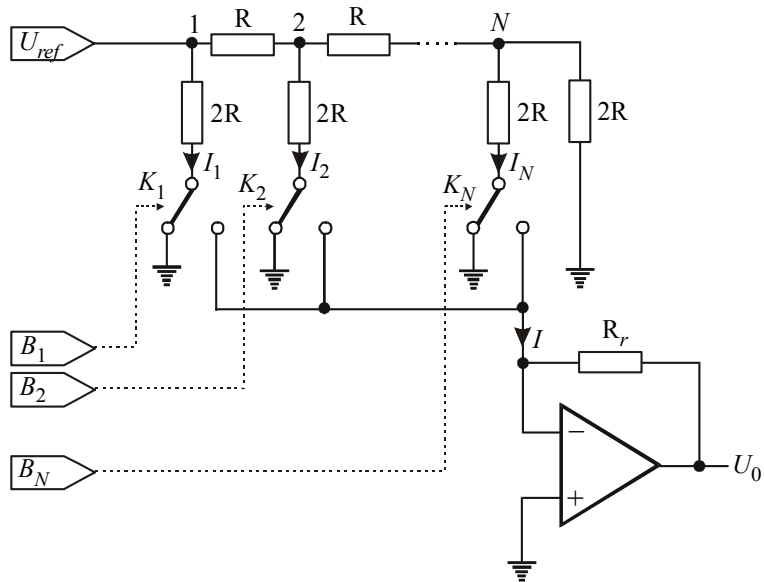
Un alt tip de rețele rezistive utilizate pe scară largă în construcția convertoarelor digital-analogice, cât și în alte circuite de instrumentație (convertoare analog-digitale, amplificatoare și atenuatoare programabile, etc) sunt rețelele rezistive R-2R. Schema unei astfel de rețele care permite o rezoluție de N biți (fig. 2.14b) prezintă caracteristicile unei legări în cascadă de divizoare cu 2, comandate fiecare de câte un bit al cuvântului de la intrare. Rețeaua rezistivă conține rezistențe de valoare R conectate în serie și rezistențe de valoare $2R$ conectate în paralel. Fiecărui bit B_i al cuvântului de intrare îi este asociat câte un comutator cu două poziții, care conectează terminalele rezistențelor $2R$ la masă ($B_i = "0"$) sau la referință ($B_i = "1"$). Comanda poate fi făcută în tensiune sau în curent. Rezistența de valoare $2R$ conectată în permanență la masă are rolul ca rezistența echivalentă a circuitului măsurată între bornele de ieșire să fie întotdeauna R .



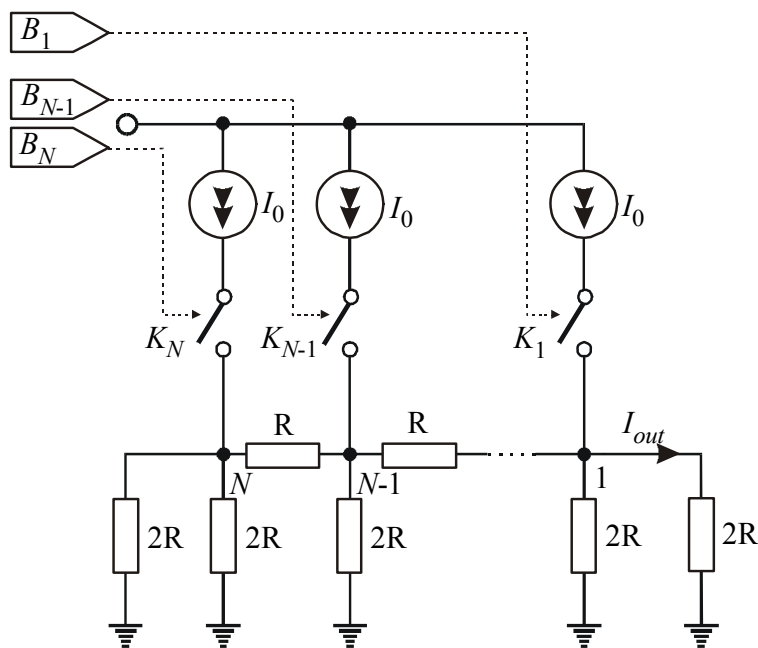
a) Convertor digital-analogic unipolar/bipolar cu rețea ponderată binar.



b) Structura rețelei rezistive R-2R.



c) Conversor digital-analogic cu rețea R-2R inversată.



d) Rețea R-2R comandată cu generatoare de curent.

Fig. 2.14 Principii de implementare ale convertoarelor digital-analogice.

În cazul structurii din fig. 2.14b, tensiunea de la ieșire este descrisă prin relația:

$$U_0 = U_{\text{ref}} \cdot \sum_{i=1}^N \frac{B_i}{2^i} = \frac{U_{\text{ref}}}{2^N} \cdot \sum_{i=0}^{N-1} B_i \cdot 2^i \quad (2.9)$$

Rețelele rezistive R-2R comandate în tensiune sunt simple și ieftine, dar au o liniaritate relativ redusă datorită comportării comutatoarelor analogice. Comutatoarele analogice CMOS au o rezistență R_{on} variabilă, dependentă de tensiunea drenă-sursă a tranzistorului cu efect de câmp. Rezistențele comutatoarelor se sumează cu cele ale rețelei, determinând erori de neliniaritate prin modificarea factorilor de divizare de la o celulă la cealaltă.

O variantă a conversiei digital-analogice utilizează conexiunea inversă, schimbând rolul ieșirii cu cel al intrării (fig. 2.14c). În această situație, comutatoarele se găsesc practic la același potențial, iar rezistențele rețelei sunt parcurse de curenți de valori constante, de tip $\frac{U_{\text{ref}}}{2^i} \cdot R$, $i = \overline{1, N}$, indiferent de poziția acestora. Valorile logice ale biților cuvântului de intrare comandă poziția comutatoarelor; acestea determină sumarea componentei i de curent în nodul de intrare al convertorului curent-tensiune sau conectarea acestei componente la masă. Dezavantajul major al acestei structuri este reprezentat de valorile relativ mari ale timpului de stabilire, datorate sumării capacităților parazite.

Tensiunea de ieșire a acestui tip de convertor digital-analogic este caracterizată de expresia (2.8).

Rețelele R-2R pot fi comandate direct în curent, folosind generatoare de

curent comutate (fig. 2.14d). Această schemă este frecvent utilizată în cadrul convertoarelor digital-analogice moderne, datorită performanțelor sale de viteză.

Din punct de vedere al interfațării convertoarelor digital-analogice în cadrul sistemelor de achiziții de date, trebuie remarcat că circuitele din prima generație foloseau o interfață minimală cu circuitele numerice, cu rolul de adaptare a nivelelor logice de comandă. Circuitele din generațiile recente conțin integrate unul sau mai multe convertoare digital-analogice, registre de memorare a cuvântului numeric de intrare și o logică de comandă. Aceste resurse permit interfațarea simplă și unitară cu microcontroller-e și microprocesoare a căror magistrală de date diferă ca dimensiune de lungimea cuvântului de comandă, respectiv programarea convertoarelor multiple (fig. 2.15).

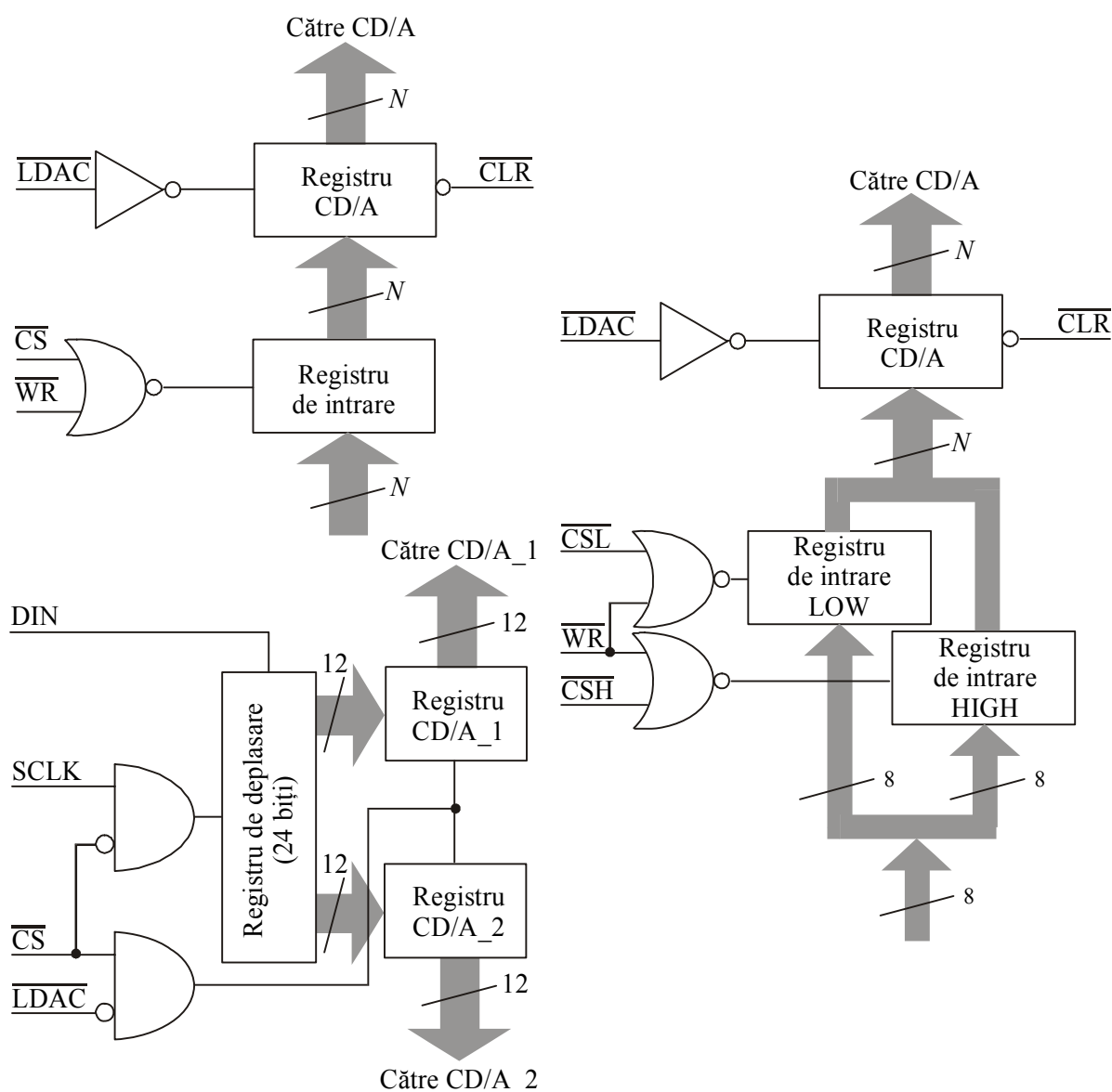


Fig. 2.15 Interfațarea convertoarelor digital-analogice cu magistrala unui microprocesor.

Logica de comandă permite memorarea intării digitale sub forme diferite (12 biți - un singur ciclu de programare, 8+4 biți - două cicluri de programare, intrare serială), precum și selectarea modului de lucru (ieșire unipolară sau bipolară).

O categorie aparte de convertoare digital-analogice o constituie circuitele de conversie cu transformare intermediară în timp. Aceste circuite folosesc transformarea mărimii numerice într-o mărime intermediară (durată sau frecvență), ce produce ulterior mărimea de ieșire analogică proporțională printr-un procedeu oarecare (filtrare, transfer de sarcină și integrare, etc). În această categorie pot fi încadrate convertoarele digital-analogice cu modulație în durată a impulsurilor (conținute în structura majorității microcontroller-elor moderne și putând fi utilizate în aplicații în care nu sunt necesare performanțe deosebite) și convertoarele digital-analogice cu transformare frecvență-tensiune.

2.2.3.2 CONVERTOARE ANALOG-DIGITALE. SCHEME DE PRINCIPIU

Convertorul analog-digital realizează transformarea mărimii analogice de la intrare într-o mărime numerică la ieșire. Generalizând, procesul de conversie analog-digitală poate fi considerat ca o plasare a mărimii de intrare într-un *interval de cuantizare*, obținut prin divizarea intervalului de variație a acesteia într-un număr de clase egale. Prima operație definește aspectul temporal al conversiei, în timp ce a doua operație definește chiar modul de obținere a echivalentului numeric al mărimii analogice.

Convertoarele analog-digitale sunt realizate pe baza unor soluții principiale extrem de diverse, fiecare dintre acestea prezentând atât avantaje, cât și dezavantaje. Până în acest moment nu s-a găsit un principiu de funcționare care să asigure simultan obținerea ieftină de rezoluții mari, viteze ridicate, erori de neliniaritate foarte reduse, etc. De aceea, alegerea unui anumit tip de convertor analog-digital se face în funcție de cerințele aplicației, urmărind obținerea performanțelor dorite cu efort material minim.

Convertoare analog-digitale paralele. Ideea simplă a inversării procedurii de conversie digital-analogică cu ponderarea controlată numeric a unei mărimi de referință, conduce la folosirea comparării mărimii de intrare cu un șir de valori de referință (reprezentând limitele intervalelor de cuantizare), pentru obținerea conversiei analog-digitale. Tensiunea de referință este aplicată unei rețele rezistive de precizie, astfel încât fracțiunea din tensiunea de referință aplicată intrării inversoare a fiecărui comparator să fie cu un LSB mai mare decât cea aplicată comparatorului de pe rangul anterior. Comparatoarele realizează atribuirea mărimii de intrare (de pe intrările neinversoare) unui interval de cuantizare; toate comparatoarele ale căror referință este mai mică

decât tensiunea de intrare produc un nivel logic “1” la ieșire, celelalte comparatoare vor furniza la ieșire nivele logice “0”. Ieșirile rețelei de $2^N - 1$ comparatoare sunt aplicate unui codificator logic cu priorități care are rolul de a furniza la ieșire codul numeric dorit (fig. 2.16).

Acest tip de convertor obține biții cuvântului de ieșire simultan și independent de valoarea sau polaritatea intrării; de aici, denumirea de convertor ***analog-digital paralel*** sau ***flash***. Numărul mic de operații, precum și simplitatea lor, determină viteza foarte ridicată a acestui tip de convertor. Principalul său dezavantaj constă în rezoluția limitată, datorată creșterii exponențiale a numărului de comparatoare odată cu creșterea numărului de biți de ieșire. Este utilizat în conversia rapidă a semnalelor video (televiziune, radar), cât și ca subsansamblu în implementarea altor tipuri de convertoare rapide.

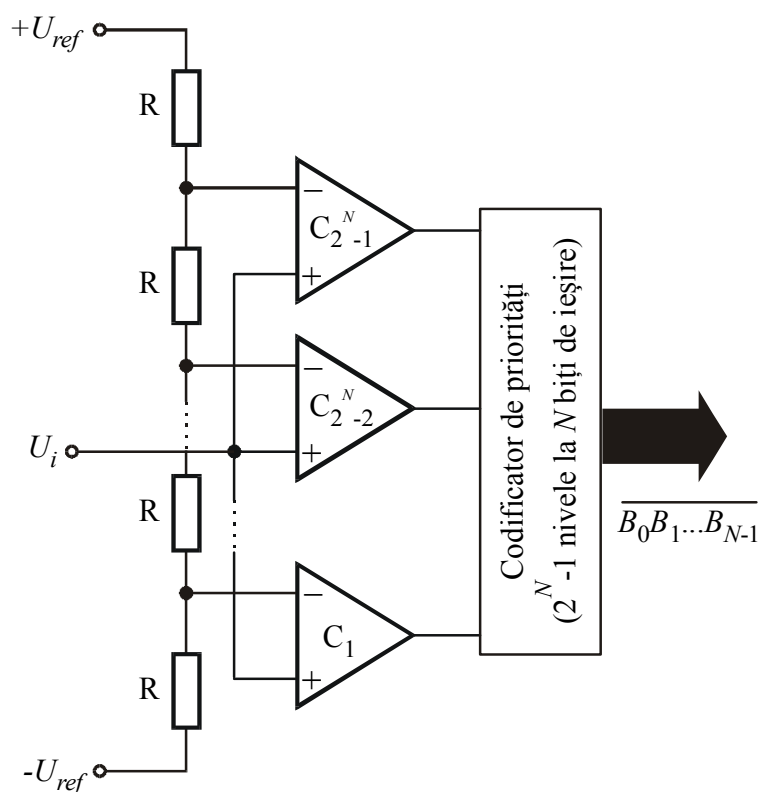


Fig. 2.16 Convertor analog-digital paralel (***flash***).

Convertoare analog-digitale analog-seriale și digital-paralele. O altă soluție de obținere a unor convertoare rapide constă în cascada unor celule elementare de conversie ce conțin amplificatoare și comparatoare (fig. 2.17).

Celula elementară (fig. 2.17a) conține două amplificatoare diferențiale cu amplificarea egală cu 2, ce produc ieșiri cu tendințe de variații contrare; ieșirile amplificatoarelor diferențiale sunt selectate cu ajutorul unui multiplexor analogic comandat de ieșirea unui comparator având tensiunea de prag egală cu jumătatea tensiunii de referință. Această tensiune de prag este obținută prin

divizarea cu 2 (cu ajutorul unui divizor rezistiv de precizie) a tensiunii de referință a convertorului. Caracteristica de tranfer a circuitului elementar este prezentată în fig. 2.17b.

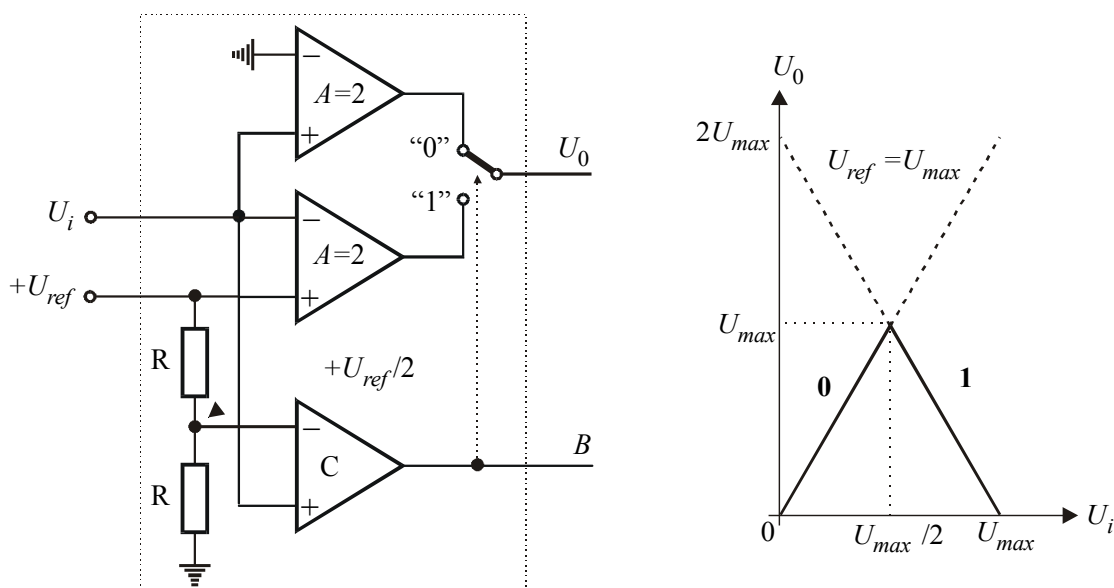
În aceste condiții, se poate preciza expresia ieșirii analogice:

$$U_0 = \begin{cases} 2 \cdot U_i, & 0 \leq U_i < U_{ref}/2 \\ 2 \cdot (U_{ref} - U_i), & U_{ref}/2 \leq U_i < U_{ref} \end{cases} \quad (2.10)$$

și cea a ieșirii logice:

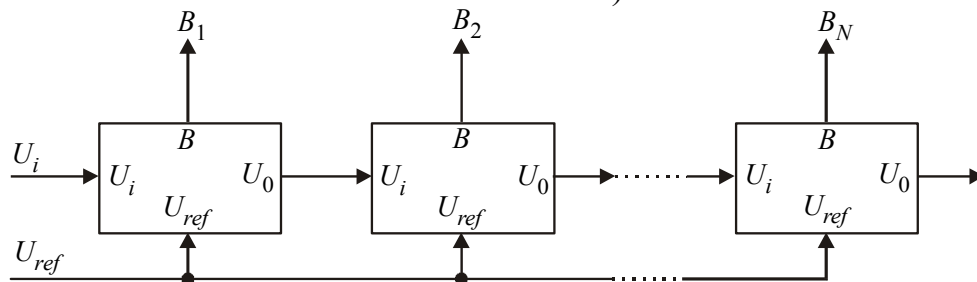
$$B = \begin{cases} 0, & 0 \leq U_i < U_{ref}/2 \\ 1, & U_{ref}/2 \leq U_i < U_{ref} \end{cases} \quad (2.11)$$

Lanțul de celule, realizat prin înserierea analogică, este prezentat în fig. 2.17c.



a) Celula elementară de conversie

b) Caracteristica de transfer



c) Cascadarea mai multor celule pentru obținerea cuvântului de ieșire

Fig. 2.17 Convertor analog-digital analog-serial și digital-parallel.

La aplicarea semnalului analogic la intrarea lanțului, acesta se va propaga rapid de la un etaj la altul producând într-un timp foarte scurt ieșiri stabile atât pe liniile analogice, cât și pe cele digitale. Este necesar, ca pe durata conversiei, valoarea analogică aplicată la intrarea lanțului să fie stabilă. Acest deziderat

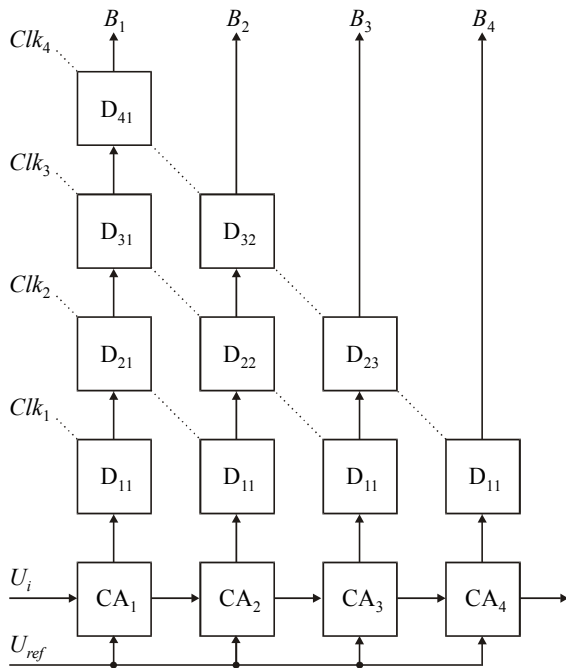


Fig. 2.18 Convertor analog-digital rapid cu timp de conversie egal cu timpul de obținere a unui bit.

poate fi realizat prin utilizarea unui circuit de eșantionare-memorare.

Timpul complet de conversie este determinat de întârzierea globală prin celulele lanțului. Cu toate acestea, fiecare bit poate fi memorat imediat ce este obținut, astfel încât o nouă conversie poate fi demarată după obținerea primului bit. Utilizând acest principiu, rata de conversie este determinată de timpul de obținere a unui singur bit. Acest tip de convertor permite, cu o schemă numerică adecvată (pipeline pe fiecare bit - fig. 2.18), obținerea unui cuvânt la rata de conversie a unei singure celule.

Structurile descrise anterior își găsesc aplicații în domeniul convertoarelor video utilizate în achiziții de imagine. În practică, numărul de celule

ce pot fi cascade este limitat din considerente tehnologice. Ca urmare, acest tip de convertor se utilizează în scheme mixte, împreună cu cele paralele (convertoare analog-digitale analog-seriale și digital-paralele pentru rangurile superioare și convertoarele analog-digitale paralele pentru rangurile inferioare).

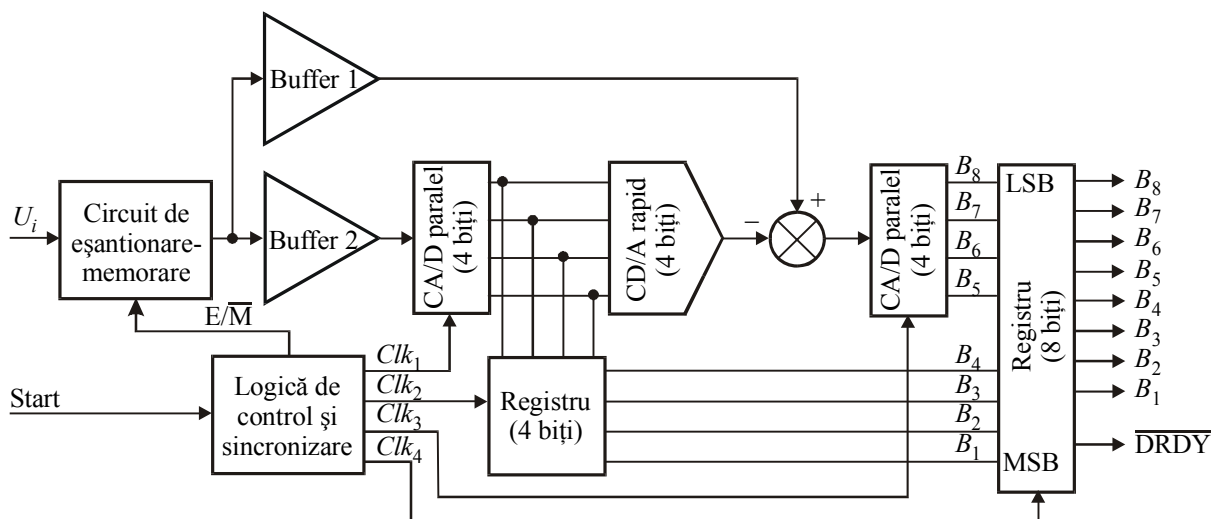
În momentul de față se constată o revenire spectaculoasă a ideii expuse, odată cu dezvoltarea arhitecturilor sistolice de prelucrare a semnalelor.

Convertoare analog-digitale serie-paralel. O soluție de compromis, care poate fi exploatată foarte eficient la obținerea unor rezoluții și viteze ridicate, este utilizarea tehnicii cu corecție de subdomeniu.

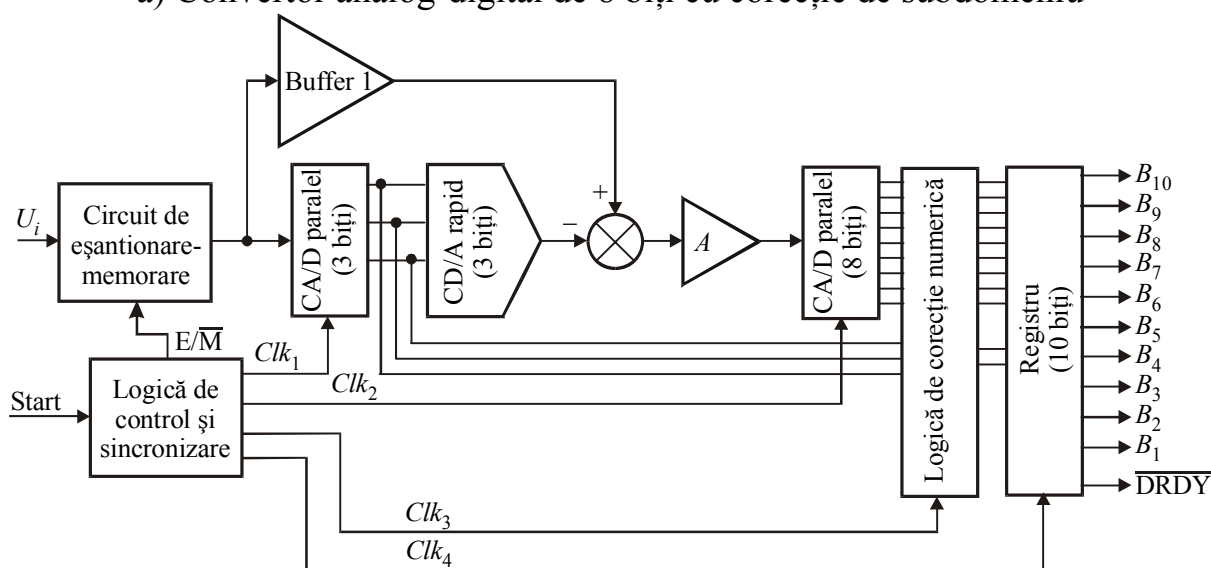
Un convertor analog-digital de N biți (număr par), funcționând pe principiul amintit, folosește două convertoare analog-digitale de $N/2$ biți care vor furniza mai întâi partea mai semnificativă a rezultatului și apoi partea mai puțin semnificativă.

În fig. 2.19a este prezentat un convertor analog-digital rapid de 8 biți. Un ciclu de conversie al acestui convertor poate fi rezumat astfel:

- se furnizează din exterior comanda de “start conversie”, care inițializează logica internă de sincronizare;
- circuitul de eșantionare-memorare este comandat în starea de memorare ($E/\overline{M} = 0$);
- se activează funcționarea primului convertor analog-digital paralel, activând semnalul Clk_1 ;



a) Convertor analog-digital de 8 biți cu corecție de subdomeniu



b) Convertor analog-digital de 10 biți cu corecție numerică de subdomeniu

Fig. 2.19 Convertoare serie-paralel.

- după încheierea conversiei, se încarcă registrul intermediar cu cei mai semnificativi 4 biți ai valorii analogice convertite, activând semnalul Clk_2 ;
- aceeași valoare numerică se aplică și convertorului digital-analogic de precizie. Acest convertor va produce la ieșire o valoare analogică foarte apropiată de cea a intrării, mai puțin eroarea de cuantizare. După expirarea timpului de stabilire, se activează funcționarea celui de-al doilea convertor analog-digital paralel, activând semnalul Clk_3 . Acest convertor primește ca semnal analogic de intrare rezultatul diferenței dintre tensiunea de intrare și versiunea sa cuantizată (de la ieșirea CD/A);
- la sfârșitul conversiei, se poate încărca, activând semnalul Clk_4 ,

registru de 8 biți de la ieșire atât cu cei mai puțin semnificativi biți abia obținuți, cât și cu biții cei mai semnificativi memorați în registrul intermediar;

- după încărcarea registrului de ieșire, se poate activa semnalul $\overline{\text{DRDY}}$, semnalizând faptul că este disponibil un nou rezultat al conversiei.

Convertorul cu corecție de subdomeniu este cunoscut și sub denumirea de convertor analog-digital serie-paralel și reprezintă una dintre soluțiile de compromis între cost și performanțe. Cu toate acestea, liniaritatea diferențială este scăzută, mai ales la tranziția de la bitul $N/2$ la bitul $(N/2)+1$; această eroare poate depăși cu ușurință 1 LSB și ca urmare poate provoca omiterea unor coduri și abateri de la monotonie. Problema poate fi rezolvată cu ajutorul unei tehnici de conversie analog-digitală paralelă, numită *corecție numerică de subdomeniu* (fig. 2.19b). Convertoarele ce folosesc corecția numerică de subdomeniu au o arhitectură similară cu cea prezentată anterior, dar semnalul analogic este cuantizat suplimentar; rezoluția astfel obținută este utilizată în cadrul unui circuit numeric de corecție a erorilor incrementale, erori inerente convertoarelor analog-digitale cu corecție de subdomeniu ce folosesc tehnologii uzuale.

În figura 2.19b este prezentat un convertor analog-digital de 10 biți. Cei mai semnificativi 3 biți sunt obținuți cu un convertor A/D paralel; ei sunt introduși într-un convertor D/A de 3 biți cu precizie de 12 biți, pentru a putea păstra precizia ieșirii corespunzătoare rezoluției de 10 biți. Diferența dintre valoarea intrării și valoarea corespunzătoare ieșirii convertorului D/A este amplificată și aplicată la intrarea celui de-al doilea convertor A/D paralel de 8 biți, cu ajutorul căruia se obțin biții mai puțin semnificativi. După cum se poate observa, acest convertor produce un bit suplimentar, folosit pentru corecția numerică de subdomeniu. Această corecție contribuie substanțial la îmbunătățirea liniarității.

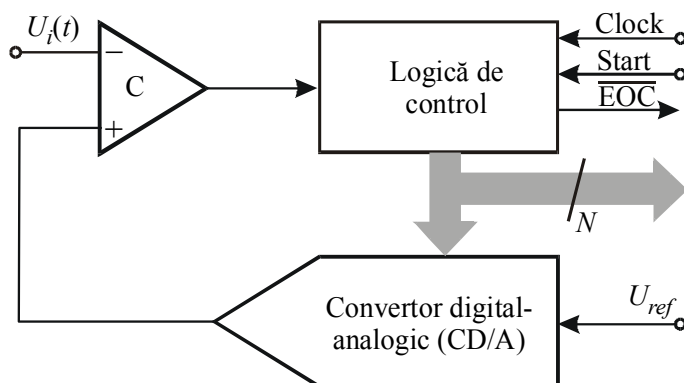
Convertoarele analog-digitale serie-paralel sunt frecvent utilizate în sistemele de achiziție a semnalelor video.

Convertoare analog-digitale cu reacție. Deși simple ca principiu, convertoarele analog-digitale paralele sunt limitate ca rezoluție datorită complexităților tehnologice (numărul mare de comparatoare determină creșterea dimensiunilor fizice, puterea disipată și prețul de cost). Ideea comparării mărimii analogice de intrare cu un set de valori de referință este aplicabilă, într-o variantă mai economică, secvențial, în cadrul convertoarelor analog-digitale cu reacție. Cu un singur comparator, un convertor digital-analogic destinat generării treptelor de referință și o logică secvențială (numărător/registru) care generează numeric limitele intervalelor de cuantizare se obține un convertor analog-digital cu reacție.

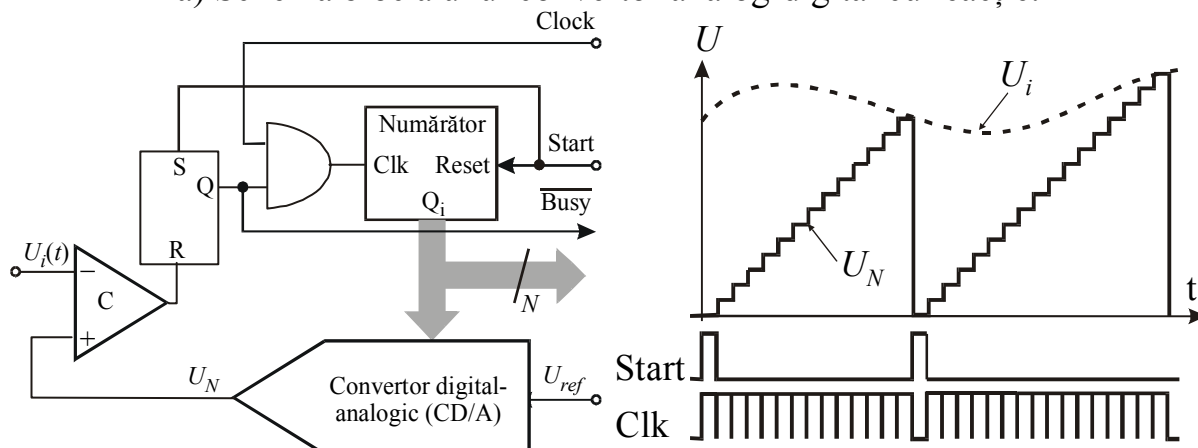
Mărimea analogică de intrare este comparată cu mărimea de referință generată de ansamblul convertor digital-analogic-logică de control; funcție de

rezultatul comparării, logica de control decide următoarea valoare logică pe care o va produce în pasul următor (fig. 2.20a). Algoritmul de conversie poate fi implementat în mai multe variante, din care rezultă și tipurile convertoarelor A/D cu reacție:

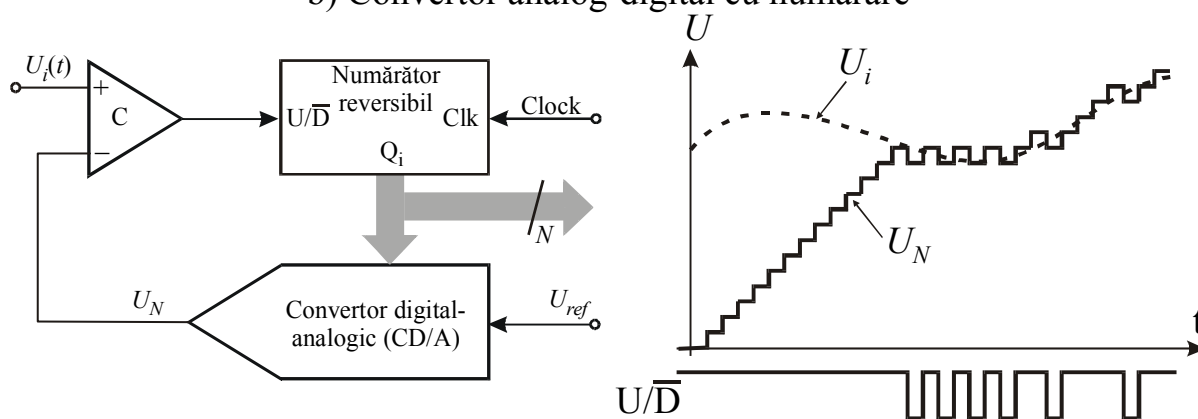
- convertor analog-digital cu numărare (fig. 2.20b);
- convertor analog-digital cu urmărire (fig. 2.20c);
- convertor analog-digital cu aproximații succesive (fig. 2.20d).



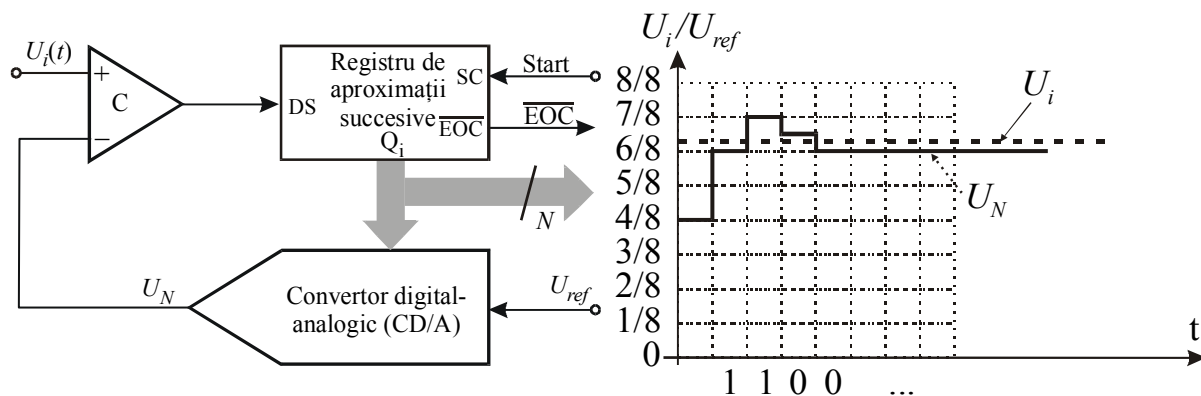
a) Schema bloc a unui convertor analog-digital cu reacție.



b) Convertor analog-digital cu numărare



c) Convertor analog-digital cu urmărire



d) Convertor analog-digital cu aproximații succesive

Fig. 2.20 Convertoare analog-digitale cu reacție.

Convertorul A/D cu numărare folosește cel mai simplu algoritm de generare a treptelor de referință: parcurgerea lor consecutivă (numărare), de la limita inferioară a gamei de lucru și până la depășirea valorii analogice de la intrare (fig. 2.20b). Logica de control are la bază un numărător, inițializat la începutul fiecărui ciclu de conversie; numărul de biți ai acestuia este egal cu rezoluția convertorului D/A și a circuitului de conversie realizat. Semnalul “Start” determină *reset*-area numărătorului și validează intrarea de ceas a numărătorului prin *set*-area bistabilului de tip RS; în același timp, convertorul D/A produce o tensiune U_N la limita inferioară a domeniului de lucru. Dispunând de semnal de ceas, numărătorul începe să se incrementeze, crescând și tensiunea de referință U_N treptă cu treptă. La atingerea valorii semnalului de intrare, comparatorul își schimbă starea de la ieșire, *reset*-ează bistabilul și oprește ceasul de numărare, finalizând procesul de conversie. Ieșirea acestui bistabil poate fi utilizată drept semnal “*conversie în curs de desfășurare*”.

Se poate observa ușor că durata conversiei nu este constantă, ea depinzând de valoarea mărimii analogice aplicate la intrare. Deși timpul de conversie poate fi redus prin creșterea frecvenței ceasului, limita sa superioară este determinată de timpul de propagare pentru numărător și circuitele porții, de timpul de stabilire al CD/A și al comparatorului.

Deși avantajul major al acestei structuri rezidă în simplitatea sa, acest convertor cu reacție e caracterizat de un timp de conversie ridicat, dependent de valoarea intrării, precum și de o rejecție slabă a perturbațiilor (determinată de variația impedanței de intrare).

Înlocuind în schema precedentă numărătorul cu incrementare cu unul reversibil (cu incrementare/decrementare) și comandând sensul de numărare în funcție de rezultatul comparării mărimii de intrare cu treptele de referință, se obține un *convertor analog-digital cu urmărire* (funcționare continuă) (fig. 2.20c). Ieșirea comparatorului reprezintă, de fapt, codificarea pe un bit a tendinței de variație a semnalului de intrare. Dacă semnalul de intrare este relativ constant, după egalizarea semnalului U_N cu mărimea de la intrare, ieșirea

comparatorului va oscila, odată cu U_N , eroarea conversiei fiind $\pm 0,5$ LSB. Valoarea numerică corespunzătoare intrării va fi oricare dintre stările numărătorului reversibil (aproximație prin lipsă sau adaos).

Problema fundamentală a acestor două tipuri de convertoare A/D cu reacție constă în posibilitatea apariției distorsiunilor de neurmărire, cauzate de viteza constantă de incrementare/decrementare a numărătorului (limitează viteza de variație a semnalelor aplicate la intrare). În practică, banda de frecvențe a semnalului de intrare este limitată la valori de ordinul câtorva kHz.

Înlocuind numărătorul din bucla de reacție a convertorului cu un registru de deplasare special, denumit registru de aproximații succesive, se determină eliminarea dezavantajelor menționate anterior. Se obține, astfel, un *convertor analog-digital cu aproximații succesive*.

În fig 2.20d este prezentată schema funcțională a convertorului analog-digital cu aproximații succesive pentru $N=3$ și se prezintă principiul lui de funcționare.

Conversia începe cu inițializarea la valoarea "1" a bitului celui mai semnificativ (MSB) în cadrul registrului de aproximații succesive. Aceasta corespunde primei evaluări a valorii semnalului de intrare cu jumătatea valorii domeniului de intrare. Se compară semnalul de ieșire al CD/A corespunzător acestei valori cu tensiunea de intrare și se comandă de *reset*-area valorii bitului celui mai semnificativ dacă evaluarea primară depășește valoarea semnalului de intrare; în caz contrar aceeași valoare este validată și este memorată. În tactul următor controlerul fixează valoarea "1" pentru următorul bit și, din nivelul semnalului de intrare, comparatorul "decide" memorarea sau reset-area stării acestui rang. Conversia continuă în mod similar, până se evaluează bitul cel mai puțin semnificativ (LSB). În acest moment, cuvântul conținut în registrul de aproximații succesive (transferat și în registrul de ieșire) reprezintă cea mai bună aproximație numerică a semnalului analogic de intrare. Dacă datele se obțin direct de la ieșirea registrului de aproximații succesive, trebuie menționat că acestea devin stabile doar după sfârșitul conversiei (în rest ele reproduc procesul de aproximare); în consecință, logica externă trebuie adaptată în mod corespunzător.

În metoda de conversie bazată pe aproximații succesive, semnalul de ieșire al CD/A crește neliniar până la nivelul semnalului de intrare pe perioada a N tacte (pentru convertorul cu rezoluția de N biți). Ca rezultat, procesul de conversie durează un timp considerabil mai redus și, în plus, timpul de conversie este constant și nu depinde de nivelul, semnul sau modulul de variație a semnalului de la intrare.

Metoda aproximațiilor succesive este cea mai răspândită metodă de conversie analog-digitală pentru convertoarele de uz general, cu rate de conversie medii și ridicate (timpuri de conversie cuprinși între 1 și 25 μ s).

Convertoare analog-digitale cu transformare tensiune-timp. Aceste

tipuri de convertoare realizează transformarea mărimii analogice de intrare într-un interval de timp proporțional, care este măsurat numeric. Din această categorie fac parte:

- convertorul analog-digital cu generator de rampă;
- convertorul analog-digital cu integrare în dublă pantă;
- convertorul analog-digital cu integrare în mai multe rampe.

Convertoarele analog-digitale cu integrare în dublă pantă sunt caracterizate de o precizie și o liniaritate excelente, o bună rejecție a semnalelor parazite (datorită integrării), în pofida timpului de conversie de valoare mare. Majoritatea circuitelor sunt monolitice, realizate în tehnologie CMOS, fiind extrem de răspândite în echipamente de măsurare numerice clasice (aparate portabile, de tablou sau de laborator).

Trebuie menționat faptul că majoritatea convertoarelor analog-digitale de generație recentă dispun de o interfață specializată, versatilă cu microprocesoare pe 8 sau 16 biți, ceea ce simplifică mult interfațarea acestor circuite în cadrul sistemelor inteligente de achiziții de date.

Firmele producătoare de convertoare analog-digitale oferă dispozitive cu o paletă largă de performanțe. Metoda de conversie utilizată (cu aproximații succesive, cu integrare cu dublă pantă, conversie paralelă, etc) și tehnologia de realizare a schemei (monolitică, hibridă sau modul) determină caracteristicile esențiale ale convertoarelor analog-digitale - rapiditatea, rezoluția, prețul.

Paleta de variație a unor caracteristici ale CA/D, realizate în practică, sunt prezentate în fig 2.21.

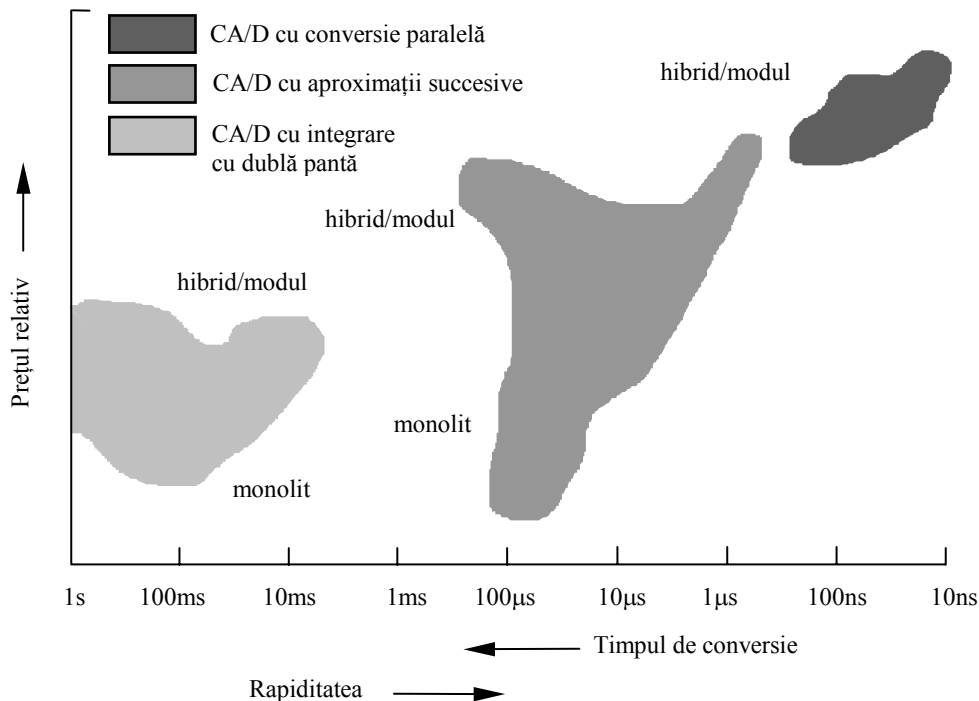


Fig. 2.21 Paleta caracteristicilor CA/D produse în serie.

Tabelul 2.2 Principalele caracteristici ale unor convertoare analog-digitale.

Tipul	Rezoluția	Metoda de conversie	Timpul de conversie	Tensiunea de alimentare	Tehnologia de realizare
ADC0804	8	cu aproximații succesive	100 μ s	+5V	monolitică
AD7574	8	cu aproximații succesive	15 μ s	+5V	monolitică
AD570	8	cu aproximații succesive	25 μ s	+5V, -15V	monolitică
TSC7109	12	cu integrare dublă pantă	33 ms	+5V	monolitică
ADC0808	8	cu aproximații succesive	100 μ s	+5V	monolitică
AD5010	6	paralelă	10 ns	\pm 5V	monolitică
AD579	10	cu aproximații succesive	2,2 μ s	+5V, \pm 15V	hibridă
AD574	12	cu aproximații succesive	25 μ s	+5V, \pm 15V	hibridă
ADC868	12	cu aproximații succesive	0,5 μ s	+5V, \pm 15V	hibridă
HS9516	16	cu aproximații succesive	100 μ s	+5V, \pm 15V	hibridă
ADC71	16	cu aproximații succesive	50 μ s	+5V, \pm 15V	hibridă

În tabelul 2.2 sunt prezentate sintetic principalele caracteristici ale unor CA/D uzuale, realizate de firmele National Intersil, Analog Device, Teledyne, Texas Instruments și Hybrid System.

Se constată o varietate mai largă a CA/D cu aproximații succesive, utilizate în majoritatea cazurilor în cadrul proceselor care necesită conversia analog-digitală. Cele mai ieftine sunt convertoarele analog-digital monolitice. Aceste CA/D sunt realizate în tehnologie bipolară și CMOS.

Convertorul analog-digital optim pentru măsurători și achiziții de date în rețele electroenergetice este CA/D cu aproximații succesive, care asigură viteze bune de conversie, precizie ridicată, rezoluția fiind un compromis între viteză și precizie.