

Numărătorul Johnson decadic realizat cu bistabile *JK* și porți *NAND*

Proiectați și implementați un numărător Johnson decadic reversibil utilizând bistabile *D* și porți *NAND*, astfel:

(a) Elementele cu memorie vor fi bistabile *MS JK* acționate pe front negativ;
(b) Liniile de ieșire ale numărătorului vor fi realizate prin decodificatoare implementate cu circuite *NAND*. Liniile de ieșire au în mod normal valoarea 0 și vor avea valoarea 1 doar atunci când sunt active, corespunzător evoluției numărătorului Johnson decadic.

(c) Liniile de intrare ale numărătorului vor fi:

Clock (impulsurile de ceas).

Reset cea care permite inițializarea numărătorului, liniile de ieșire iau valoarea (0000).

Clock Enable, permite întreruperea procesului de numărare. Atâta timp cât această linie are valoarea 0 numărătorul încetează să numere.

Revers este în mod normal inactivă (valoarea 0) ceea ce permite numărătorului să numere crescător; numărătorul va număra descrescător atunci când această linie ia valoarea 1.

Un exemplu practic, în acest sens, este componenta CD 4017B.

Recomandări:

Vizualizarea conținutului datelor acestui RD se va face cu LED – uri, cu două ori mai multe culori. LED – urile pot fi comandate, eventual, prin circuitul CD 4049 ori prin tranzistoare.

Liniile de control se vor implementa prin comutatoare DIP (cu două, patru, ori opt ranguri DIP2, DIP4, DIP8).

Impulsurile pas cu pas (acționate manual) de pe linia de ceas vor fi implementate printr-un circuit CD 4047 (monostabil și astabil parametrizabil CMOS).

Numărătorul se poate ușor implementa utilizând componenta CD 4027B.