

6. CIRCUITE BASCULANTE BISTABILE

Circuitele basculante bistabile (CBB) sunt circuite cu două stări stabile, trecerea dintr-o stare în alta făcându-se numai la modificarea unei variabile de intrare. CBB se pot folosi pentru realizarea circuitelor de întârziere din structura circuitelor secvențiale, având în vedere că principala caracteristică a CBB este posibilitatea de memorare.

6.1 Circuite basculante bistabile de tip R-S

CBB de tip R-S asincrone au două intrări ($S = \text{set}$, $R = \text{reset}$) și două ieșiri (Q , \bar{Q}). Pentru a avea capacitate de memorare, circuitul ar trebui să funcționeze astfel:

- $S = R = 0 \Rightarrow$ starea circuitului nu se schimbă
- $S = 1, R = 0 \Rightarrow Q_{n+1} = 1$
- $S = 0, R = 1 \Rightarrow Q_{n+1} = 0$
- $S = R = 1 \Rightarrow$ nu interesează (nu are sens înscrierea simultană a unui 1 și a unui 0); ca urmare se impune $S \cdot R = 0$

Matricea de excitație pentru un astfel de circuit este:

SR \ Q	0	1
00	0	1
01	0	0
11	x	x
10	1	1

Figura 6.1 Matricea de excitație a circuitului basculant bistabil R-S

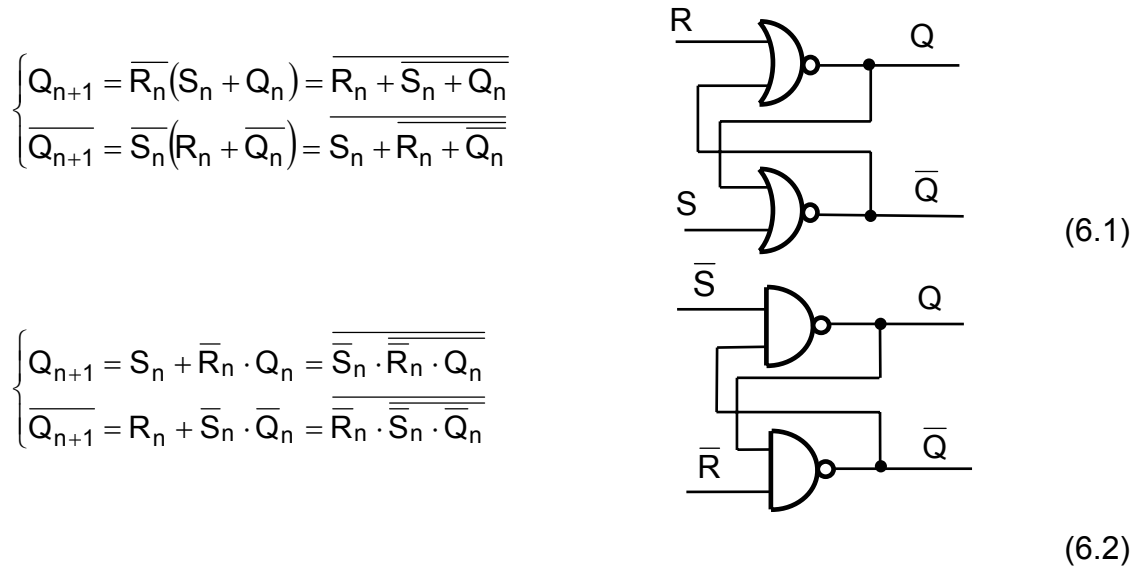


Figura 6.2 Structura cu NOR și NAND a unui bistabil R-S

Circuitul funcționează după cum urmează:

- $R = S = 0 \Rightarrow \overline{Q} = \overline{Q}$ adică $Q = 0, \overline{Q} = 1$ sau $Q = 1, \overline{Q} = 0$ \Rightarrow două stări posibile
- $R = 0, S = 1 \Rightarrow \overline{Q} = 0, Q = 1$ \Rightarrow înscriere
- $R = 1, S = 0 \Rightarrow Q = 0, \overline{Q} = 1$ \Rightarrow ștergere
- $R = S = 1 \Rightarrow Q = \overline{Q} = 0$ \Rightarrow comandă interzisă

Pentru ultima caz ($R = S = 1$) circuitul pierde caracteristica de circuit cu două stări. În plus, la anularea acestei comenzi ($R = S = 0$) apare o ambiguitate asupra stării în care va rămâne circuitul deoarece practic este imposibilă comutarea simultană a celor două porți. Se va trece deci sau prin $R = 0, S = 1$ ($\rightarrow Q = 1$) sau prin $R = 1, S = 0$ ($\rightarrow Q = 0$). Din aceste motive, comanda $R = S = 1$ nu este permisă.

Fie schema din figura 6.3.

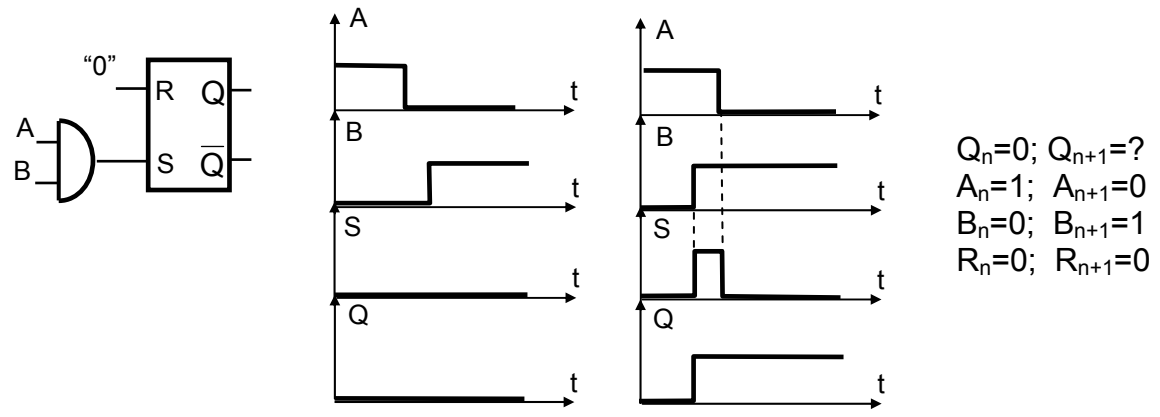


Figura 6.3 Evidențierea erorilor de nesincronizare la bistabilul R-S

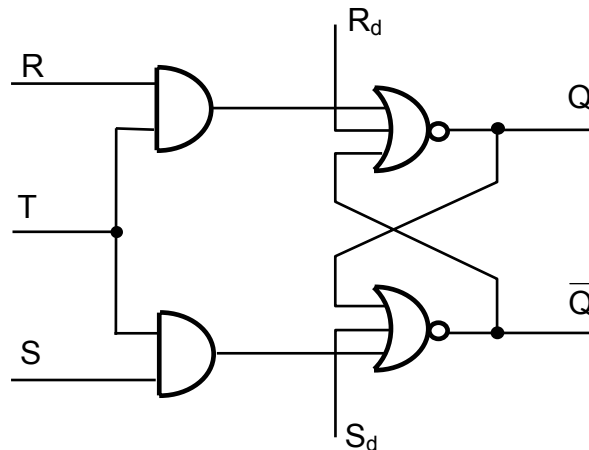


Figura 6.4 Bistabil R-S sincron cu intrări sincrone-asincrone

Realizarea practică a comutării simultane a semnalelor A și B este imposibilă, ceea ce determină apariția unei ambiguități a stării bistabilului după comutare. Din acest motiv se introduce noțiunea de *sincronizare*, folosind pentru aceasta o intrare de ceas (T) (figura 6.4).

- T = 0 ⇒ porțile de intrare sunt blocate
- T = 0→1 ⇒ funcționare sincronă
- T = 1 ⇒ funcționare asincronă (bistabilul este transparent pentru intrările R,S)

Matricea de excitație a acestui a CBB R-S sincron și ecuațiile sale de funcționare sunt prezentate în figura 6.5.

RS \ Q	00	01	11	10
00	0	1	1	0
01	0	1	1	1
11	0	1	x	x
10	0	1	x	0

$$\begin{cases} Q_{n+1} = \bar{T}_n \cdot Q_n + T_n(S_n + Q_n \cdot \bar{R}_n) \\ S_n \cdot R_n \cdot T_n = 0 \end{cases} \quad (6.3)$$

Figura 6.5 Matricea de excitație și ecuațiile CBB R-S sincron

CBB sincron poate fi prevăzut și cu intrări sincrone (R_d, S_d), care comandă evoluția circuitului independent de prezența semnalului de tact, deci pot fi considerate prioritare față de celelalte intrări. Se menține interdicția $R_d \cdot S_d = 0$.

CBB sincron de tip R-S este transparent pentru intrările R, S în cazul T = 1. În unele aplicații este necesar controlul asupra momentului apariției informației la ieșirea CBB. Pentru aceasta ar fi de dorit o funcționare de felul următor: informația se înscrie pentru T = 1, dar apare la ieșire pentru T = 0, deci după închiderea porților de intrare. O astfel de funcționare este realizată de CBB de tip R-S MASTER-SLAVE (figura 6.6).

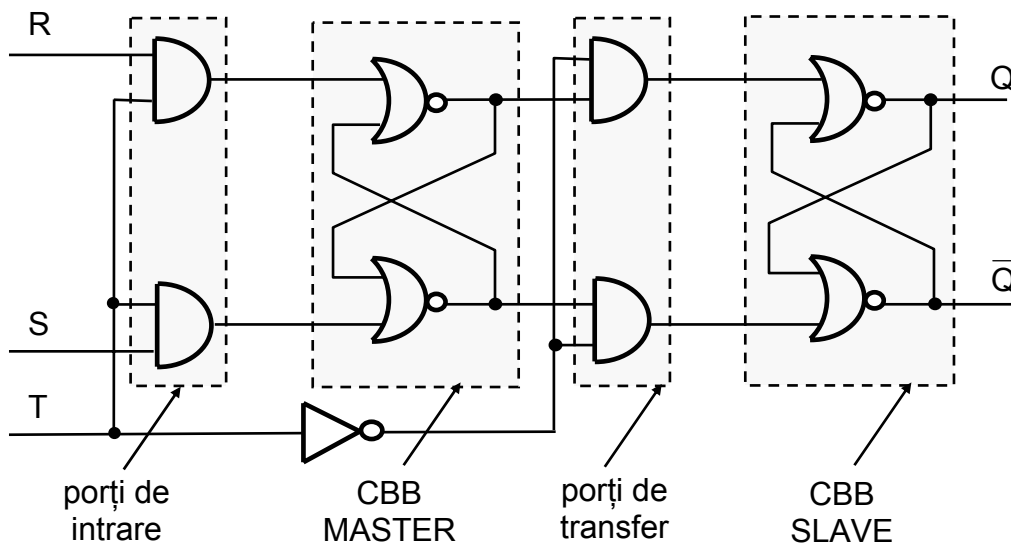


Figura 6.6 Bistabil R-S sincron MASTER-SLAVE

Funcționarea circuitului, relativ la semnalul de ceas T (figura 6.7), este următoarea:

- 1-2: porțile de intrare încă nu sunt deschise; porțile de transfer se închid izolând MASTER de SLAVE
- 2-3: porțile de intrare se deschid permițând înscrierea informației în MASTER
- 3-4: porțile de intrare se închid; porțile de transfer încă nu sunt deschise
- 4-5: porțile de transfer se deschid permițând trecere informației din MASTER în SLAVE.

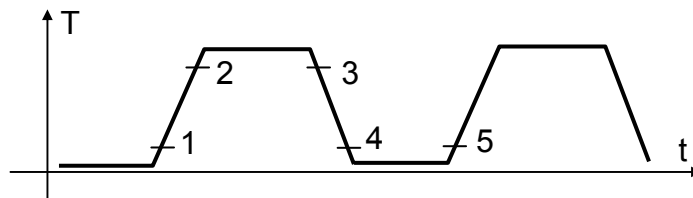


Figura 6.7 Momente de timp semnificative ale comutației pentru CBB R-S MASTER-SLAVE

Dacă sunt necesare intrări asincrone ele pot fi prevăzute numai la SLAVE sau atât la MASTER cât și la SLAVE (figura 6.8).

6.2 Circuite basculante bistabile de tip J-K

Pentru a evita nedeterminările ce pot apare în urma aplicării pe intrările R, S ale unui CBB R-S asincron a combinației $R = S = 1$ se poate modifica schema circuitului astfel încât el să aibă o evoluție cunoscută și după o astfel de comandă, adică: $R = S = 1 \rightarrow Q_{n+1} = \bar{Q}_n$. Matricea de excitație și configurația obținută prin sinteză sunt prezentate în figura 6.9 iar ecuațiile de funcționare corespunzătoare sunt de forma (6.4).

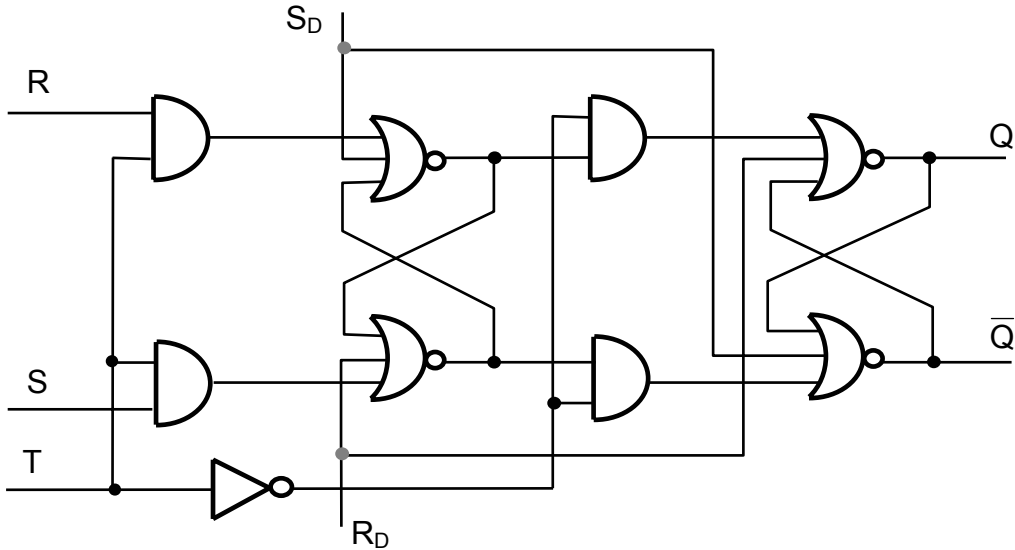


Figura 6.8 CBB MASTER-SLAVE cu intrări asincrone

JK\Q	00	01
00	0	1
01	0	0
11	1	0
10	1	1

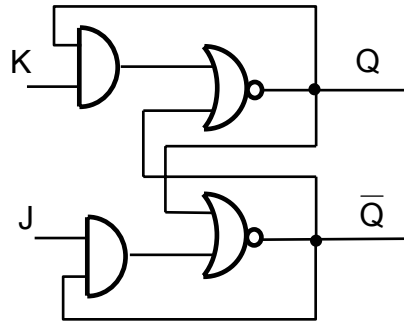


Figura 6.9 Circuit basculant bistabil J-K asincron

$$\begin{cases} Q_{n+1} = J_n \cdot \bar{Q}_n + \bar{K}_n \cdot Q_n = \overline{K_n \cdot Q_n + J_n \cdot \bar{Q}_n + Q_n} \\ \bar{Q}_{n+1} = \bar{J}_n \cdot \bar{Q}_n + K_n \cdot Q_n = \overline{J_n \cdot \bar{Q}_n + K_n \cdot Q_n + \bar{Q}_n} \end{cases} \quad (6.4)$$

(R → K, S → J)

CBB de tip J-K sincron se obține prin introducerea unei intrări suplimentare de tact așa cum se observă în figura 6.10.

JK \ TQ	00	01	11	10
00	0	1	1	0
01	0	1	0	0
11	0	1	0	1
10	0	1	1	1

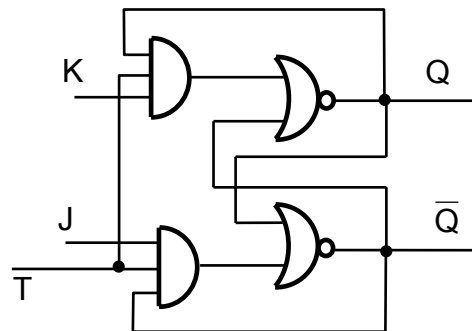


Figura 6.10 Circuit basculant bistabil J-K sincron

$$Q_{n+1} = \bar{T} \cdot Q_n + T_n(J_n \cdot \bar{Q}_n + \bar{K}_n) \quad (6.5)$$

Pentru $T = 0$ porțile de intrare sunt blocate iar pentru $T = 1$ se obține funcționarea asincronă.

O modalitate de obținere circuitului de tip J-K MASTER-SLAVE este realizarea a două legături de reacție la un CBB R-S MASTER-SLAVE așa cum este evidențiat în figura 6.11.

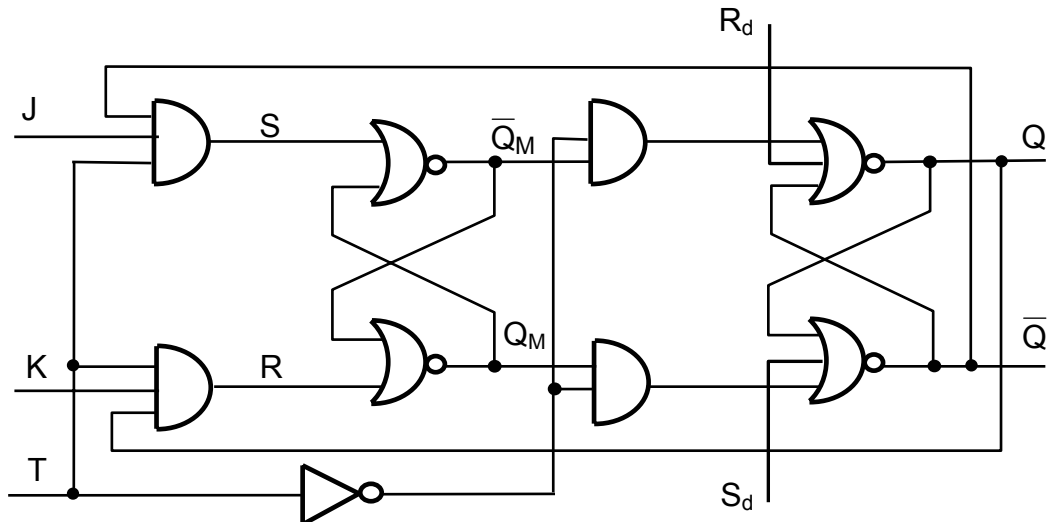


Figura 6.11 Circuit basculant bistabil J-K MASTER-SLAVE

Funcționarea unui CBB R-S MASTER-SLAVE este descrisă astfel:

- Pentru $J = 0, K = 0$ porțile de intrare sunt blocate.
- Pentru $J = 1, K = 0$, au loc situațiile:
 - a) $\bar{Q} = 1, Q = 0 \rightarrow$ pentru $T = 1, S = 1, R = 0 \rightarrow \bar{Q}_M = 0, Q_M = 1$, informație ce se va transmite la ieșire (prin SLAVE) pe frontul descrescător al T : $\bar{Q} = 0, Q = 1$.
 - b) $\bar{Q} = 0, Q = 1 \rightarrow$ pentru $T = 1, S = 0, R = 0 \rightarrow$ starea nu se schimbă $\bar{Q} = 0, Q = 1$
- Dacă $J = 0, K = 1$ funcționarea se evaluează similar cazului anterior, ținându-se seama că se activează R de această dată iar la ieșire se obține $\bar{Q} = 1, Q = 0$.
- Pentru $J = 1, K = 1$, sunt posibile situațiile:
 - a) $\bar{Q} = 1, Q = 0 \rightarrow$ pentru $T = 1, S = 1, R = 0 \rightarrow \bar{Q}_M = 0, Q_M = 1 \rightarrow \bar{Q} = 0, Q = 1$
 - b) $\bar{Q} = 0, Q = 1 \rightarrow$ pentru $T = 1, S = 0, R = 1 \rightarrow \bar{Q}_M = 1, Q_M = 0 \rightarrow \bar{Q} = 1, Q = 0$

În figura 6.13 este prezentat un CBB J-K sincron pe front negativ.

Funcționarea circuitului se bazează pe timpii de propagare ($t_{p1} = t_{p2} \geq 4t_p$) ai porților 1 și 2. Dacă nu este îndeplinită această condiție, semnalul C revine în "1" după $t_{p1} + t_p$ de la frontul negativ al ceasului T , ceea ce ar determina revenirea în "0" a lui Q .

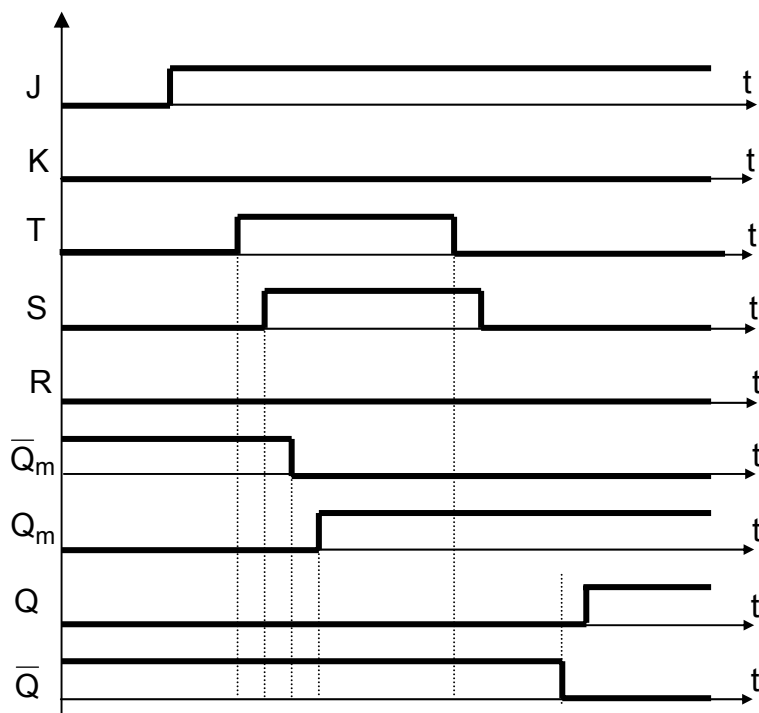


Figura 6.12 Forme de undă pentru CBB J-K MASTER-SLAVE

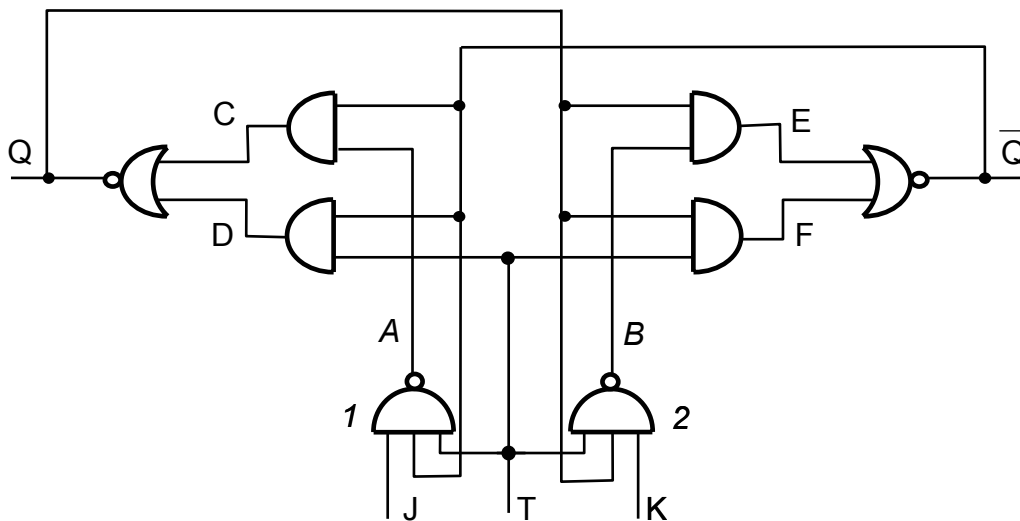


Figura 6.13 CBB J-K sincron pe front negativ

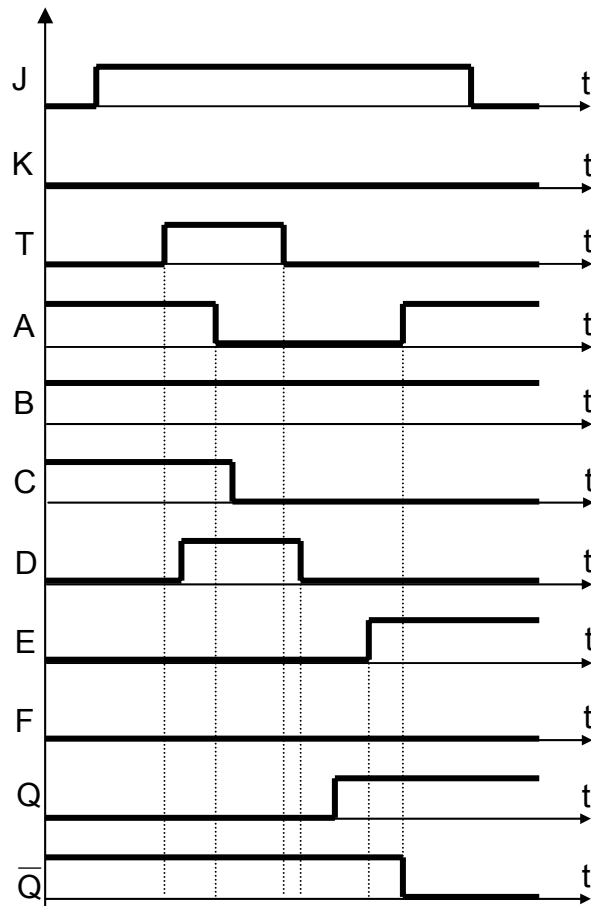


Figura 6.14 Forme de undă pentru CBB J-K sincron pe front negativ

6.3 Circuite basculante bistabile de tip D

Circuitele basculante bistabile de tip D se pot obține din circuite de tip R-S prin conexiunea sau de tip J-K prin conexiunea. Tabela de adevăr devine:

D	Q_n	Q_{n+1}
0	x	0
1	x	1

Figura 6.15 Tabela de adevăr pentru bistabilul tip D

Funcționarea unui CBB tip D asincron nu prezintă interes (ieșirea copie intrarea).

Conectarea unui ceas (T) conduce la așa numita *celulă binară cu zăvorâre (D-latch)*, care se caracterizează prin următoarele aspecte:

- pentru $T = 1$, ieșirea copie intrarea;
- la dispariția lui T ($T = 1 \rightarrow 0$) bistabilul menține la ieșire starea din momentul dispariției lui T.

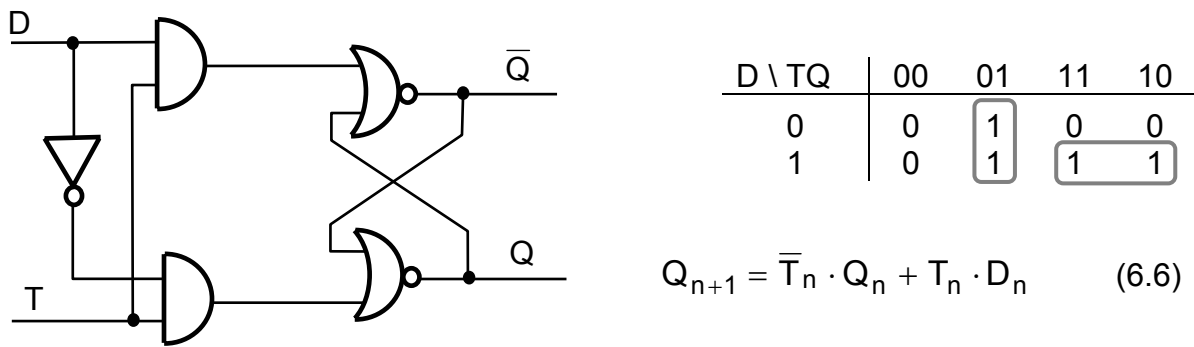


Figura 6.16 Bistabilul de tip D sincron: structură, tabela de adevăr, ecuație de funcționare

Pentru obținerea CBB D MASTER-SLAVE se fac conexiunile: $S = \bar{R} = D$ pentru CBB R-S MASTER-SLAVE sau $J = \bar{K} = D$ pentru CBB J-K MASTER-SLAVE.

Faptul că intrarea este prezentă la ieșire cu o întârziere determinată de semnalul de ceas justifică denumirea de bistabil D (*delay* – „întârziere” în limba engleză).

O funcționare interesantă prezintă CBB D sincron pe front pozitiv (figura 6.17): celula copiază la ieșirea Q ceea ce este pe intrarea D în momentul $T = 0 \rightarrow 1$. Orice alte modificări ale intrării de date D nu au nici o influență asupra ieșirii circuitului Q, deci bistabilul a memorat valoarea intrării din momentul tranziției semnalului de ceas. Formele de undă sunt prezentate în figura 6.18.

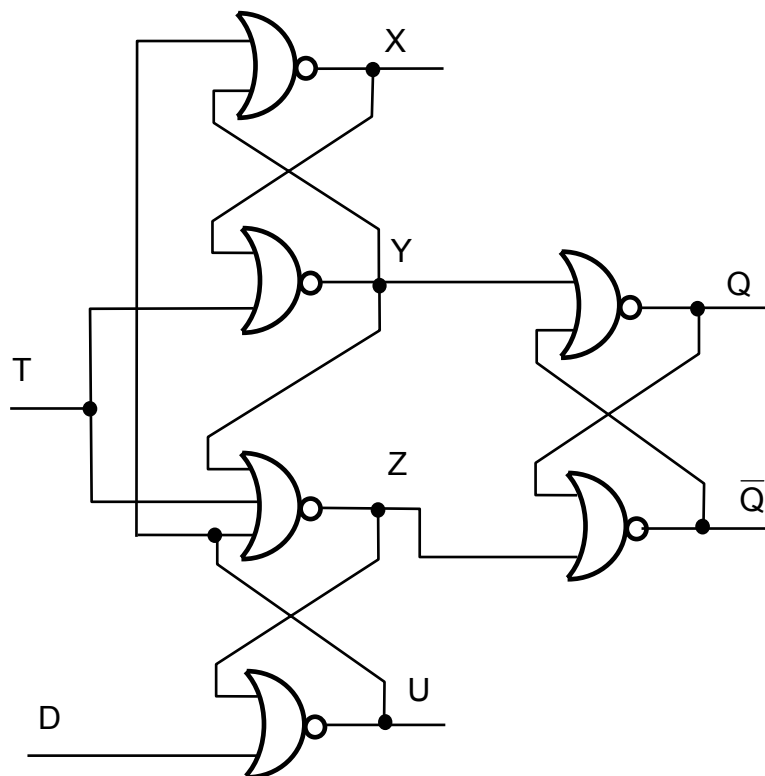


Figura 6.17 Bistabil de tip D sincron pe front pozitiv

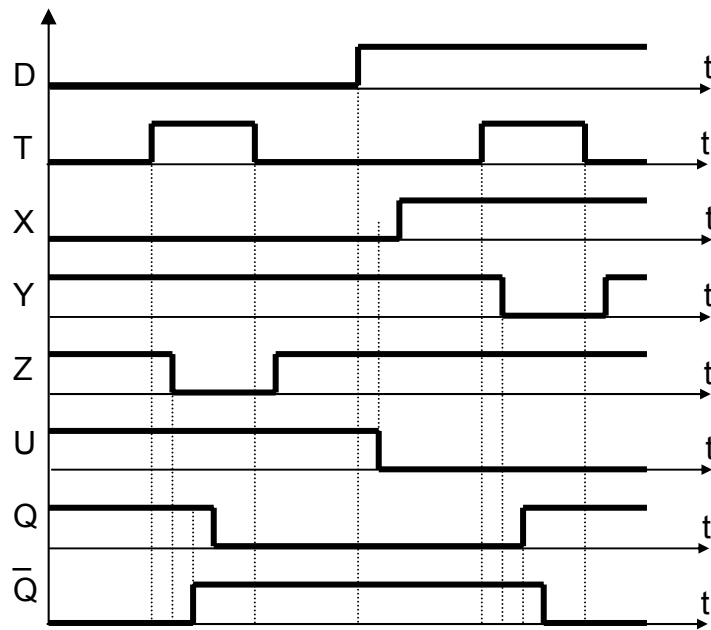


Figura 6.18 Forme de undă pentru bistabilul de tip D sincron pe front pozitiv

6.4 Circuite basculante bistabile de tip T

Circuitele basculante bistabile tip T se obțin prin realizarea legăturii $J = K = T_x$ la CBB J-K (figura 6.19).

$$Q_{n+1} = \bar{T}_n Q_n + T_n (T_{xn} \bar{Q}_n + \bar{T}_{xn} Q_n) = \bar{T}_n Q_n + T_n (T_{xn} \oplus Q_n) \quad (6.7)$$

T_x	Q_n	Q_{n+1}
0	x	Q_n
1	x	\bar{Q}_n

$T_x \setminus TQ$	00	01	11	10
0	0	1	1	0
1	0	1	0	1

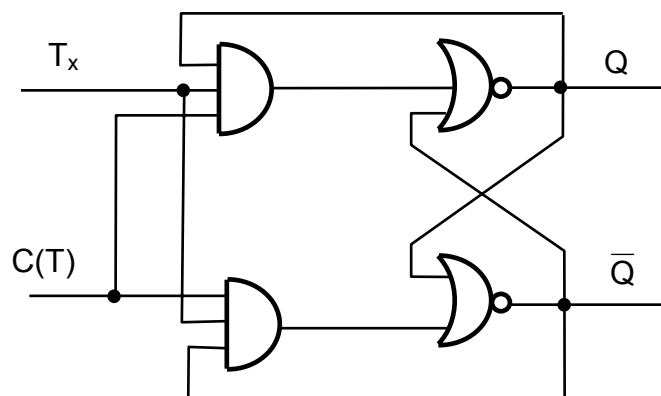


Figura 6.19 Bistabilul de tip T

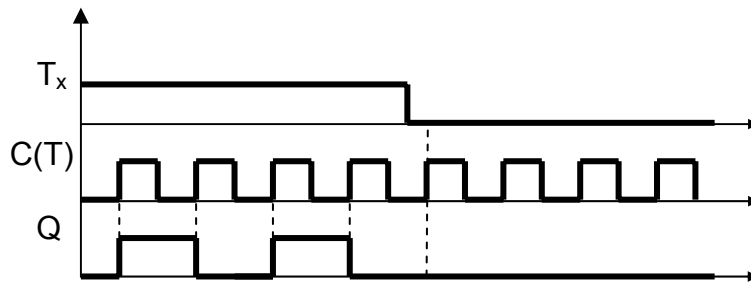


Figura 6.20 Forme de undă pentru bistabilul de tip T

Acest tip de CBB prezintă proprietatea că, pentru $T_x = 1$, frecvența semnalului de pe intrarea de ceas $C(T)$ este divizată cu 2 (figura 6.20). Cascadând mai multe bistabile T se obțin divizoare de frecvență cu puteri întregi ale lui 2. La fiecare front activ al ceasului ieșirea basculează în starea complementară, de unde și denumirea de bistabil tip T (*toggle* - „a bascula” în limba engleză).

6.5 Parametri dinamici ai CBB

Principalii parametri dinamici ai circuitelor basculante bistabile sunt:

- timpii de propagare: t_{pLH} , t_{pHL}
- timpul de prestabilire: t_{SU}
- timpul de menținere: t_h

Câteva tipuri uzuale de circuite basculante bistabile integrate, în tehnologie TTL, sunt prezentate în figura 6.21.

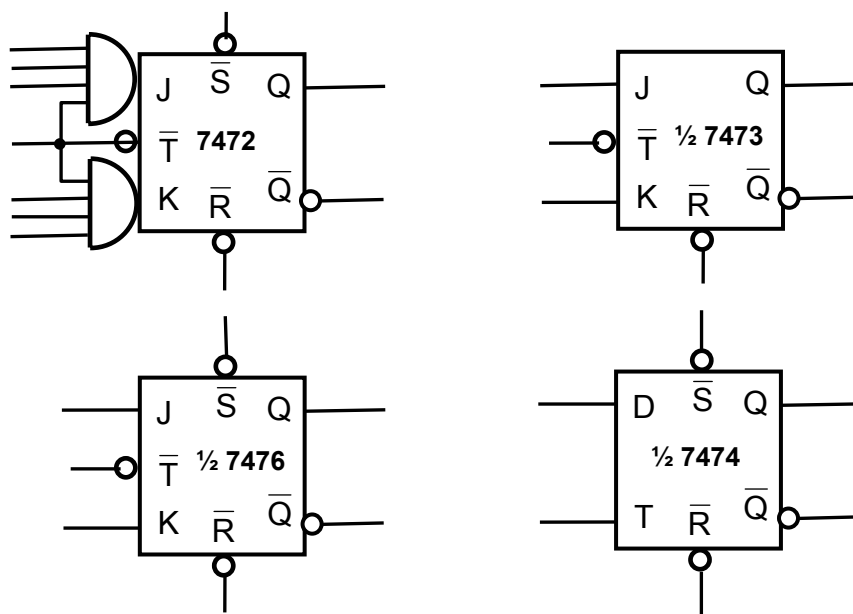


Figura 6.21 Circuite basculante bistabile integrate

Familia logică CMOS include deasemenea circuite basculante bistabile ca structuri integrate, cele mai cunoscute fiind circuitele 4013 (două bistabile D cu set/reset asincron), 4027 (două bistabile J-K master-slave), 4042 (patru bistabile D latch), 4076 (patru bistabile D flip-flop cu ieșiri three-state) etc.