

# MICROPROGRAMAREA

Microprogramarea este folosită pentru reducerea complexității proiectării controlului

Fiecare microinstrucțiune definește setul de semnale de control ale căii de date care trebuie activate într-o singură stare dată

Foarte importantă este succesiunea microinstrucțiunilor

Microinstrucțiunea poate fi privită ca o secvență de câmpuri ale căror funcțiuni sunt corelate.

***Cum definim formatul microinstrucțiunii ?***

Trebuie stabilite numărul de câmpuri dintr-o microinstrucțiune precum și semnalele de control afectate de fiecare câmp.

1. Formatul microinstrucțiunii trebuie ales astfel încât să se simplifice reprezentarea.
2. Trebuie ca scrierea microinstrucțiunilor consistente să fie imposibilă

Semnalele care nu sunt activate simultan niciodată pot folosi în comun același câmp

Exemplu de împărțire pe câmpuri a unei microinstrucțiuni:

ControlUAL	- specifică operația efectuată de UAL
SRC1	- sursă operand 1
SRC2	- sursă operand 2
CtrlReg	- scriere/citire a fișierului de registre și sursa valorii pt scriere
Memorie	- scrierea/citirea și sursa pentru memorie
CtrlScriePC	- specifică scrierea PC-ului
Secvență	- modalitatea de alegere a următoarei instr.

## ALEGEREA INSTRUCȚIUNII URMĂTOARE

1. Incrementarea microinstrucțiunii curente – comportare secvențială (mod implicit) – în câmpul secvență punem eticheta SEQ
2. Se transferă controlul la microinstrucțiunea care începe execuția următoarei instrucțiuni – ciclu FETCH – în câmpul secvență punem FETCH
3. Se alege următoarea microinstrucțiune pe baza intrării în unitatea de control – distribuție

Câmp	Valori pt câmp	Funcție
Etichetă	Orice șir	Folosit pentru specificarea etichetelor în controlul secvențelor de microcod. Etichetele terminate în 1 sau 2 sunt folosite pentru distribuție cu tabel de salt, indexat cu cod operație
Control UAL	ADD	UAL adună
	Subst	UAL scade – implementează comparația
	Func code	Folosește câmpul <i>funct</i>

Câmp	Valori pt câmp	Funcție
SRC 1	PC	PC intrare pentru UAL
	A	A folosit ca primă intrare în UAL
SRC 2	B	B a doua intrare în UAL
	4	Constanta 4 ca a doua intrare în UAL
	Extend	Ieșirea unității de extindere semn ca a doua intrare în UAL
	Extshft	Folosește ieșirea unității deplasare cu 2 ca a doua intrare în UAL
Ctrl registru	Read	Citește 2 registre folosind pentru identificarea lor câmpurile rs și rt
	Write ALU	Scrive fișierul de registre folosind pt numărul registrului câmpul rt din IR, iar pentru dată conținutul EșUAL
	Write MDR	Scrive fișierul de registre folosind pentru numărul registrului câmpul rt din IR iar pentru dată conținutul MDR
Memorie	Read PC	Citește memoria având ca adresă PC-ul; scrie rezultatul în IR și MDR
	Read ALU	Citește memoria având ca adresă EșUAL; scrie rezultat în MDR
	Write ALU	Scrive memoria având ca adresă EșUAL și conținutul lui B ca dată

Câmp	Valori pt câmp	Funcție
Ctrl ScriePC	ALU	Scrie conținutul lui UAL în PC
	ALUOut-cond	Dacă ieșirea UAL-Zero este activă, scrie în PC conținutul registrului EșUAL
	Jump address	Scrie în PC adresa de salt a instrucțiunii
Secvență	seq	Alege secvența următoare în microinstrucțiune
	Fetch	Merge la prima microinstrucțiune pentru a începe o instrucțiune nouă
	Dispatch i	Distribuie adresa folosind ROM-ul specificat de i (1 sau 2)

## Crearea microprogramului

Se vor eticheta instrucțiunile din microprogram cu etichete simbolice care pot fi folosite pentru specificarea conținutului tablourilor de distribuție.

Pașii 1 și 2 din execuția unei instrucțiuni:

Extragerea instrucțiunilor

Decodificarea instrucțiunilor și calcularea PC-ului secvențial cât și a PC-ului obiectiv pentru ramificație

Etch	Ctrl UAL	SRC1	SRC2	Ctrl Reg	Mem	Ctrl ScriePC	Secv
Fetch	Add	PC	4		Read PC	UAL	Seq
	Add	PC	Extshft	Read			Dispat ch 1

## Microprogramul pentru instrucțiunile de referire a memoriei

Etch	Ctrl UAL	SRC1	SRC2	Ctrl Reg	Mem	Ctrl SciePC	Secv
mem1	Add	A	Extend				Dispatch 2
lw2					Read ALU		Seq
				Write MDR			Fetch
sw2					Write ALU		fetch

## Microinstrucțiunile pentru instrucțiunile de tip R

Etch	Ctrl UAL	SRC1	SRC2	Ctrl Reg	Mem	Ctrl SciePC	Secv
Rformat 1	Func code	A	B				Seq
				Write ALU			fetch



## Instrucțiunea de ramificație

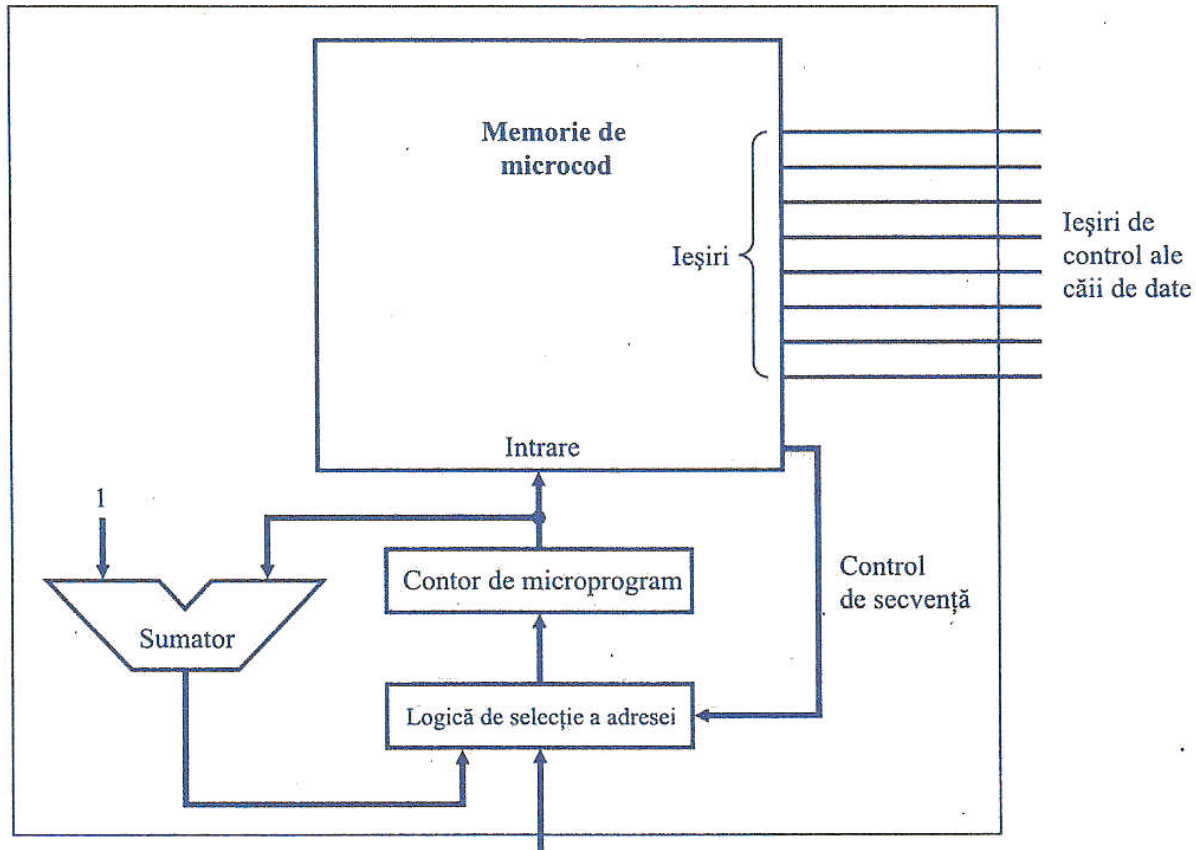
Etch	Ctrl UAL	SRC1	SRC2	Ctrl Reg	Mem	Ctrl SctiePC	Secv
BEQ1	Subt	A	B			ALUOut - cond	Fetch

De remarcat că avem doar o singură microinstrucțiune. **DE CE ?**

## Instrucțiunea de salt

Etch	Ctrl UAL	SRC1	SRC2	Ctrl Reg	Mem	Ctrl SctiePC	Secv
JUMP1						JUMP address	Fetch

## Implementarea controlului microcodului



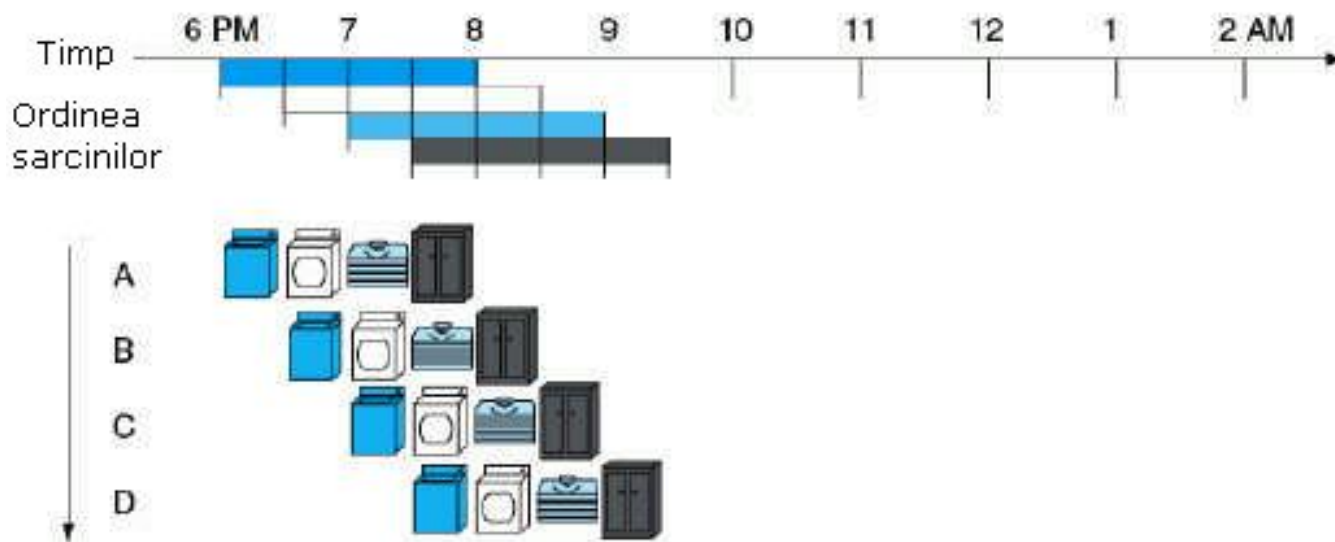
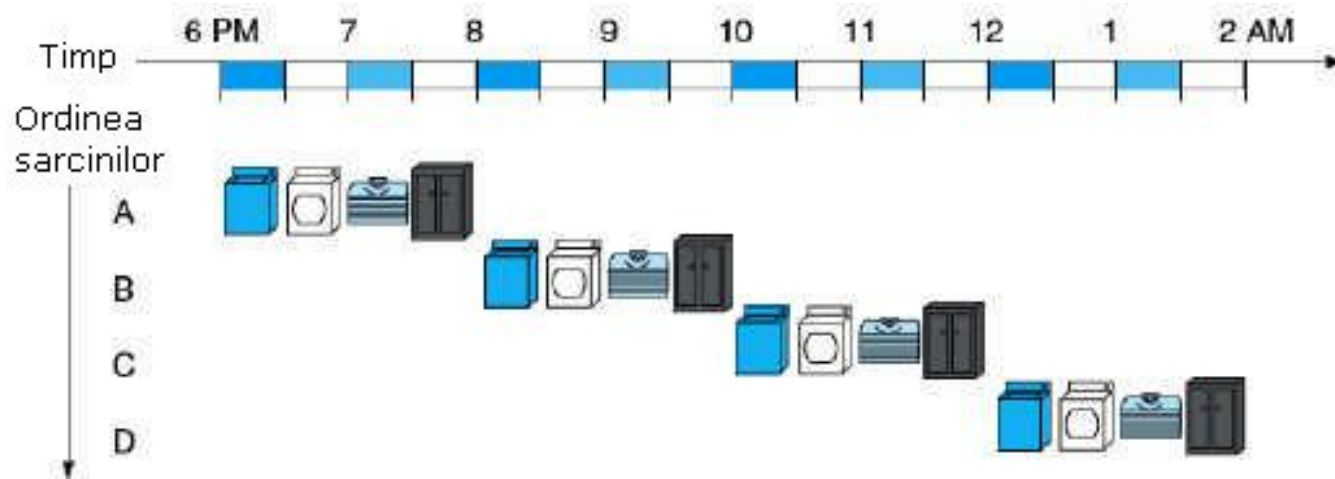
Unitate explicită pentru incrementare – calculează starea secvențială următoare implicită

Memoria de microcod poate fi doar citită

**PIPELINE**

# Introducere

Pipeline – execuția mai multor instrucțiuni se suprapune în timp



Etajul 1 – extragerea instrucțiunii din memorie

Etajul 2 – citirea registrelor în timp ce instrucțiunea este decodificată

Etajul 3 – executarea operației sau calcularea adresei

Etajul 4 – accesul la un operand din memorie

Etajul 5 – scrierea rezultatului într-un registru

$\text{Timpul între instrucțiuni}_{\text{pipeline}} = \text{Timpul între instrucțiuni}_{\text{fără pipeline}} / \text{nr de etaje}$

**Pipeline-ul îmbunătățește performanța prin creșterea productivității instrucțiunilor, nu prin micșorarea timpului de execuție al unei instrucțiuni individuale**

## OBSERVAȚII

Instrucțiunile au aceeași lungime => extragerea instrucțiunilor și decodificarea lor se poate face în doar două etaje de pipe.

Câpurile registrelor sursă sunt localizate în același loc în cadrul instrucțiunii => în etajul 2 putem începe citirea fișierului de registre în același timp în care hardware-ul determină instrucțiunea ce a fost extrasă.

Operanzii din memorie apar numai în instrucțiunile de încărcare și memorare => putem utiliza etapa de execuție pentru calcularea adresei de memorie, iar accesul la memorie se efectuează în etapa următoare.

Operanzii trebuie să fie aliniați în memorie => data poate fi transferată între procesor și memorie într-o singură etapă pipeline.

## **HAZARDURI PIPELINE**

Evenimentul în urma căruia instrucțiunea următoare nu poate fi executată în următorul ciclu de ceas se numește **hazard**.

### **HAZARD SRUCTURAL**

Hardware-ul nu poate suporta combinația de instrucțiuni pe care dorim să le executăm în același ciclu de ceas.

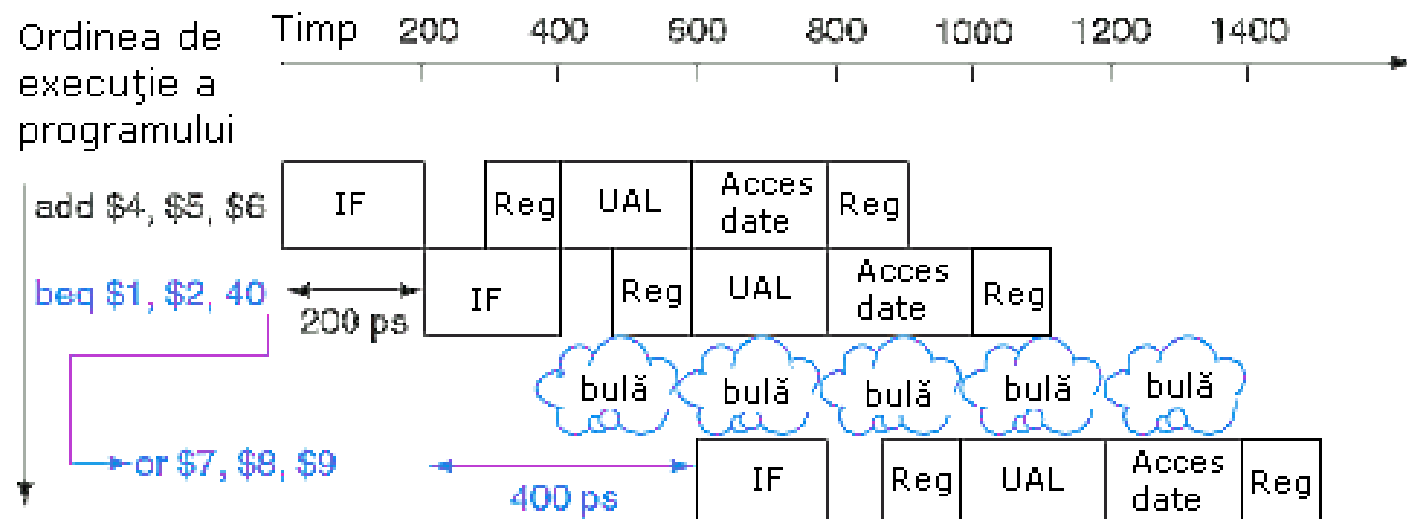
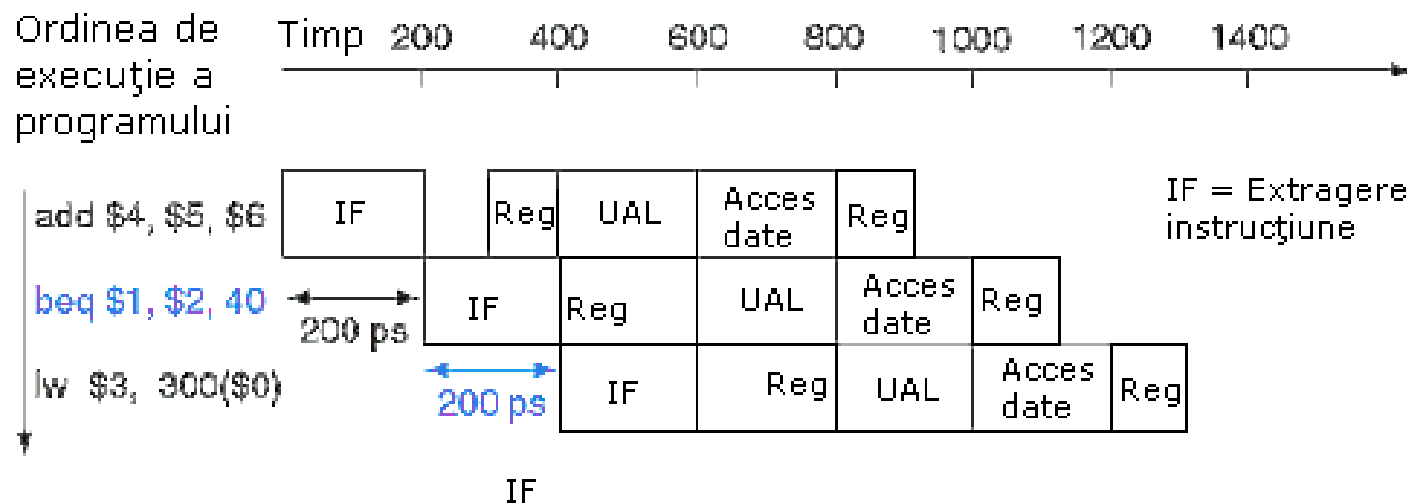
### **HAZARD DE CONTROL**

Apare din necesitatea de a lua o decizie pe baza rezultatelor unei instrucțiuni, în timp ce altele sunt în execuție

### **SOLUȚII**

1. Staționarea – primul ciclu se va executa secvențial și apoi se va trece la execuția pipeline – soluție viabilă în practică dar prea lentă în cazul pipe-urilor lungi

## 2. Predicția – se presupune că ramificațiile nu vor reuși => că doar în cazul reușitelor pipe-ul va staționa.





## Cursul următor – pipeline superscalar și pipeline dinamic

### **CONCLUZII**

1. Pipeline-ul crește numărul instrucțiunilor executate simultan și viteza cu care instrucțiunile sunt începute și terminate
2. Execuția pipeline nu reduce timpul necesar derulării unei instrucțiuni individuale