



Arhitectura Sistemelor de Calcul – Curs 3



Computer Science
& Engineering
Department

Universitatea Politehnica Bucuresti
Facultatea de Automatica si Calculatoare

cs.pub.ro

curs.cs.pub.ro



Cuprins





2

- Comutatoare Ierarhice
- Exemple de CrossBar Switch
- Comutatoare Neierarhice
- Exemple Practice de Comutatoare:
 - Comutatoare Procesor Memorie



Comutatoare

3

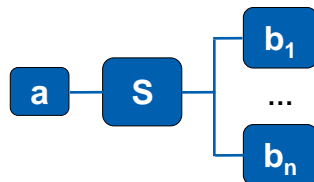
- Se impart in doua mari categorii
 - Ierarhice = conecteaza o componenta de tip a cu una de tip b: $a_i \leftrightarrow b_j$ ($P \leftrightarrow M$)
 - Neierarhice = conecteaza doua componente de acelasi tip a: $a_i \leftrightarrow a_j$ ($P \leftrightarrow P$)
- Comutatoare ierarhice:
 - Comutatorul simplu – poarta 
 - Asigura comunicarea intre componente de tip a si b
 - Este descris ca : $S \{poarta, 1a, 1b\}$
 - Variante posibile:
 - $S \{poarta, 1a, 1b, comutare\ la\ b\}$ 
 - $S \{poarta, 1a, 1b, comutare\ la\ a\}$ 
 - $S \{poarta, 1a, 1b, cu\ legatura\ la\ a\ si\ b\}$ 
 - Poate conecta o resursa la magistrala sau o magistrala la alta magistrala



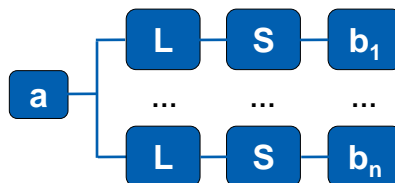
Comutatoare Duplex

4

- Asigura comunicatia intre o componenta de tip a si mai multe componente de tip b
 - Este descris ca: $S \{poarta, 1a, nb, concurrenta\ 1, 1Sp\}$



- Se pot considera toate variantele de la comutatoarele simple:

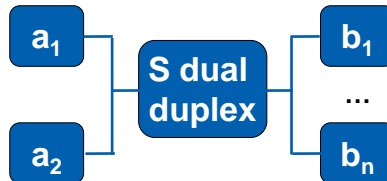




Comutatoare Dual Duplex

5

- Asigura comunicatia intre doua componente de tip a si mai multe componente de tip b
 - Este descris ca: $S \{poarta, 2a, nb, concurenta\ 2, 2nSp\}$



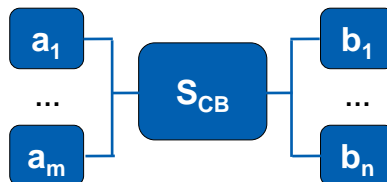
- Sunt posibile aceleasi variante ca la comutatoarele simple



Comutatoare de tip Legatura Multipla

6

- Asigura comunicatia intre m componente de tip a si n componente de tip b
- Este cunoscut si ca Cross-Bar-Switch
 - $S \{CB, ma, nb, c = \min(m, n), m*nSp\}$



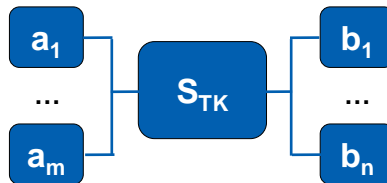
- Orice a poate comunica cu orice b
- Pot avea loc transferuri multiple si simultane!
- Cel mai dificil este de implementat U_{Cmd} pentru S_{CB} – ea trebuie sa rezolve toate posibilele conflicte



Comutatoare de tip Trunchi K

7

- Imbina conectivitatea oferita de S legatura multipla cu costul redus al celorlalte tipuri de comutatoare
- $S \{TK, ma, nb, c = k, k^*(m+n)Sp\}$



- Orice a poate comunica cu orice b
- Nu totdeauna vei avea $m \times n$ comunicatii simultane
 - Asa a aparut ideea de a folosi k linii pentru comunicare
- In functie de m si n si de trafic, se va determina un k optim
 - 8 procs & 4 memorii: pot fi maxim 4 accese la memorii $\rightarrow k=4$, nu are sens mai mult; $k < n$ si $k < m$



Cuprins

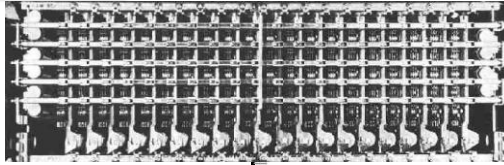
8

- Comutatoare Ierarhice
- Exemple de CrossBar Switch
- Comutatoare Neierarhice
- Exemple Practice de Comutatoare:
 - Comutatoare Procesor Memorie



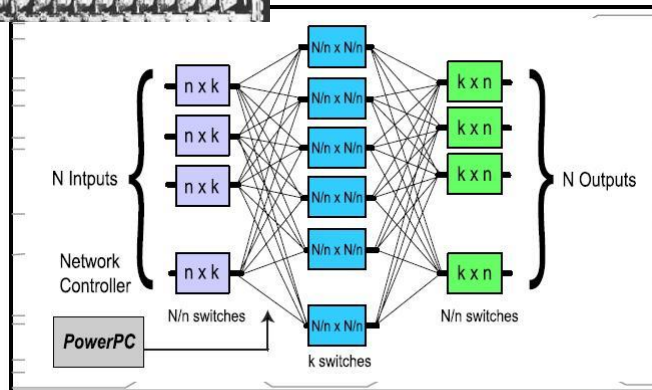
Exemple de CrossBar Switch

9



- Cross bar de la Bell System din 1960 cu 20 de verticale si 10 nivele

- Un crossbar performant, eficient si non-blocant in FPGA-urile Virtex-II si Virtex-II Pro/ProX



Cuprins

10

- Comutatoare Ierarhice
- Exemple de CrossBar Switch
- Comutatoare Neierarhice
- Exemple Practice de Comutatoare:
 - Comutatoare Procesor Memorie



Comutatoare Neierarhice

11

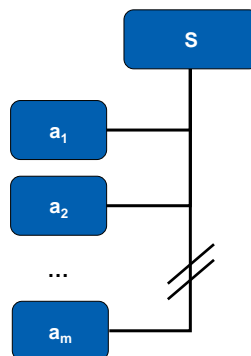
- Asigura conexiunea intre elemente de acelasi tip (e.g. P-P; M-M)
- Tipuri:
 - Comutatoare Duplex
 - Legatura multipla – tip central
 - Trunchi K neierarhic
- Structurile cu comutatoare asigura infrastructura de comunicatie



Comutatoare Neierarhice

12

- Comutatoare Duplex Neierarhice:
 - $S(D_n; m_a, c:1; m_{Sp})$



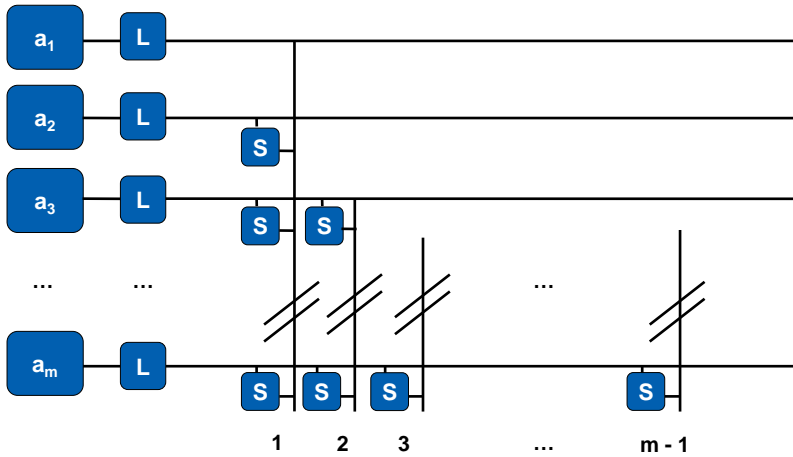
- Bus Inlantuit



Comutatoare Neierarhice

13

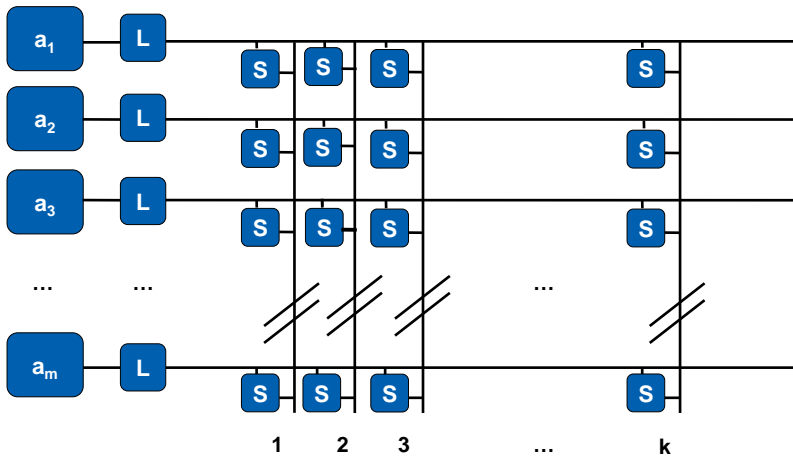
- Legatura multipla – tip central:
 - $S(lm\text{-neierarhica}; ma, c:m/2; m(m-1)/2 Sp)$



Comutatoare Neierarhice

14

- Trunchi-K neierarhic:
 - $S(tk; ma, c:\min(k,m/2); m*k Sp)$





Cuprins

15

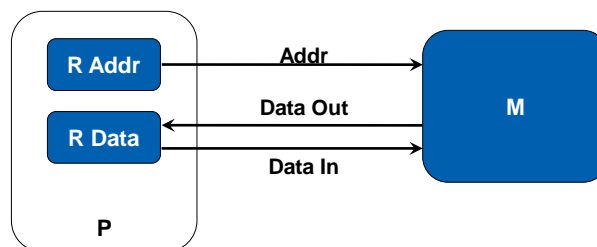
- Comutatoare Ierarhice
- Exemple de CrossBar Switch
- Comutatoare Neierarhice
- Exemple Practice de Comutatoare:
 - Comutatoare Procesor Memorie



Comutatoare Procesor Memorie

16

- Switch Processor Memory $\rightarrow S_{PM}$
- Liniile de adrese si date sunt complet separate



R/W – Disjuncte \rightarrow No Switch!

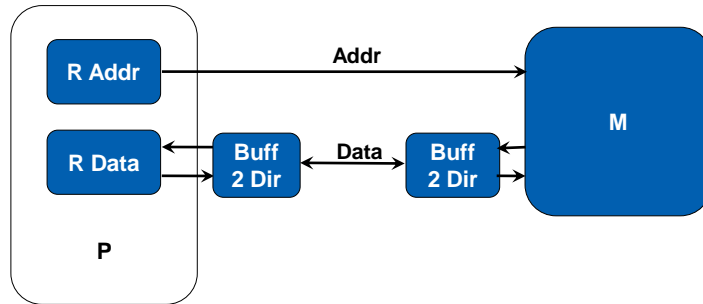
(nu se justifica ambele linii)



Comutatoare Procesor Memorie

17

- Switch Processor Memory $\rightarrow S_{PM}$
- DIn si DOut sunt multiplexate prin magistrala de **date**



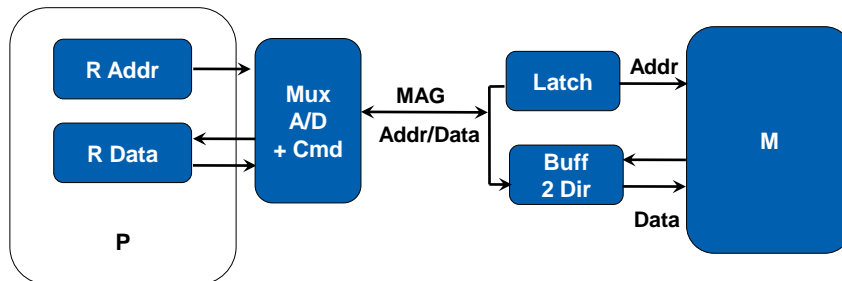
Bufferele sunt fie MUX fie TS



Comutatoare Procesor Memorie

18

- Switch Processor Memory $\rightarrow S_{PM}$
- Addr, DIn si DOut sunt multiplexate prin **aceeasi** magistrala



Bufferele sunt fie MUX fie TS