



UNIUNEA EUROPEANĂ



GUVERNUL ROMÂNIEI



Instrumente Structurale  
2007-2013



# Platformă de e-learning și curriculă e-content pentru învățământul superior tehnic

## Electronică Digitală

### **3. Circuite logice cu tranzistoare bipolare (TBIP)**

## Circuite logice cu tranzistoare bipolare

### Parametrii circuitelor logice

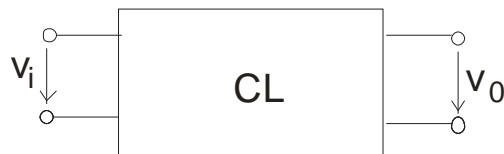
- pentru apreciere;
- pentru comparare:
  1. posibilități de interconectare;
  2. regim tranzitoriu;
  3. caracteristici de alimentare și putere disipată

### Interconectarea circuitelor logice:

- posibilități puse în evidență prin:
  - caracteristici statice;
  - parametri statici;

### Caracteristica de transfer, $v_0(v_i)$ ;

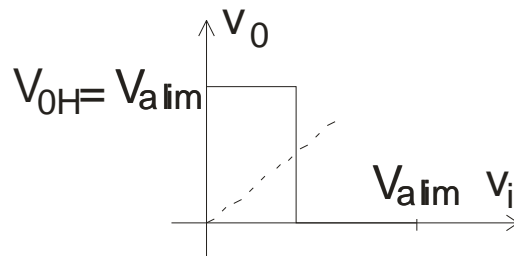
- cazul general:



rezultă:

- nivelele logice de ieșire,  $V_{oL}, V_{oH}$  (în logică pozitivă);
- tensiunile de intrare considerate ca nivele logice,  $V_{iL}, V_{iH}$ ;
- tensiunea de prag logic,  $V_{prL}$  (tensiunea pentru care se consideră că se face trecerea de la un nivel logic la celălalt);
- marginile de zgomot statice,  $MZL$  și  $MZH$  cu  $MZL = V_{iL} - V_{oL}$  și  $MZH = V_{oH} - V_{iH}$  (nivelul maxim al perturbațiilor statice admise fără schimbarea stării circuitului la ieșire);

➤ cazul circuitului logic ideal:



Rezultă:

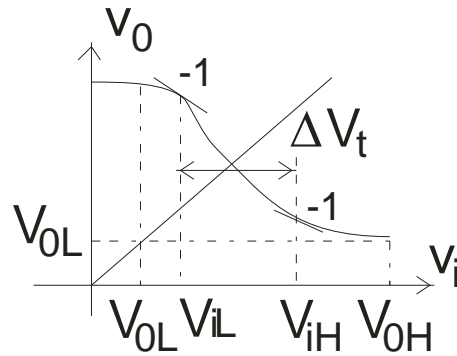
$$V_{oL} = 0; \quad V_{oH} = V_{ALIM}; \quad V_{prL} = 0,5V_{ALIM};$$

$$MZL = MZH = 0,5V_{ALIM}.$$

**Concluzii:**

- se folosește integral tensiunea de alimentare;
- nivelele logice sunt bine precizate și, practic, independente de condițiile reale de funcționare;
- marginile de zgomot statice egale și maxime;
- tensiunea de prag logic la jumătatea tensiunii de alimentare.

➤ cazul circuitului logic real:



Rezultă:

- $V_{iL}, V_{iH}$  se determină pentru panta caracteristicii egală cu -1;
- $V_{oL} \geq 0, \quad V_{oH} \leq V_{ALIM}$ ;
- $V_{prL} \neq 0,5V_{ALIM}$ ;  $MZL, MZH$  scad;

**Concluzii:**

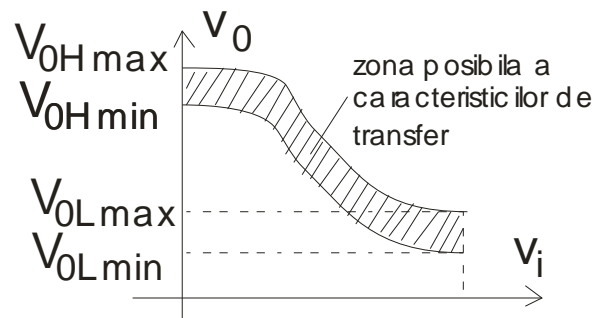
- tensiunea de alimentare nu mai este integral folosită;
- nivelele logice nu mai sunt bine precizate și depind de condițiile reale de funcționare;
- apare zona de tranziție în care nivelele logice nu sunt bine precizate și în care se poate face schimbarea stării circuitului la ieșire la variații mici ale tensiunii de la intrare;

**Condiții reale de funcționare:**

- dispersia de fabricație a componentelor electronice;

- sarcina (de obicei, neprecizată);
- variația condițiilor de mediu (în special,  $\theta$ );
- variația tensiunilor de alimentare;
- îmbătrânirea componentelor;
- zgomotele electrice și electromagnetice.

**În condițiile de funcționare cele mai defavorabile:**



$$- 0 \leq V_{oL \min} \leq V_{oL} < V_{oL \max}; V_{oH \min} < V_{oH} \leq V_{oH \max} \leq V_{ALIM};$$

-  $V_{oL \max}, V_{oH \max}$  sunt garantate de producător, în condițiile de utilizare specificate pentru fiecare familie de circuite logice integrate;

$$- MZL = V_{iL \min} - V_{oL \max}; \quad MZH = V_{oH \min} - V_{iH \max};$$

$$- V_{iL} < V_{prL} < V_{iH}.$$

**caracteristica de intrare,  $i_i(v_i)$ ;**

Se determină curenții de intrare,  $I_{iL}, I_{iH}$ :

- pentru CL ideal: curenții de intrare sunt nuli;

- pentru CL real: curenții de intrare sunt între limite foarte mari:  $mA$  pentru TTL respectiv  $\mu A$  pentru CMOS;

- în condițiile reale de funcționare, pentru fiecare familie de circuite integrate se stabilesc:  $I_{iL\max}, I_{iH\max}$ ;

- se determină tensiunile extreme ce pot fi aplicate circuitului la intrare fără a se provoca distrugerea acestuia:  $V_{i\min}, V_{i\max}$ .

### **caracteristicile de ieșire, $i_o(v_o)$ (în funcție de starea logică la ieșire);**

Se determină curenții disponibili la ieșire,  $I_{oL}, I_{oH}$ :

- pentru CL ideal: curenții de ieșire sunt nelimitați;

- pentru CL real se definesc:  $I_{oL\max}, I_{oH\max}$ ;

Se definește *capacitatea de încărcare statică, fan-out*:

- circuite logice de același tip:  $\min \left\{ \frac{I_{o\max}}{I_{iL\max}}, \frac{I_{oH\max}}{I_{iH\max}} \right\}$ ;

- pentru circuite diferite se face bilanțul curenților pentru fiecare stare logică de la ieșire:  $I_{oL\max} > I_{sL\max}, I_{oH\max} > I_{sH\max}$ .

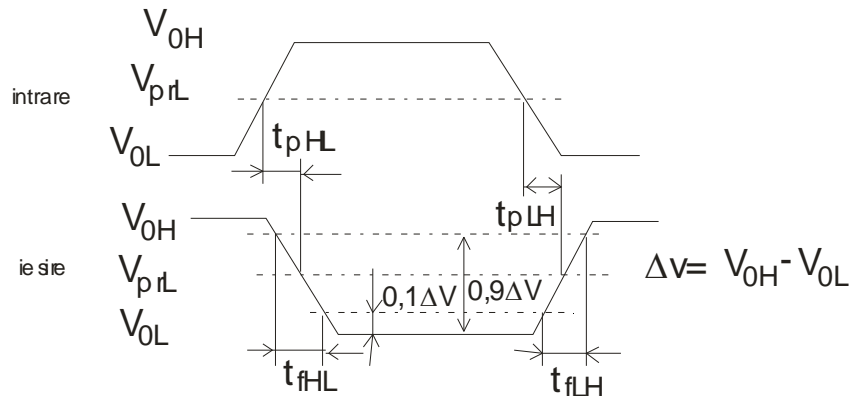
### **Regimul tranzitoriu:**

Se consideră răspunsul unui circuit logic la un semnal obținut de la un circuit logic de același tip:

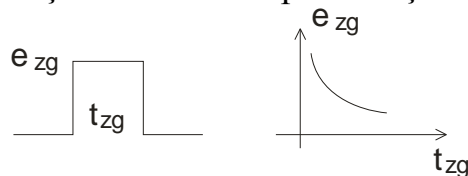
Se definesc:

- timpul de propagare (diferența de timp între trecerea prin  $V_{prL}$  a tensiunii de ieșire și trecerea prin aceeași valoare a tensiunii de

intrare),  $t_{pHL} \neq t_{pLH}$ ; timpul de propagare mediu:  $t_p = \frac{t_{pLH} + t_{pHL}}{2}$ ;  
determină viteza de lucru a circuitelor (numărul de operații pe secundă);



- duratele fronturilor,  $t_{fHL} \neq t_{fLH}$  - depind de sarcină, de structura circuitului și se precizează valorile maxime pentru sarcini capacitive precizate; influențează timpul de propagare, determină o creștere suplimentară a consumului, favorizează tendința de apariție a oscilațiilor parazite, influențează regulile de proiectare și de realizare a circuitelor;
- marginea de zgomot dinamică – definită ca amplitudinea minimă a unui impuls de durată precizată care schimbă starea CL la ieșire – reflectă rezistența circuitului la perturbații dinamice.



### Caracteristici de alimentare

- tensiuni de polarizare:  $V_{CC}, V_{EE}, V_{DD}$ , cu toleranțele admise;

- curenții de alimentare: 
$$\begin{cases} I_{CCL}, I_{CCH}, I_{CC} = \frac{I_{CCL} + I_{CCH}}{2}; \\ I_{DDL}, I_{DDH}, I_{DD} = \frac{I_{DDL} + I_{DDH}}{2}; \end{cases}$$
- puterea disipată:  $P_{CCL}, P_{CCH}$ ;
- puterea medie disipată:  $P_d = \frac{P_{CCL} + P_{CCH}}{2}$ , pentru impulsuri de joasă frecvență și cu un factor de umplere de 0,5;
- componentele tranzitorii ale puterii disipate determinate de sarcină și de duratele finite ale fronturilor impulsurilor de comandă;
- influențe: limitează gradul de integrabilitate, restricții la amplasarea componentelor, restricții la cablajele de masă și de alimentare, restricții la proiectarea surselor de alimentare.
- factor de merit:  $M = P_d t_p$  - caracterizează familiile de CL.

**Sursa:** Nicolae Cupcea, *Structura circuitelor digitale*, Editura Matrix Rom, București.