



UNIUNEA EUROPEANĂ



GUVERNUL ROMÂNIEI



Instrumente Structurale
2007-2013



Platformă de e-learning și curriculă e-content pentru învățământul superior tehnic

Electronică Digitală

14. Tehnologia BiCMOS

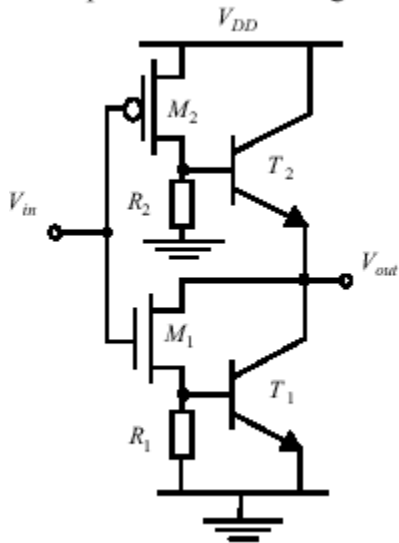
Circuite BiCMOS

Procesul tehnologic numit BiCMOS (**B**ipolar **CMOS**) oferă o serie întreagă de noi oportunități deoarece el combină densitatea superioară de integrare specifică circuitelor CMOS cu curenții mari de ieșire care pot fi obținuți la circuitele bipolare. Dezavantajele sunt complexitatea mărită a porturilor și prețul de cost mai mare.

Inversorul BiCMOS

Există mai multe variante de inversoare BiCMOS, dar din acestea vom alege pe cel mai simplu, care să ne permită ilustrarea principalelor proprietăți și caracteristici.

Când tensiunea de intrare V_{in} este în "1" ($=V_{DD}$) tranzistorul NMOS M_1 este în conducție (on), aducând și pe tranzistorul bipolar T_1 în conducție, în timp ce tranzistorul PMOS M_2 și tranzistorul bipolar T_2 sunt blocați. Rezultatul este o ieșire în "0". Când intrarea este în "0" ($V_{in}=0$), M_2 și T_2 vor fi în conducție, în timp ce M_1 și T_1 vor fi blocați, rezultând un nivel "1" la ieșire. În regim static T_1 și T_2 nu sunt niciodată în conducție simultană, neexistând o cale de curent de la V_{DD} la masă, și nici consum.



Comparativ cu familiile TTL și CMOS, avem un circuit care are caracteristicile de intrare și alimentare ale unui circuit CMOS, și caracteristicile de ieșire ale unui circuit TTL cu ieșire totem-pole. Etajul de intrare și etajul intermediar de la circuitul TTL au fost înlocuite cu un circuit CMOS.

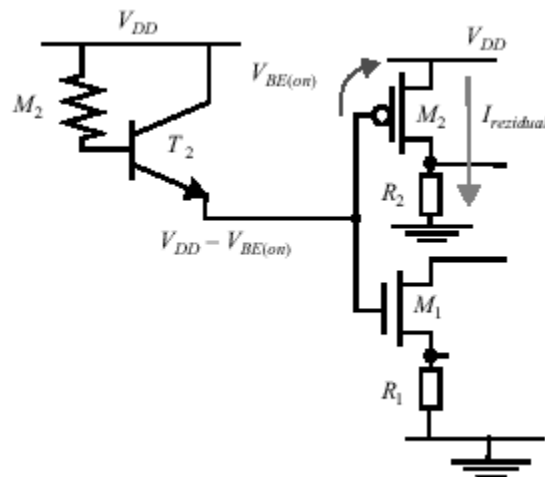
Rezistențele R_1 și R_2 sunt necesare pentru a evacua sarcina de bază a tranzistoarelor bipolare, atunci când vrem să le blocăm. De exemplu,

cand intrarea comută din “1” in “0”, M1 se blochează primul. Pentru a-l bloca si pe T1 trebuie evacuată sarcina din bază, lucru care se intamplă prin rezistenta R1.

In regim dinamic, există un moment de timp in care T1 si T2 conduc simultan, existând si o cale de curent de la VDD catre masă. Varful de curent contează atat pentru puterea disipată cât si ca sursă potențială de zgomot. Astfel blocarea celor doi tranzistori bipolari trebuie să se facă cat mai repede posibil. Din modul de functionare rezultă si anumite informații asupra aspectului caracteristicii statice de transfer. In primul rând, ecartul(diferența) dintre cele două nivele logice la iesire este mai mic decat la circuitele CMOS (mai mic decat tensiunea de alimentare VDD).

Cu intrarea in “0”(Vin=0), tranzistorul PMOS M2 este in conducție, acționând ca o rezistență care leagă baza lui T2 la VDD. T2 este in conexiune repetoare pe emitor astfel că tensiunea de iesire Vout se poate ridica pâna la maxim $V_{out} = V_{OH} = V_{DD} - V_{BE(on)} = V_{DD} - V_D = V_{DD} - 0.7V$

Cand intrarea este “1” (Vin= VDD), tranzistorul NMOS M1 este in conducție. T1 este in conducție atâta timp cat $V_{out} > V_{BE(on)}$. Cand Vin coboară sub $V_{BE(on)}$, T1 se blochează. Astfel avem $V_{out} = V_{OL} = V_{BE(on)} = 0.7V$. Diferența intre cele două nivele logice pe iesire va fi $V_{DD} - 2V_{BE(on)}$, lucru care micșorează marginea de zgomot de curent continuu dar poate duce si la un consum mărit.

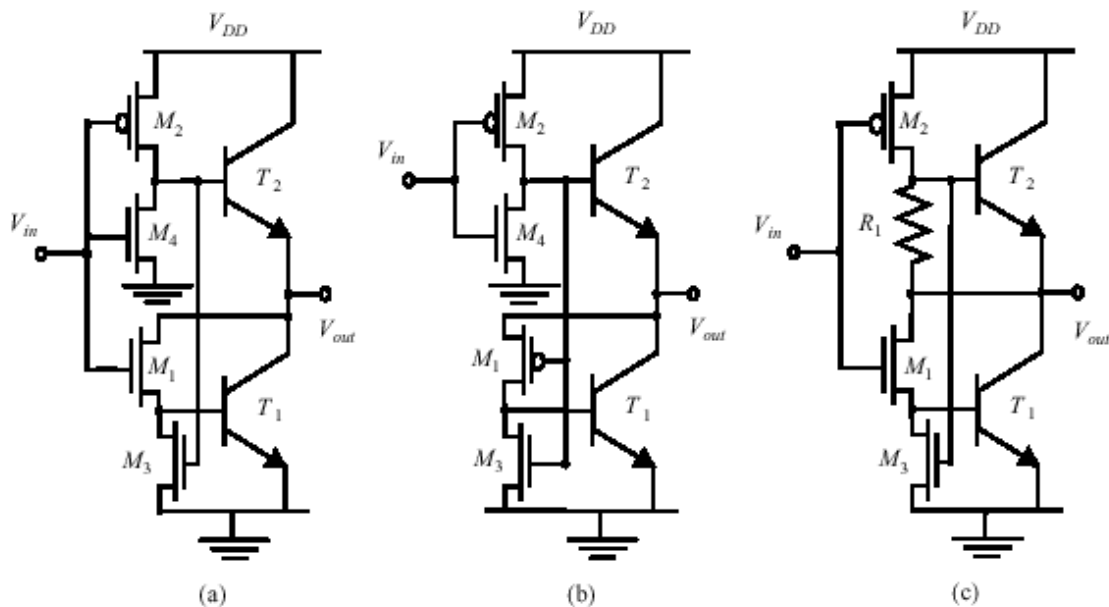


In figura anterioară este prezentată o iesire de inversor BiCMOS (cu intrarea proprie in “0” si iesirea in “1”) conectată la o intrare de inversor BiCMOS.

Tensiunea de iesire $V_{OH} = V_{DD} - V_{BE(on)}$ nu reuseste să blocheze sigur (complet) tranzistorul PMOS M2 deoarece $V_{BE(on)}$ are o valoare apropiată de tensiunea de prag a tranzistorului PMOS. Ca urmare, va exista un curent rezidual de alimentare in regim static si deci un consum mărit

de regim static. Eliminarea acestui dezavantaj se poate face doar pe seama măririi complexității circuitului.

Utilizarea rezistoarelor nu este foarte practică pentru o realizare monolitică, astfel ca rezistențele R_1 și R_2 sunt implementate cu elemente active (tranzistoare MOS) care sunt aduse în conducție doar când este nevoie. În figura alăturată sunt prezentate trei variante de implementare a inversorului generic de până acum. Variantele (a) și (b) sunt asemănătoare, având același dezavantaj al ecartului micșorat între nivelele logice la ieșire. Acest dezavantaj este eliminat la varianta (c), care folosește din păcate un rezistor, ducând la creșterea prețului de cost.



Pentru inversorul din figura (b) vom prezenta o caracteristică statică de transfer obținută prin simulare SPICE (caracteristica reală este, în linii mari, similară). Tensiunea de alimentare este $V_{DD}=5V$.

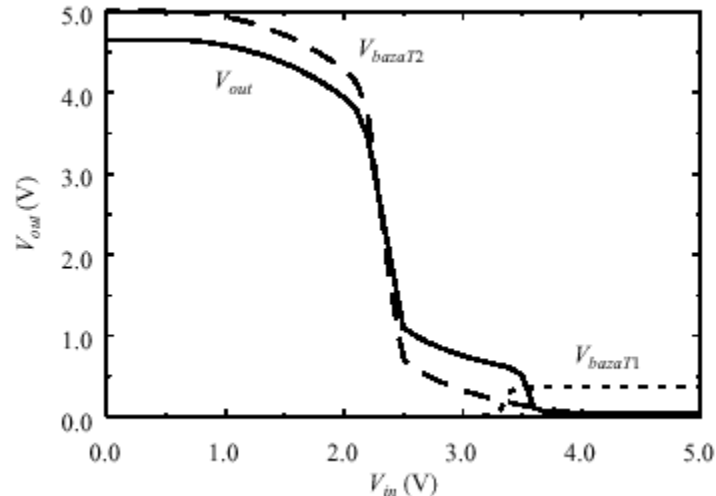
Forma complicată este datorată interacțiunii complexe între dispozitivele active diverse. Pe aceeași caracteristică a fost reprezentată și tensiunea în bază a tranzistoarelor T_1 (V_{bazaT1}) și respectiv T_2 (V_{bazaT2}).

În regiunea de tranziție dintre $2V$ și $3.5V$, în realitate, nici unul din cei doi tranzistori bipolari nu este în conducție.

Tranzistorul PMOS M_1 intră în conducție doar după ce M_3 se blochează și când V_{bazaT2} a coborât suficient sub V_{out} . Aceasta face ca T_1 să intre în conducție și crează o cădere suplimentară a tensiunii de ieșire în jurul lui $V_{in}=3.5V$.

Din figură rezultă următoarele nivele logice, tensiune de prag și

marginii de zgomot: $V_{OH} = 4.64 \text{ V}$; $V_{OL} = 0.05 \text{ V}$; $V_{IL} = 1.89 \text{ V}$; $V_{IH} = 3.6 \text{ V}$;
 $V_P = 2.34 \text{ V}$; $MZL = 1.84 \text{ V}$; $MZH = 1.04 \text{ V}$



Modul în care parametrii de mai sus au fost extrasi este oarecum relativ datorita formei complexe a caracteristicii (existenței mai multor puncte de frângere).

Timpul de propagare

În linii mari, timpul de propagare pentru inversorul BiCMOS are două componente: una legată de aducerea în conducție sau blocare a tranzistoarelor bipolare și una legată de încărcarea/descărcarea sarcinilor capacitive.

Una din proprietățile interesante ale structurii inversorului BiCMOS este că tranzistorii T1 și T2 nu se saturează, ei fiind fie blocați, fie conducând în regim activ normal (r.a.n). Pentru un "1" la ieșire, T2 rămâne în r.a.n atunci când $V_{out} = V_{OH}$. Tranzistorul PMOS M2 acționează ca o rezistență prin care potențialul colectorului este întotdeauna mai mare decât al bazei, T2 fiind și în conexiune colector comun.

Pentru un "0" la ieșire, când $V_{out} = V_{OL}$, M1 acționează ca o rezistență între colectorul și baza lui T1, evitându-se saturarea acestuia.

Astfel sarcina de bază este menținută la o valoare minimă (nu există sarcina în exces), aducerea în conducție sau blocare făcându-se foarte rapid.

Pentru cea de a doua componentă care este cea dominantă, vom presupune ca efectul capacității de sarcină C_L este cel mai important.

Pentru o tranziție a ieșirii din "0" în "1" (a, t_{pLH}) tranzistorul T1 este

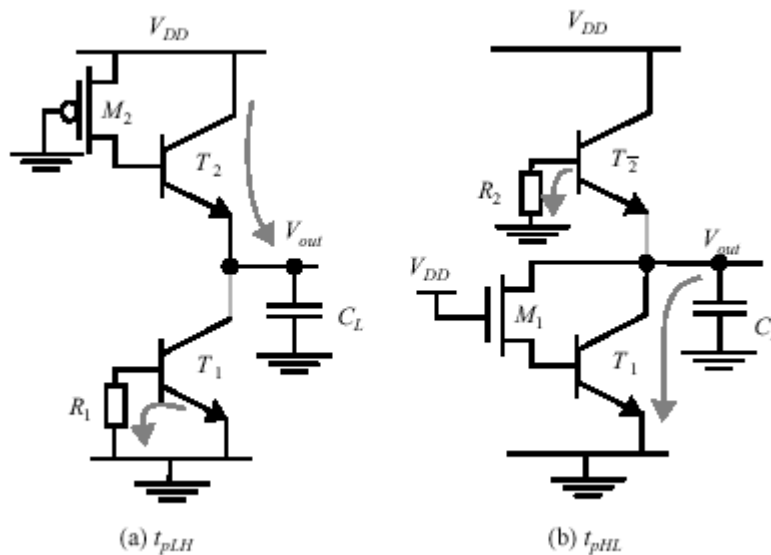
blocat rapid, sarcina de bază fiind evacuată prin R1. C_L se încarcă cu un curent care este dat de cascada lui M2 și T2. Curentul de sursă al lui M2 este curent de bază pentru T2, fiind multiplicat cu β_F pentru T2 în r.a.n. Astfel curentul de încărcare are valori consistente:

$$(\beta_F + 1) (V_{DD} - V_{BEon} - V_{out}) / R_{DS M2}$$

Pentru o tranziție a ieșirii din "1" în "0" (b, t_{pHL}) tranzistorul T2 este blocat rapid, sarcina de bază fiind evacuată prin R2. Combinația M1-T1 acționează tot ca un multiplicator de curent, curentul de descărcare fiind:

$$(\beta_F + 1) (V_{out} - V_{BEon}) / R_{DS M1}$$

presupunând ca: $R_{DS M1} \ll R_1$.



Multiplicarea de curent pusă în evidență face ca ieșirea inversorului BiCMOS să aibă o capacitate mult mai mare de a absorbi / debita curent decât inversorul CMOS.

Puterea disipată

Din punct de vedere al puterii disipate comportarea unui inversor BiCMOS este foarte asemănătoare cu cea a unui inversor CMOS. Puterea de regim static este foarte mică, iar cea dinamică este dată, în principal, de încărcarea/descărcarea sarcinii capacitive. La sarcini capacitive mici puterea dinamică proprie portii este mai mare decât la CMOS datorită complexității sporite. Portile BiCMOS au o comportare mai avantajoasă din punct de vedere al puterii disipate pentru sarcini capacitive mari și foarte mari.

Exemple de familii (serii) logice realizate in tehnologie BiCMOS: 74ABT, 74ABTE, 74BCT, 74FCT, 74LVT, 74ALVT, 74ALB. Unele din aceste serii sunt destinate si utilizării la tensiune de alimentare scazută ($V_{cc} < 5V$).

Ca o observație generală se poate mentiona faptul ca **diversitatea funcțională a modulelor disponibile in aceste serii BiCMOS este mică, ele cuprinzand de regulă doar circuite destinate cuplării la magistrală** (de tip bus driver, bus transceiver, etc.), acolo unde se valorifică într-adevar trăsăturile pozitive ale familiei: curenți de iesire mari pentru comanda unor sarcini capacitive mari.

Sursa: Sorin Nicola, *Circuite integrate numerice*

www.robotics.ucv.ro/curscin/