



UNIUNEA EUROPEANĂ



GUVERNUL ROMÂNIEI



Instrumente Structurale
2007-2013



Platformă de e-learning și curriculă e-content pentru învățământul superior tehnic

Proiectarea Logică

07. Clase de circuite secventiale

CLASE DE CIRCUITE SECVENTIALE

Circuitele secvențiale sunt construite cu linii de reacție care aduc, practic, valori ale liniilor de ieșire ca intrări ale circuitelor respective. Reacția este o condiție necesară pentru circuitele secvențiale, forțând liniile de ieșire să depindă de o întreagă istorie de secvențe de vectori de intrare.

Se poate implementa un element cu memorie simplu printr-o conectare în cascadă a unui număr par de inversoare. Aceasta este structura circuitului de bază utilizat în toate memoriile cu acces aleatoriu (RAM) statice.

Tot simplă este o structură cu memorie obținută prin conectarea încrucișată a două porți SAU-NU ori ȘI-NU. Aceasta este structura de bază a bistabililor și *latch-urilor*.

Lanțuri de circuite inversoare

Se consideră circuitul simplu din figura 2.

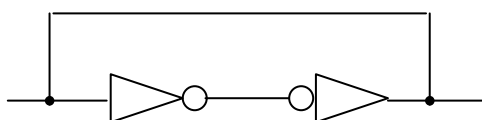


Figura 2. Inversoare înseriate formează un element cu memorie.

Acesta constă din conexiunea în serie a două circuite inversoare, cu bucla de reacție constituită prin conectarea liniei de ieșire a celui de-al doilea inversor la intrarea primului.

Dacă ieșirea primului inversor are valoarea $b \in \{0,1\}$ atunci după trecerea prin cel de-al doilea inversor aceasta valoare se menține pentru o durată nedeterminată (tot atâta timp cât sunt alimentate electric).

Circuitul prezintă o ușoară problemă privitor la modul în care se poate schimba valoarea memorată. Este necesară o întrerupere a buclei de reacție atunci când se aplică la intrarea primului inversor noua valoare care urmează să fie memorată (înscrisă în dispozitivul cu memorie).

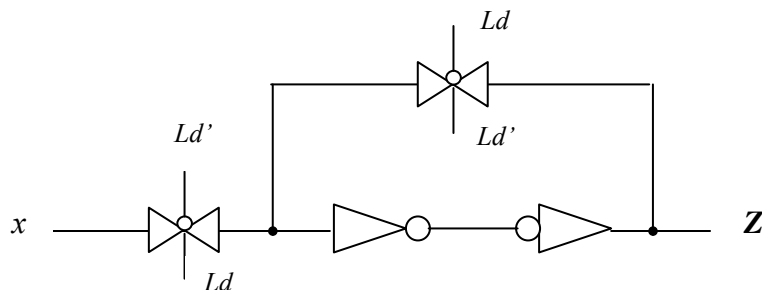


Figura 3. Element cu memorie și facilități de înscris.

În figura 3 este prezentată o soluție implementată prin porți CMOS de transmisie comandate prin semnalul Ld și complementul acestuia. De îndată ce semnalul Ld este asertat are loc întreruperea buclei de reacție și admiterea noii valori x la intrarea primului inversor. Imediat după trecerea în valoarea 0 a semnalului Ld are loc refacerea buclei de reacție și desfacerea legăturii la intrarea primului inversor. Acum linia de ieșire Z are valoarea x .

Conectarea în cascadă a unui număr de inversoare poate sluji și alte scopuri în afara construcției unui element simplu de memorie. Dacă numărul de inversoare conectate este impar acest dispozitiv devine un oscilator (*circuit secvențial astabil*) cu formă de undă dreptunghiulară având amplitudinea semnalului generat cât tensiunea de alimentare.

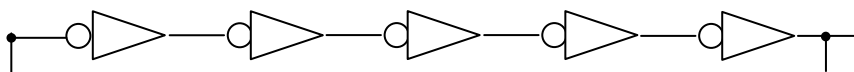


Figura 4. Inversoare înseriate în număr impar formează un oscilator.

În cazul circuitului din figura 4, dacă se notează prin t durata întârzierii semnalului printr-un inversor, se constată o perioadă $10t$ a oscilației cu factor de umplere 50%. Astfel de oscilatoare sunt numite, în literatura de profil, *oscilatoare în inel*.

Porți SAU-NU conectate încrucișat

Aceasta este cea de-a doua alternativă în construcția elementelor cu memorie. Se pot folosi în egală măsură porți ȘI-NU modalitatea de obținere a unui circuit secvențial cu două stări fiind similară. Spre deosebire de circuitele cu memorie construite cu un număr par de inversoare aici apar două linii de ieșire complementare una celeilalte.

O reprezentare precisă a modului de conectare, în acest caz, al celor două porți SAU-NU este ilustrată în figura 4 (a).

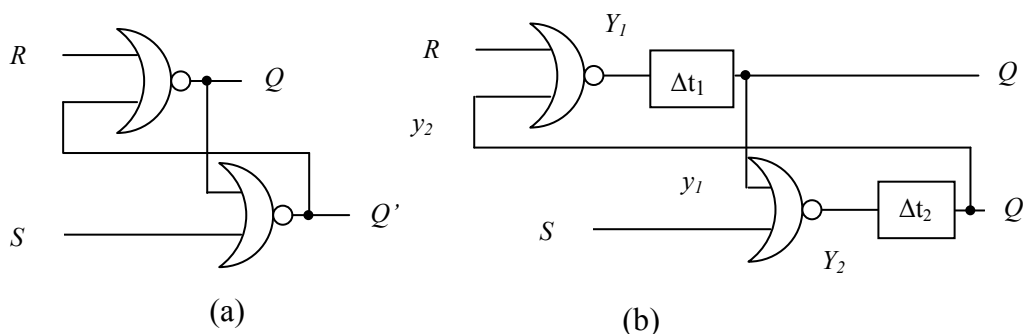


Figura 4.
 (a) Circuite SAU-NU conectate încrucișat.
 (b) Evidențierea întârzierii prin fiecare buclă de reacție.

Este esențial de reamintit că de îndată ce o linie de intrare, într-o poartă SAU-NU cu două intrări, are valoare 1 atunci, indiferent de valoarea celeilalte linii de intrare, ieșirea are valoarea 0.

Cu aceasta se poate ușor remarca modul de funcționare ale acestui circuit secvențial. Se presupune, pentru început că liniile de intrare R și S au valoarea 1, respectiv 0. Atunci, indiferent de valoarea liniei Q' , linia Q ia valoarea 0. Consecutiv, deoarece $Q = 0$ iar $S = 0$ atunci linia de ieșire $Q' = 1$. Un raționament asemănător se poate urma în situația simetrică: $R = 0$ și $S = 1$.

Dacă ambele intrări au valoarea zero atunci circuitul va păstra, teoretic, un timp nedefinit valoarea memorată (la fel ca la conectarea în buclă a unui număr par de circuite inversoare).

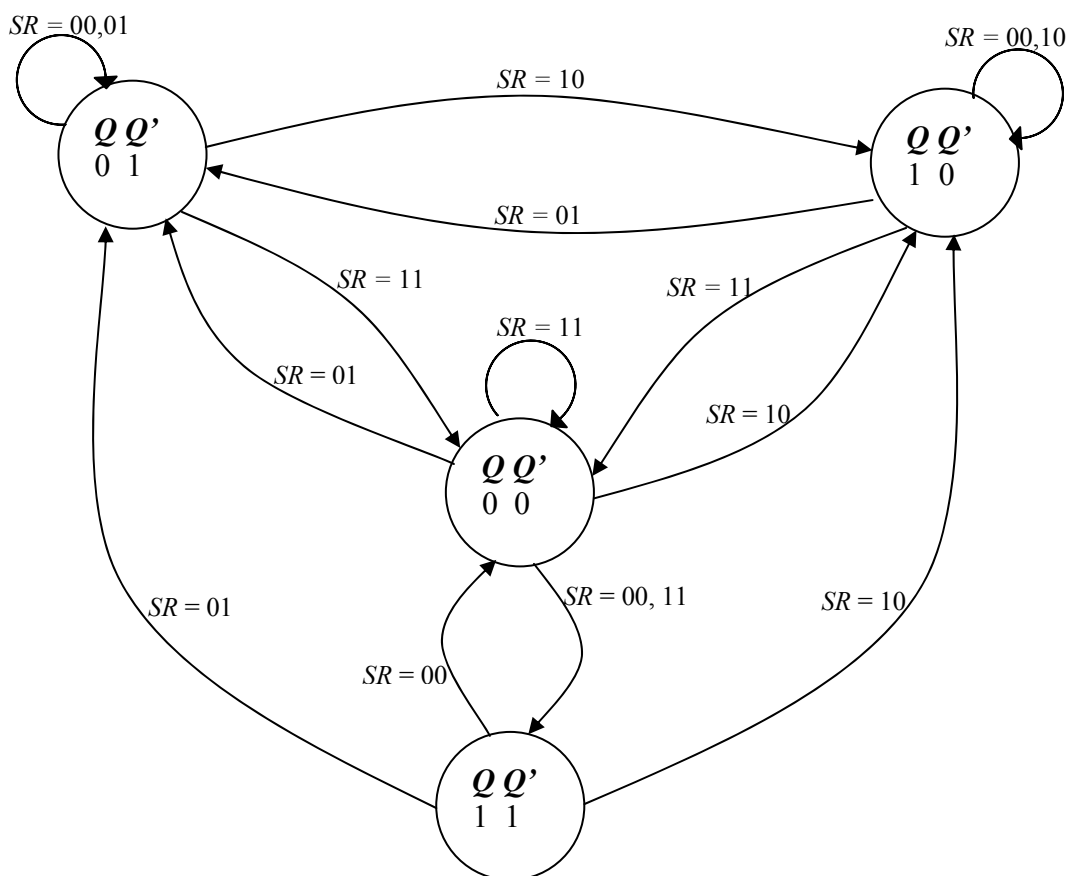


Figura 5. Diagrama teoretică de stări a circuitului secvențial din figura 4.

De remarcat un mod de funcționare special atunci când ambele intrări sunt asertate ($S = R = 1$). În această situație ambele linii de intrare sunt conduse în valoarea 0 ceea ce violează ipoteza complementarității liniilor de ieșire Q și Q' . Această acționare a circuitului este interzisă. Valorile celor două linii de ieșire reprezintă starea în care se găsește circuitul secvențial considerat.

| S | R | Q^t | Q^{t+1} |
|-----|-----|-------|-----------|
| 0 | 0 | X | Q^t |
| 0 | 1 | X | 0 |
| 1 | 0 | X | 1 |
| 1 | 1 | X | instabil |

Figura 6. Tabelul de funcționare al circuitului secvențial din figura 4.

Tabelul din figura 6 concentrează observațiile făcute anterior. Coloana Q^t semnifică starea circuitului la momentul t , înainte de aplicarea valorilor liniilor de intrare din coloanele S și R . Iar coloana Q^{t+1} reprezintă starea imediat următoare aplicării intrărilor.

Dacă după o acționare interzisă una dintre liniile de intrare se completează se reintră în funcționarea normală. Dar dacă după aplicarea valorilor de intrare $S = R = 1$, se aplică simultan valorile $S = R = 0$ circuitul va oscila. Acest comportament oscilatoriu se datorează unei *condiții de cursă* (a se vedea figura 5). Teoretic, condiția de cursă va continua atâta timp cât R și S au valoarea 0.

Totuși, întârzierile prin cele două porți nu sunt riguros egale și atunci una dintre liniile de ieșire va ajunge la valoarea 1 înaintea celeilalte oprind oscilația.

Diagrama de stări din figura 7 reflectă acest fapt.

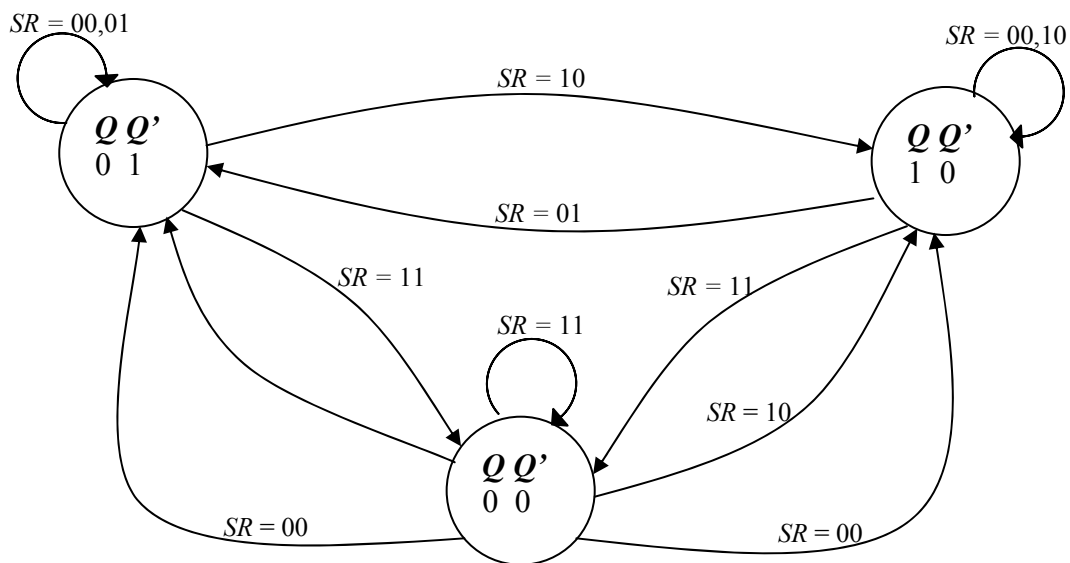


Figura 7. Diagrama observată de stări a circuitului secvențial din figura 4.

Diagramele de stări sunt grafe alcătuite din noduri și arce orientate. Fiecare nod este asociat unei stări a circuitului și este etichetat cu starea respectivă. Arcele reprezintă tranzițiile dintre stări. Fiecare tranziție este etichetată prin condiția (condițiile) care caracterizează respectiva tranziție. Astfel, spre exemplu, dacă la un moment dat circuitul se găsește în starea $(QQ'/01)$ se poate rămâne în aceeași stare dacă liniile de intrare au valorile $(SR/ 00, 01)$ sau se poate tranzita în una din stările $(QQ'/00)$ sau $(QQ'/10)$ după cum valorile liniilor de intrare sunt $(SR/ 11)$, respectiv $(SR/ 10)$.