



UNIUNEA EUROPEANĂ



GUVERNUL ROMÂNIEI



Instrumente Structurale
2007-2013



Platformă de e-learning și curriculă e-content pentru învățământul superior tehnic

Testarea Sistemelor

3. Modele logice ale defectelor

MODELE LOGICE ALE DEFECTELOR

Testarea funcționării unui sistem electric digital, cu o complexitate arbitrară, are loc pe toată durata existenței acestuia. Defectele pot apărea pe durata proiectării (erori de proiectare), manufacturării, asamblării, depozitării și utilizării ori întreținerii acestuia.

Cea mai mare parte a defectelor au o apariție determinată, fiind cauzate de procese imperfecte de proiectare, manufacturare etc. Aceasta face ca în afara stabilirii funcționării eronate, să fie de interes și determinarea precisă a cauzei care a condus la malfuncționarea respectivă și localizarea acesteia, făcându-se astfel perfectibil procesul corespunzător.

Se consideră, în general, pentru circuite și dispozitive trei mari modalități de testare:

- Testarea statică sau funcțională,
- Testarea dinamică sau parametrică și
- Testarea la viteza nominală de lucru.

Testarea statică sau funcțională se efectuează prin aplicarea unor vectori binari de valori pe liniile de intrare și analizând starea stabilă a liniilor de ieșire în vederea determinării comportamentului funcțional corect.

Cea de-a doua modalitate de testare, cea parametrică, verifică comportamentul semnalelor corelat cu factorul timp, implicând anumite măsurători ale nivelelor de tensiune și curent.

A treia modalitate este similară primei dar are loc la viteze de funcționare apropiate vitezei maxime de operare. Această testare are eficiență crescută în raport cu celelalte două și este preferată atunci când sunt testate dispozitive sau circuite cu complexitate ridicată (pentru care testarea parametrică este nepractică) sau atunci când sunt testate dispozitive dinamice, cum ar fi memoriile dinamice.

În modul cel mai general cu puțință testarea unei entități (fie aceasta un sistem, modul, placă de circuite etc.) constă din aplicarea unor secvențe de valori (vectori de valori) liniilor de intrare ale acesteia, concomitent cu observarea secvențelor de valori produse pe liniile de ieșire și compararea acestora cu valorile omoloage de referință. Valorile omoloage de referință pot fi anterior calculate și stocate (obținute printr-un model simulat etc.) sau pot fi produse în timp real de o entitate etalon, căreia i se aplică aceleași condiții. Comparația dintre entitatea testată și cea etalon pune în evidență orice discrepanță în funcționarea entității testate, în raport cu cea de referință. Orice discrepanță se spune, generic, că reprezintă o eroare, a cărei cauză se apreciază că este un *defect fizic*. Defectele fizice pot fi *parametrice* sau *logice*.

Defectele parametrice afectează frecvent magnitudinea unui parametru al entității testate cauzând schimbarea unui anumit factor cum ar fi viteza, curentul sau tensiunea. Astfel de defecte se declară în raport cu anumite criterii prin care se stabilește când anume au fost depășite abaterile tolerate.

1. Modelele defectelor logice

Un defect logic reprezintă o modelare a urmării unui defect fizic asupra comportamentului entității modelate, fiind caracterizabil prin faptul că *modifică funcționarea* acesteia. Un astfel de defect logic tipic, frecvent considerat, este fixarea unui semnal logic w , spre exemplu, la o valoare constantă (unu sau zero, valori logice). Dacă semnalul w este blocat în valoarea constantă unu, acest fapt se notează, tradițional, prin w $b-l-1$ (respectiv w $b-l-0$, dacă valoarea constantă este zero). Multe dintre defectele comune din circuitele electrice, cum ar fi întreruperea sau scurtcircuitarea unor linii de circuit, se pot modela, depinzând de tehnologie, prin defecte *blocaje* simple (singulare) sau multiple.

Deoarece în modelarea sistemelor se diferențiază comportamentul logic de cel dinamic (relația cu timpul), se disting *defecte funcționale* și *defecte de întârziere*.

Avantajele modelării defectelor fizice prin defectele logice sunt:

- Problema analizei defectelor se transferă din sfera fizică în cea logică, cu avantajul reducerii gradului de complexitate al problemei prin faptul că numeroase defecte fizice distincte se pot modela prin același defect fizic (complexitatea defectelor logice este mult mai redusă comparativ cu cea a defectelor fizice).
- Multe dintre defectele logice sunt independente de tehnologie, în sensul că același model al defectului se aplică mai multor tehnologii. În acest mod metodele de testare și diagnoză dezvoltate pentru un astfel de model pot fi utilizate în cazul unor defecte fizice al căror efect asupra comportamentului unui circuit este incomplet cunoscut sau, este mult prea complicat ca să fie analizat.

Modelul logic al unui defect poate fi explicit sau implicit. Un *model explicit* definește un univers al defectelor, în care fiecare defect este individual identificat și, în consecință, defectele ce trebuie analizate sunt explicit enumerate. Modelul explicit devine mai puțin practic atunci când universul defectelor respective devine prohibitiv de mare.

Un *model implicit* al defectului definește universul defectelor printr-o identificare generică a defectelor respective – prin enunțarea proprietăților ce le caracterizează

Specificând un defect logic și un model al sistemului, este necesar să se poată determina funcționarea logică a sistemului în prezența defectului respectiv. Din acest motiv, modelarea defectelor este dependentă de modelarea utilizată pentru sistemul respectiv. Defectele definite în conjuncție cu un model structural sunt referite ca fiind *defecte structurale* – efectul acestora se va reflecta prin modificarea interconexiunilor componentelor. *Defectele funcționale* sunt definite în raport cu modelul funcțional și pot, spre exemplu, modifica funcționalitatea unei componente sau pot inhiba o operație la nivel transfer între registre.

Chiar dacă defectele *tranzitorii* și *intermitente* nu sunt defecte tocmai rar întâlnite, modelarea lor este complexă necesitând *date statistice* asupra probabilității lor de apariție. Aceste date sunt necesare pentru determinarea numărului de experimente de testare, decuplate funcționării nominale, repetate pentru maximizarea probabilității detecției unui defect ce se manifestă uneori, aleatoriu, în sistemul testat. Aceste date nu sunt, uzual, disponibile. Defectele tranzitorii și intermitente sunt mai eficient

abordate prin testarea în regim nominal de funcționare. În cele ce urmează vor fi considerate numai *defectele permanente*.

Se va presupune întotdeauna ca în sistem este prezent un singur defect, în absența unei mențiuni explicite care să specifice contrariul. Această *ipoteză a defectului singular*, ipoteză de altfel simplificatoare, este justificată prin *strategia testării frecvente*, care stabilește că trebuie să se testeze suficient de des un sistem pentru ca probabilitatea apariției a mai mult de un defect, între două experimente de testare consecutive, să fie suficient de mică. Astfel, dacă intervalele de întreținere ale unui sistem activ sunt prea lungi, este posibil să se întâlnească defecte multiple.

Există, totuși, situații în care testarea frecventă nu este suficientă pentru evitarea apariției defectelor multiple:

- 1) Ceea ce poate apare într-un sistem real între două experimente de testare este un defect fizic, existând anumite defecte fizice care se manifestă ca defecte logice multiple. Această situație este în mod deosebit verificabilă în cazul circuitelor cu densitate mare, unde multe defecte fizice pot afecta o arie conținând mai multe componente.
- 2) În sistemele recent manufacturate, înaintea primei lor testări, defectele multiple sunt foarte probabile.
- 3) Dacă experimentul de testare nu detectează fiecare defect singular (ceea ce este, în mod uzual, cazul), atunci circuitul poate conține unul dintre defectele nedetectate în orice moment, iar apariția unui al doilea defect între două experimente de test consecutive, face să apară un defect multiplu.

Dar chiar și atunci când sunt prezente defecte multiple, testele deduse în ipoteza defectului unic sunt, uzual, aplicabile pentru detecția defectelor multiple, deoarece *în majoritatea cazurilor, un defect multiplu poate fi detectat prin teste proiectate pentru defectele singulare individuale ce compun respectivul defect multiplu*.

Modelele defectelor structurale, în general, presupun că toate componentele din sistem nu au defecte, fiind afectate doar interconexiunile acestora. Defectele tipice care afectează interconexiunile sunt scurtcircuiturile (prescurtat, adesea, *scurturi*) și întreruperile. Un *scurtcircuit* se formează prin conectarea unor puncte ce nu au fost intenționate să fie conectate, în timp ce o *întrerupere* este formată prin desfacerea nedorită a unei conexiuni. În anumite tehnologii un scurtcircuit între o linie de alimentare, sau de masă, și o linie de semnal poate face ca semnalul să rămână la un nivel de tensiune fixat, spre exemplu. Defectul logic corespunzător constă din *blocarea la o valoare logică fixată* v (v fiind 0 sau 1) a unei linii w , și se notează, tradițional, prin $w-b-l-v$. Un scurtcircuit între două linii de semnal poate face să apară, în funcție de tehnologie, o nouă funcție logică. Defectul logic reprezentând un astfel de scurtcircuit este referit ca fiind un *defect punte (bridging fault)*. Depinzând de tehnologie, funcția introdusă de un defect punte poate fi SAU ori ȘI. Depinzând atât de liniile scurtcircuitate dintr-un circuit dat cât și de tehnologia utilizată, un astfel de defect poate face ca un circuit combinațional să devină secvențial (stabil sau oscilant).

Efectul unei întreruperi asupra unei linii de semnal unidirecționale neramificate w , în multe tehnologii, este deconectarea unei intrări dintr-o poartă. Această intrare ajunge să aibă o valoare constantă anumită, făcând astfel să apară un defect blocaj la valoarea respectivă, așa cum se poate vedea în figura 1(a).

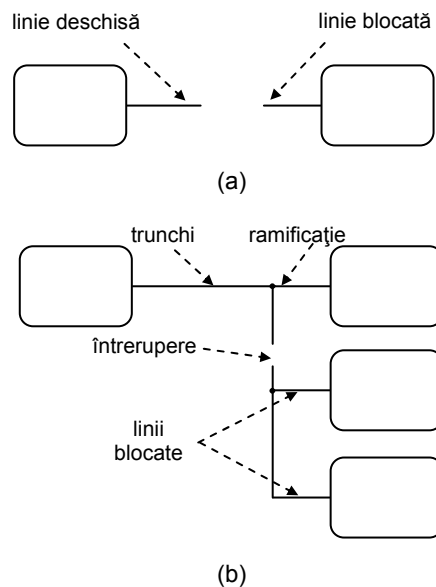


Figura 1. Linii blocate cauzate de
întreruperi.
(a) Blocaj singular,
(b) Blocaj multiplu.

Același efect poate să rezulte, de asemenea, dintr-un defect fizic intern al componentei care conduce linia w , dar fără să se poată accesa cele două capete ale liniei nu se pot diferenția cele două cazuri. Această diferențiere, nu este necesară în testarea la nivelul pinilor terminali, dealtfel, pentru că se presupune că linia de semnal, în întregime sa, este blocată la valoarea respectivă.

De remarcat că un singur defect logic, și anume linia w blocată la o valoare logică (zero sau, 1) poate reprezenta mai multe de defecte fizice distincte:

- întreruperea liniei w ,
- un scurtcircuit al liniei w la o linie de alimentare, sau
- orice alt defect intern corespunzător componentei, care conduce linia w , blocând această linie la valoarea respectivă.

O întrerupere a unei linii de semnal fără ramificații poate conduce la un defect blocaj multiplu ce cuprinde un subset al liniilor sale ramificate, așa cum s-a ilustrat în figura 1(b). Dacă se restrâng considerațiile numai asupra modelul blocajului singular, atunci sunt de considerat fiecare defect blocaj al unei singure ramificații, separat de defectul trunchiului.

În abordarea macro pentru modelarea ierarhică, fiecare componenta este expandată în modelul sau structural intern. Totuși dacă componentele sunt individual testate înaintea asamblării lor, atunci poate fi suficient sa se testeze numai defectele ce afectează interconexiunile acestora. În consecință nu se consideră defecte interne ale componentelor ci doar defecte asociate bornelor / pinilor, lor de I/E. Aceasta ipoteză de restrângere a defectelor este referită, în genere, ca fiind *modelul defectului de pin (bornă)*.