

Laborator 3

Retea grila 4x4

ORCAD 9

Pachetul de programe OrCAD poate fi utilizat pentru proiectarea, editarea si simularea schemelor logice combinationala si secventiale. Pentru a edita si simula o schema este necesar sa se parcurga urmatoarele etape:

1) **Editarea schemei.** Se lanseaza utilitarul **CAPTURE**. Din meniul principal de comenzi se selecteaza:

a) *File -> New -> Project* (proiect nou). In fereastra de dialog se selecteaza:

- tipul de proiect (*Analog or Mixed Signal Circuit Wizard*);
- locatia pentru amplasarea fisierelor proiectului (*Location: ...*);
- numele proiectului (*Name: yyy*);
- bibliotecile utilizate (*Libraries: 74ls00.olb, sourcstm.olb*).

b) Editarea schemei. Din meniul principal al programului **CAPTURE** se selecteaza:

Place -> Part (pentru plasarea fiecarui tip de componenta);

Place -> OffPageConnectors (pentru plasarea porturilor de intrare / iesire):
Offpageleft-L/Capsym, Offpageleft-R/Capsym = pentru fiecare se editeaza numele portului si se executa o oglindire orizontala pentru amplasarea corecta a acestor simboluri, astfel incat fluxul de semnale sa curga de la stanga spre dreapta schemei;

Place -> Wire (pentru amplasarea firelor de legatura intre componente);

Place -> Part : DigStim1 (din biblioteca *sourcstm.olb*) pentru amplasarea generatoarelor de semnal corespunzatoare porturilor de intrare. Pentru fiecare generator se selecteaza *Edit Properties -> Implementation* si se introduce numele semnalului (acelasi cu numele portului de intrare corespunzator);

Place -> NetAlias pentru plasarea numelor de semnale in schema (se pot realiza astfel conexiuni intre componente fara trasarea explicita a firelor);

PSpice -> Markers -> Voltage Level prin care se plaseaza simboluri asemanatoare sondei de osciloscop pentru semnalele din schema care se doresc vizualizate la simulare;

File -> Save se salveaza fisierul cu schema.

c) Din **CAPTURE** se lanseaza trei comenzi utilitare (avand fisierul schema selectat):

Tools -> Annotate atribuie in mod automat nume diferite componentelor din schema pentru a putea fi distinse la simulare;

Tools -> Design Rules Check efectueaza o verificare a regulilor electrice de interconectare a componentelor;

Tools -> Create Netlist genereaza lista de legaturi pentru programul de simulare.

2) **Editarea stimulilor.** Se lanseaza programul **STIMULUS EDITOR** pentru editarea configuratie semnalelor de intrare. Se lanseaza urmatoarele comenzi:

File -> New incepe editarea unui fisier nou de stimuli;

Stimulus -> New adauga un semnal nou de intrare la setul de stimuli (se repeta comanda pentru fiecare semnal de intrare). Se introduc:

nume semnal (acelasi cu cel corespunzator din schema);

tip semnal *digital clock* sau *signal* (specificandu-se perioada/frecventa semnalului de tip ceas sau evolutia acestuia pentru un semnal oarecare);

Apply (memoreaza informatiile);

File -> Save as se salveaza introducand numele fisierului de stimuli (yyy).

3) Simularea schemei se poate face lansand programul **PSPICE A/D** sau, echivalent din programul **CAPTURE** se introduc comenzile:

PSpice -> New Simulation Profile cand se editeaza urmatoarele informatii care caracterizeaza simularea:

Name: yyy

Inherit From: none => *Create*

apare fereastra *Simulation Settings* in care se introduc urmatoarele informatii:

Analysis: Run to time: 5000 ns (timpul cat dureaza simularea);

Stimulus: selecteaza fisierul de stimuli (yyy): *Add to Design*;

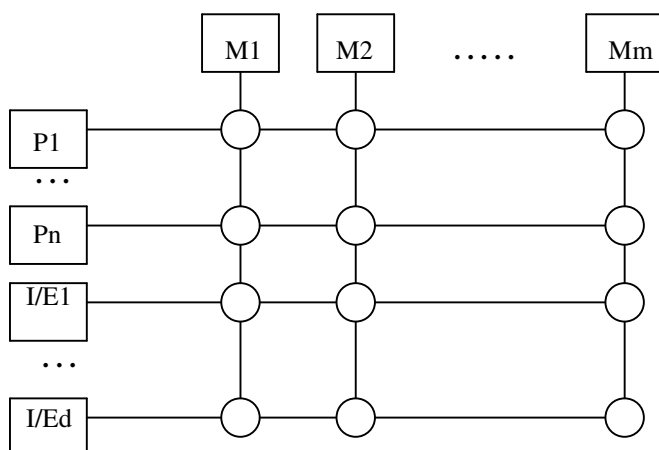
PSpice -> Run deschide fereastra de simulare (**PSPICE A/D**). Din meniul de comenzi se selcteaza:

Trace -> Add Trace (selecteaza semnale de vizualizat)

iar pe ecran se traseaza formele de unda, urmarindu-se evolutia corecta a semnalelor din schema.

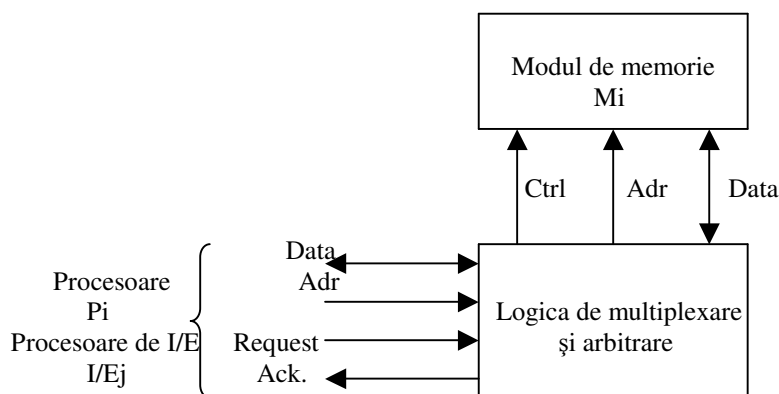
Retea grila

Într-un sistem multiprocesor bazat pe comutator grilă (“crossbar switch”) este posibil să se conecteze simultan oricare procesor sau procesor de I/E la oricare modul liber de memorie partajată. Organizarea generală a unui astfel de sistem este prezentată în figura urmatoare:



Sistem multiprocesor bazat pe comutator grilă.

Comutatorul grilă permite stabilirea unei legături de comunicație concurente între toate procesoarele și toate modulele de memorie partajată. Informația este dirijată prin comutatoarele punctelor de intersecție CS (“crosspoint switch”). Un CS conține toată logica de multiplexare și arbitraj:



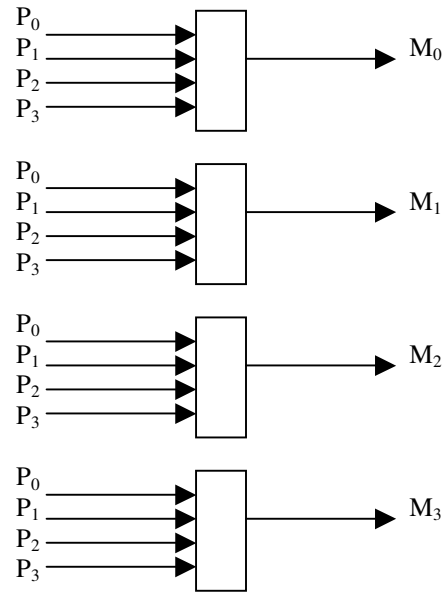
Structura unui punct de intersecție al comutatorului grilă.

Avantajul comutatorului grilă este productivitatea mare a sistemului prin existența de căi de comunicație concurente multiple. Dezavantajul important este costul mare și logica complexă necesară. Astfel, de exemplu, pentru un sistem cu n procesoare și n module de memorie partajate sunt necesare n^2 puncte de intersecție, deci costul comutatorului grilă este o funcție n^2 de numărul de procesoare.

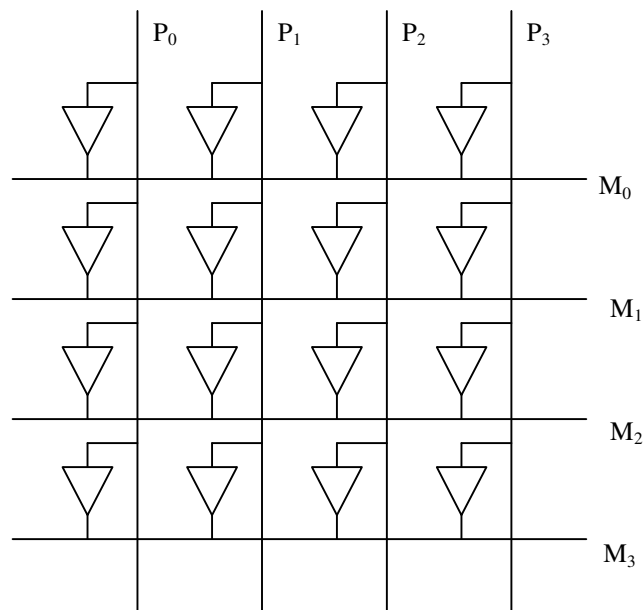
Tema

Sa se proiecteze si sa se implementeze cu OrCAD o retea grila 4x4 pentru conectarea a patru procesoare pe 4 biti P_0, P_1, P_2, P_3 , la patru module de memorie M_0, M_1, M_2, M_3 . Se vor considera numai operatiile de scriere. Reteaua crossbar poate fi implementata utilizand una dintre cele doua solutii de baza:

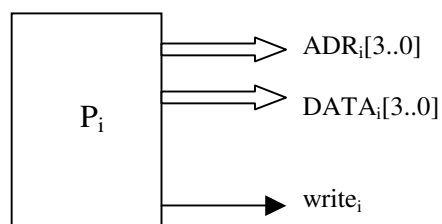
a) cu multiplexoare



b) cu porti cu trei stari



Este necesar sa se proiecteze unitatea de comanda a retelei crossbar care preia cererile de scriere in memorie ale procesoarelor si furnizeaza semnalele de control catre reseaua crossbar (semnalele de selectie la multiplexoare sau semnalele de activare la portile cu trei stari). Fiecare procesor trimite catre retea semnalele:



Se considera ca bitii cei mai semnificativi din adresa $ADR_i[3]$ si $ADR_i[2]$ codifica modulul de memorie. Prin retea crossbar se vor transfera numai ceilalti doi biti de adresa si cei patru biti de date catre modulul de memorie selectat. Pentru cereri multiple la acelasi modul arbitrul va considera prioritati fixe ale procesoarelor (P_0 este procesorul cel mai prioritar).