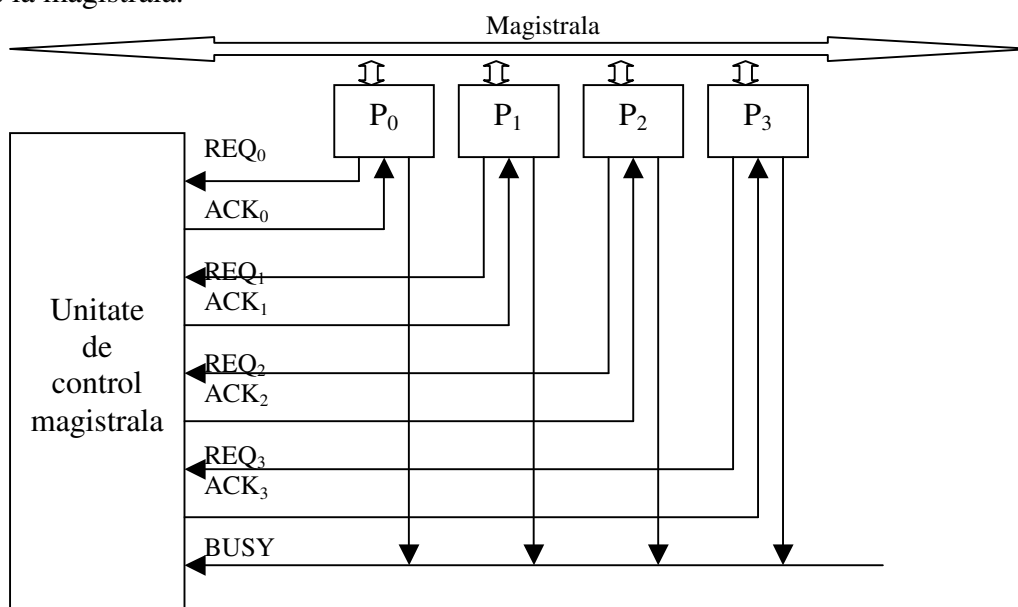


Laborator 11

Unitate de control pentru accesul la o magistrala

Tema

Sa se proiecteze o unitate de control al accesului la magistrala intr-un sistem multiprocesor simetric cu patru procesoare. Procesoarele utilizeaza cereri independente pentru preluarea controlului magistralei (REQ_i). Pentru cereri concurente unitatea de control utilizeaza un algoritm LRU (Least Recently Used) pentru a stabili procesorul care va avea acces la magistrala.



Unitatea de control va activa semnalul ACK_i pentru a valida accesul unui procesor la magistrala, moment in care procesorul respectiv activeaza linia comuna BUSY, indicand starea de magistrala ocupata. Dupa efectuarea transferului procesorul va dezactiva semnalul BUSY.